TPSM8286xx 具有集成电感器和 I²C 接口、采用 MagPack™ 封装的 2.4V 至 5.5V 输入、4A/6A 降压电源模块

1 特性

- 效率高达 96%
- 优异的热性能
- 与 I²C 兼容的接口速率高达 3.4Mbps
- 1% 的输出电压精度
- 可实现快速瞬态响应的 DCS-Control 拓扑
- I²C 可编程：
  - 输出电压
    - 0.2V 至 0.8375V，阶跃为 2.5mV
    - 0.4V 至 1.675V，阶跃为 5mV
    - 0.8V 至 3.35V，阶跃为 10mV
  - 强制 PWM 或省电模式
  - 输出电压放电
- I²C 器件状态读回：
  - 热警告
  - 断续电流限制
  - Vin 低于 UVLO
- 可选择的电阻器：
  - I²C 地址
  - 17 个启动输出电压选项
- 专为满足低 EMI 要求而设计
  - 无键合线封装
  - 采用 MagPack 技术屏蔽电感器和 IC
  - 通过优化的引脚排列简化了布局
- 4μA 运行静态电流
- -40°C 至 125°C 工作温度范围
- 2.3mm × 3.0mm × 1.95mm QFN 封装
- 28mm² 设计尺寸
- 提供不具有 I²C 接口的型号：TPSM82866A

2 应用

- 适用于 FPGA、CPU、ASIC 的内核电源
- 光学模块
- 工厂自动化和控制
- 航天和国防

3 说明

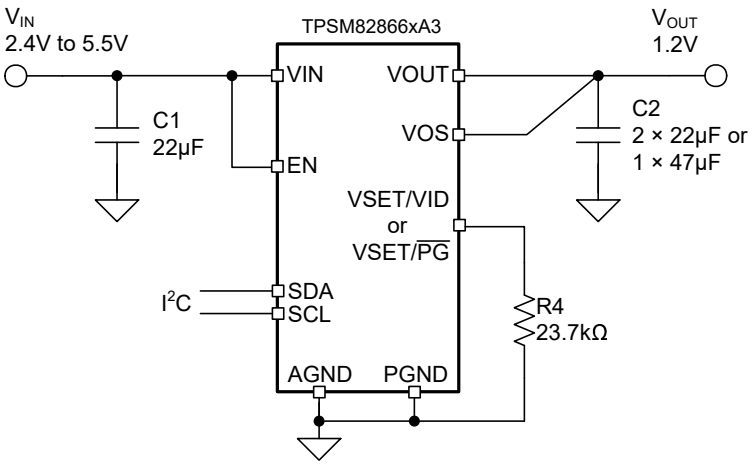
TPSM8286xx 器件系列包含旨在实现小设计尺寸和高效率的 4A 和 6A 降压转换器电源模块。这些电源模块使用 TI 的 MagPack 技术来集成同步降压转换器和电感器，可简化设计、减少外部元件并节省 PCB 面积。这种紧凑型设计非常适合通过标准表面贴装设备进行自动组装。采用的 DCS-Control 架构可实现严格的输出电压精度（即使与小型输出电容搭配工作时也是如此），以及出色的负载瞬态性能。该系列转换器在中高负载条件下以 PWM 模式运行，并在轻负载时自动进入节能模式运行，从而在整个负载电流范围内保持高效率。此类器件还可强制进入 PWM 模式运行，以实现超小的输出电压纹波。I²C 接口提供了一种高效方法来调整输出电压，可在转换到新设定值或读取热警告或电流限制标志等状态信息时设置 V_{OUT} 斜坡速率。集成的软启动功能降低了输入电源需要提供的浪涌电流。过热保护和断续短路保护功能使得该设计稳健且可靠。

器件信息

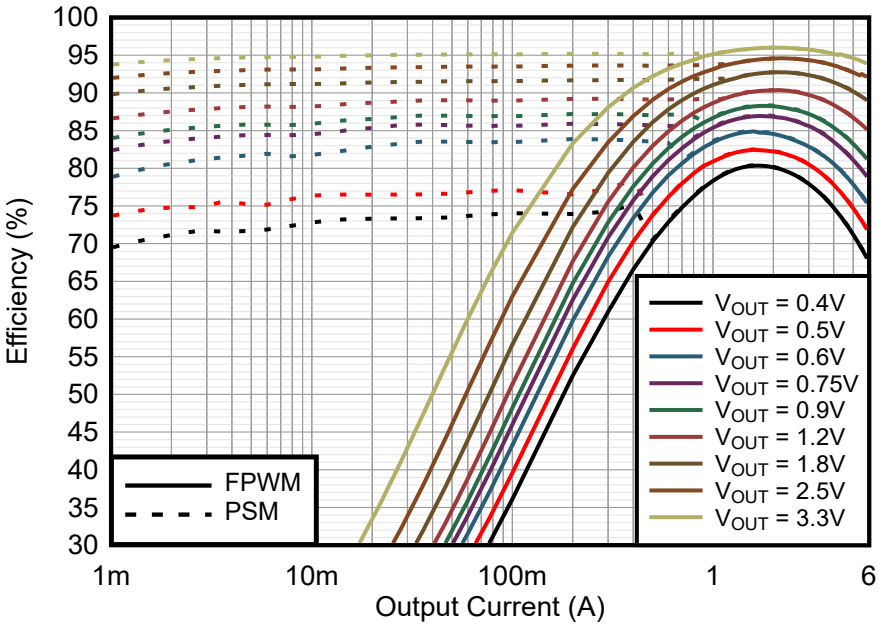
器件型号(3)	输出电流	封装(1)	封装尺寸（标称值）
TPSM82864xx(2)	4A	RCF（QFN-FCMOD，15）	2.30mm × 3.00mm
TPSM82866xx	6A		

(1) 有关更多信息，请参阅节 12。
(2) 预发布信息（非量产数据）。
(3) 请参阅*器件选项*表。

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。



典型应用原理图



TPSM82866C – 效率；V_{IN} = 5.0V

Copyright © 2025 Texas Instruments Incorporated

内容

1 特性 1
2 应用 1
3 说明 1
4 器件选项 4
5 引脚配置和功能 5
6 规格 6
6.1 绝对最大额定值 6
6.2 ESD 等级 6
6.3 建议运行条件 6
6.4 热性能信息 7
6.5 电气特性 8
6.6 I^2C 接口时序要求 10
6.7 典型特性 12
7 详细说明 13
7.1 概述 13
7.2 功能方框图 13
7.3 特性说明 13
7.4 器件功能模式 17
7.5 编程 19
8 寄存器映射 24
8.1 目标地址字节 24
8.2 寄存器地址字节 24
8.3 V_{OUT} 寄存器 1 24
8.4 V_{OUT} 寄存器 2 25
8.5 CONTROL 寄存器 26
8.6 STATUS 寄存器 26
9 应用和实施 27
9.1 应用信息 27
9.2 典型应用 27
9.3 电源相关建议 33
9.4 布局 33
10 器件和文档支持 36
10.1 器件支持 36
10.2 文档支持 36
10.3 接收文档更新通知 36
10.4 支持资源 36
10.5 商标 36
10.6 静电放电警告 36
10.7 术语表 36
11 修订历史记录 37
12 机械、封装和可订购信息 37

Copyright © 2025 Texas Instruments Incorporated

4 器件选项

可订购器件型号(1)	输出电流	VSET/VID 或 VSET/$\overline{PG}$ 引脚	使能行为(5)	工作频率	输出电压范围	器件高度
TPSM82864CA2PRCFR(2)	4A	VSET/VID(3)	软件使能器件 = 1（硬件使能）	2.4MHz	0.4V 至 1.675V	1.95mm
TPSM82864CA3PRCFR(2)					0.8V 至 3.35V	
TPSM82866CA1PRCFR	6A				0.2V 至 0.8375V	
TPSM82866CA2PRCFR					0.4V 至 1.675V	
TPSM82866CA3PRCFR					0.8V 至 3.35V	
TPSM82866CB2PRCFR			软件使能器件 = 0（软件使能）		0.4V 至 1.675V	
TPSM82866CB3PRCFR					0.8V 至 3.35V	
TPSM82866EA2PRCFR(2)	6A	VSET/$\overline{PG}$ (4)	软件使能器件 = 1（硬件使能）		0.4V 至 1.675V	
TPSM82866EA3PRCFR(2)					0.8V 至 3.35V	

(1) 有关更多信息，请参阅节 12。
(2) 预发布信息（非量产数据）。
(3) 有关引脚功能，请参阅 节 7.4.3。
(4) 有关引脚功能，请参阅 节 7.4.5。
(5) 有关使能行为，请参阅 节 7.4.1。

Copyright © 2025 Texas Instruments Incorporated

5 引脚配置和功能

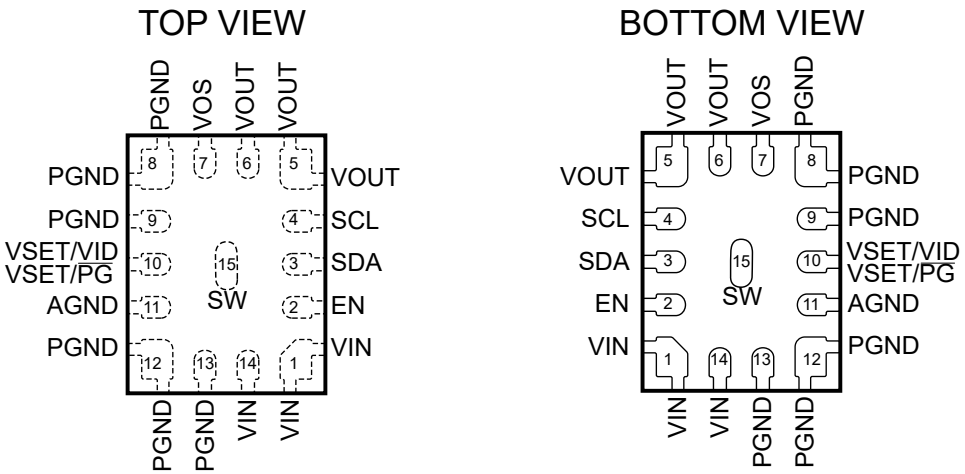


图 5-1. TPSM82864x、TPSM82866x - Rcf (15 引脚) QFN-FCMOD

表 5-1. 引脚功能

引脚		类型(1)	说明
名称	编号		
AGND	11	P	模拟地引脚。必须连接到公共接地平面。
EN	2	I	器件使能引脚。要启用器件，必须将此引脚的电平拉高。将这个引脚拉至低电平会禁用器件。不保持悬空。
SDA	3	I/O	I^2C 串行数据引脚。不保持悬空。将一个上拉电阻器连接至逻辑高电平。如果不使用 I^2C 接口，请将该引脚连接到 GND。
SCL	4	I	I^2C 串行时钟引脚。不要将这个引脚悬空。将一个上拉电阻器连接至逻辑高电平。如果不使用 I^2C 接口，请将该引脚连接到 GND。
VSET/VID	10	I	仅适用于 TPSM8286xCxx。将电阻器连接到 GND 可选择其中一个启动输出电压和 I^2C 器件地址。如需了解详细信息，请参阅 节 7.4.2。启动后，该引脚可用于在 VOUT 寄存器之间切换，以便进行输出电压选择。（低电平 = V_{OUT} 寄存器 1；高电平 = V_{OUT} 寄存器 2）。启动后，该引脚功能是否可用取决于所选的器件选项。
VSET/$\overline{PG}$	10	I/O	仅适用于 TPSM8286xExx。将电阻器连接到 GND 可选择其中一个启动输出电压和 I^2C 器件地址。如需了解详细信息，请参阅 节 7.4.2。启动后，该引脚用作电源正常状态指示器。当输出电压超出电源正常阈值或检测到故障时，该引脚被驱动为高电平 (V_{IN})。当输出电压得到调节时，该引脚通过外部电阻器拉至低电平。如需了解详细信息，请参阅 节 7.4.5。启动后，该引脚功能是否可用取决于所选的器件选项。
PGND	8、9、12、13	P	电源地引脚。必须连接到公共接地平面。
SW	15	O	功率级的开关引脚。此引脚可保持悬空。
VIN	1、14	P	电源输入电压引脚
VOS	7	I	输出电压检测引脚。此引脚必须直接连接到输出电容器。
VOUT	5、6	P	输出电压引脚

(1) I = 输入，O = 输出，P = 电源

Copyright © 2025 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

		最小值	最大值	单位
电压(2)	VIN、EN、VOS、FB、VSET/$\overline{PG}$、VSET/VID	-0.3	6	V
	SW (DC)、VOUT	-0.3	V_{IN} + 0.3	
	SW（交流，小于 10ns）(3)	-2.5	10	
I_{SINK_SDA}	SDA 上的灌电流		2	mA
T_J	结温	-40	125	°C
T_{stg}	贮存温度	-40	125	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 所有电压值都是以网络接地端为基准。
(3) 打开开关时。

6.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)	±2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准(2)	±500	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

		最小值	标称值	最大值	单位
V_{IN}	电源电压范围	2.4		5.5	V
V_{OUT}	输出电压范围 TPSM8286xxx1	0.2		0.8375	V
	输出电压范围 TPSM8286xxx2	0.4		1.675	
	输出电压范围 TPSM8286xxx3	0.8		V_{IN} 或 3.35V	
t_{F_VIN}	VIN 处的下降转换时间 (1)			10	mV/µs
I_{OUT}	输出电流，TPSM82864xx			4	A
	输出电流，TPSM82866xx			6	
R_{VSET}	外部电压选择电阻器（E96 电阻器系列）的标称电阻范围	10		249	kΩ
	外部电压选择电阻器容差			1%	
	外部电压选择电阻器温度系数			±200	ppm/°C
T_J	结温	-40		125	°C

(1) 如果 V_{IN} 低于 V_{UVLO}，则必须限制 V_{IN} 的下降转换率（*请参阅电源建议*）。

Copyright © 2025 Texas Instruments Incorporated

6.4 热性能信息

热指标(1)		TPSM8286x 15 引脚 RCF JEDEC 51-7	TPSM8286x 15 引脚 RCF EVM	单位
$R_{\theta JA}$	结至环境热阻	66.4	29.9	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	31.8	不适用(2)	°C/W
$R_{\theta JB}$	结至电路板热阻	19.5	不适用(2)	°C/W
Ψ_{JT}	结至顶部特征参数	(-2.2)(3)	(-4.2)(3)	°C/W
Ψ_{JB}	结至电路板特征参数	18.8	15.5	°C/W

(1) 有关热指标的更多信息，请参阅半导体和 IC 封装热指标 应用手册。
(2) 不适用于 EVM。
(3) 结温低于电感器温度，导致封装顶部温度升高。

Copyright © 2025 Texas Instruments Incorporated

6.5 电气特性

T_J = –40°C 至 125°C，V_{IN} = 2.4V 至 5.5V。典型值在 T_J = 25°C 和 V_{IN} = 5V 条件下测得（除非另有说明）。

参数		测试条件	最小值	典型值	最大值	单位
电源						
I_{Q_VIN}	流入 VIN 引脚的静态电流	EN = 高电平，无负载，器件未开关		4	10	μA
I_{Q_VOS}	流入 VOS 引脚的静态电流	EN = 高电平，空载，器件未开关，V_{VOS} = 1.8V		18		μA
I_{SD}	关断电流(1)	EN = 低电平，T_J = -40℃ 至 85℃		0.24	1	μA
V_{UVLO}	欠压锁定阈值	V_{IN} 上升	2.2	2.3	2.4	V
		V_{IN} 下降	2.1	2.2	2.3	V
T_{JW}	热警告阈值	T_J 上升		130		°C
	热警告迟滞	T_J 下降		20		°C
T_{JSD}	热关断阈值	T_J 上升		150		°C
	热关断迟滞	T_J 下降		20		°C
逻辑接口						
V_{IH}	EN、SCL、SDA 和 VSET/VID 上的高电平输入阈值电压		0.84			V
V_{IL}	EN、SCL、SDA 和 VSET/VID 上的低电平输入阈值电压				0.4	V
$I_{SCL,LKG}$	流入 SCL 引脚的输入漏电流			0.01	0.8	μA
$I_{SDA,LKG}$	流入 SDA 引脚的输入漏电流			0.01	0.1	μA
$I_{EN,LKG}$	流入 EN 引脚的输入漏电流			0.01	0.1	μA
C_{SCL}	SCL 处的寄生电容			1		pF
C_{SDA}	SDA 处的寄生电容			2.4		pF
启动，电源正常						
t_{Delay}	启用延迟时间	在 VSET/VID 和 GND 之间连接 249kΩ 电阻器的情况下，从 EN 高电平到器件开始开关的时间	420	650	1100	μs
$V_{PG(low)}$	电源正常下限阈值	V_{OUT} 以 $V_{OUT(nominal)}$ 为基准	85	91	96	%
$V_{PG(high)}$	电源正常上限阈值	V_{OUT} 以 $V_{OUT(nominal)}$ 为基准	103	111	120	%
$V_{\overline{PG},OH}$	高电平输出电压			Vin		V
$t_{PG,DLY}$	电源正常延迟	上升沿和下降沿		34		μs
输出						
V_{OUT}	输出电压精度	FPWM，空载，T_J = 0°C 至 85°C	-1		1	%
		FPWM，空载	-2		2	%
$I_{VOS,LKG}$	流入 VOS 引脚的输入漏电流	EN = 低电平，禁用输出放电，V_{VOS} = 1.8V		0.2	2.5	μA
R_{DIS}	VOS 引脚上的输出放电电阻			3.5		Ω
	负载调整率	V_{OUT} = 0.9V，FPWM		0.04		%/A
电源开关						
R_{DP}	压降电阻	100% 模式。V_{IN} = 3.3V，T_J = 25°C		26		mΩ
I_{LIM}	高侧 FET 正向电流限制	TPSM82864xx	5	5.5	6	A
		TPSM82866xx	7	7.9	9	A
	低侧 FET 正向电流限制	TPSM82864xx		4.5		A
		TPSM82866xx		6.5		A
	低侧 FET 负电流限制			-3		A

Copyright © 2025 Texas Instruments Incorporated

T_J = –40°C 至 125°C，V_{IN} = 2.4V 至 5.5V。典型值在 T_J = 25°C 和 V_{IN} = 5V 条件下测得（除非另有说明）。

参数		测试条件	最小值	典型值	最大值	单位
f_{SW}	PWM 开关频率	I_{OUT} = 1A，V_{OUT} = 0.9V		2.4		MHz

(1) 不包括流出 VSET/$\overline{PG}$ 引脚的电流。 请参阅*电源正常 (PG)*。

6.6 I²C 接口时序要求

参数		测试条件	最小值	最大值	单位
$f_{(SCL)}$	SCL 时钟频率	标准模式		100	kHz
		快速模式		400	kHz
		快速模式 +		1	MHz
		高速模式（写入操作），C_B – 最大 100pF		3.4	MHz
		高速模式（读取操作），C_B – 最大 100pF		3.4	MHz
		高速模式（写入操作），C_B – 最大 400pF		1.7	MHz
		高速模式（读取操作），C_B – 最大 400pF		1.7	MHz
t_{BUF}	STOP 与 START 条件之间的总线空闲时间	标准模式	4.7		µs
		快速模式	1.3		µs
		快速模式 +	0.5		µs
t_{HD}、t_{STA}	（重复）START 条件后的保持时间	标准模式	4		µs
		快速模式	600		ns
		快速模式 +	260		ns
		高速模式	160		ns
t_{LOW}	SCL 时钟的低电平周期	标准模式	4.7		µs
		快速模式	1.3		µs
		快速模式 +	0.5		µs
		高速模式，C_B – 最大 100pF	160		ns
		高速模式，C_B – 最大 400pF	320		ns
t_{HIGH}	SCL 时钟的高电平周期	标准模式	4		µs
		快速模式	600		ns
		快速模式 +	260		ns
		高速模式，C_B – 最大 100pF	60		ns
		高速模式，C_B – 最大 400pF	120		ns
t_{SU}、t_{STA}	重复 START 条件的建立时间	标准模式	4.7		µs
		快速模式	600		ns
		快速模式 +	260		ns
		高速模式	160		ns
t_{SU}、t_{DAT}	数据建立时间	标准模式	250		ns
		快速模式	100		ns
		快速模式 +	50		ns
		高速模式	10		ns
t_{HD}、t_{DAT}	数据保持时间	标准模式	0	3.45	µs
		快速模式	0	0.9	µs
		快速模式 +	0		µs
		高速模式，C_B – 最大 100pF	0	70	ns
		高速模式，C_B – 最大 400pF	0	150	ns

Copyright © 2025 Texas Instruments Incorporated

6.6 I²C 接口时序要求（续）

参数		测试条件	最小值	最大值	单位
t_{RCL}	SCL 信号的上升时间	标准模式		1000	ns
		快速模式	20 + 0.1 C_B	300	ns
		快速模式 +		120	ns
		高速模式，C_B – 最大 100pF	10	40	ns
		高速模式，C_B – 最大 400pF	20	80	ns
t_{RCL1}	重复启动条件和确认位之后的 SCL 信号上升时间	标准模式	20 + 0.1 C_B	1000	ns
		快速模式	20 + 0.1 C_B	300	ns
		快速模式 +		120	ns
		高速模式，C_B – 最大 100pF	10	80	ns
		高速模式，C_B – 最大 400pF	20	160	ns
t_{FCL}	SCL 信号的下降时间	标准模式	20 + 0.1 C_B	300	ns
		快速模式		300	ns
		快速模式 +		120	ns
		高速模式，C_B – 最大 100pF	10	40	ns
		高速模式，C_B – 最大 400pF	20	80	ns
t_{RDA}	SDA 信号的上升时间	标准模式		1000	ns
		快速模式	20 + 0.1 C_B	300	ns
		快速模式 +		120	ns
		高速模式，C_B – 最大 100pF	10	80	ns
		高速模式，C_B – 最大 400pF	20	160	ns
t_{FDA}	SDA 信号的下降时间	标准模式		300	ns
		快速模式	20 + 0.1 C_B	300	ns
		快速模式 +		120	ns
		高速模式，C_B – 最大 100pF	10	80	ns
		高速模式，C_B – 最大 400pF	20	160	ns
t_{SU}、t_{STO}	停止条件的建立时间	标准模式	4		µs
		快速模式	600		ns
		快速模式 +	260		ns
		高速模式	160		ns
C_B	SDA 和 SCL 的容性负载	标准模式		400	pF
		快速模式		400	pF
		快速模式 +		550	pF
		高速模式		400	pF

Copyright © 2025 Texas Instruments Incorporated

6.7 典型特性

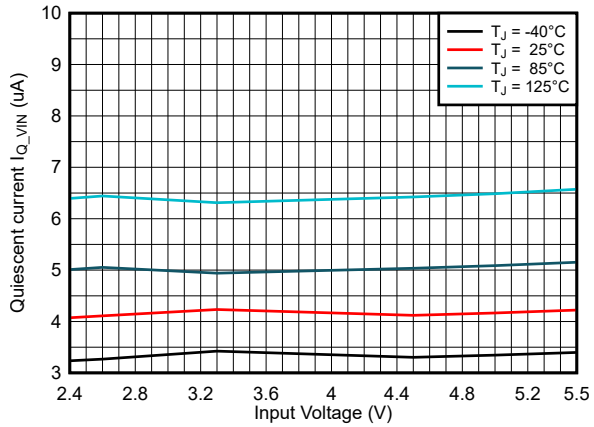


图 6-1. 流入 V_{IN} 的静态电流 I_{Q_VIN}

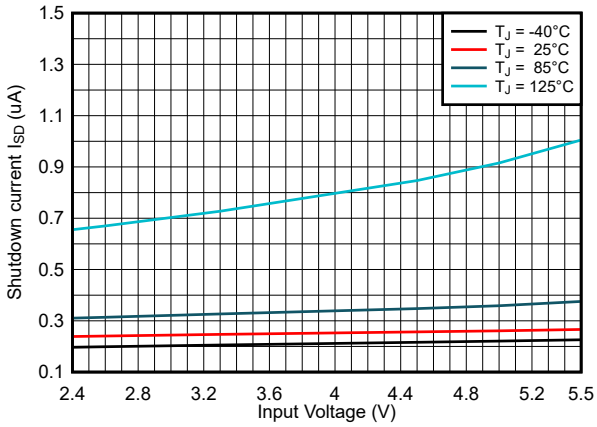


图 6-2. 关断电流 I_{SD}

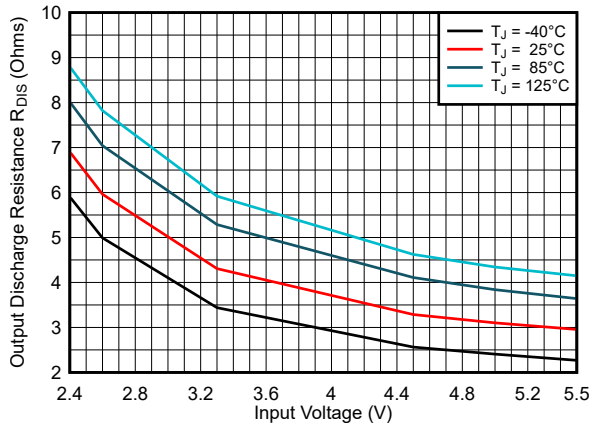


图 6-3. 输出放电电阻 R_{DIS}

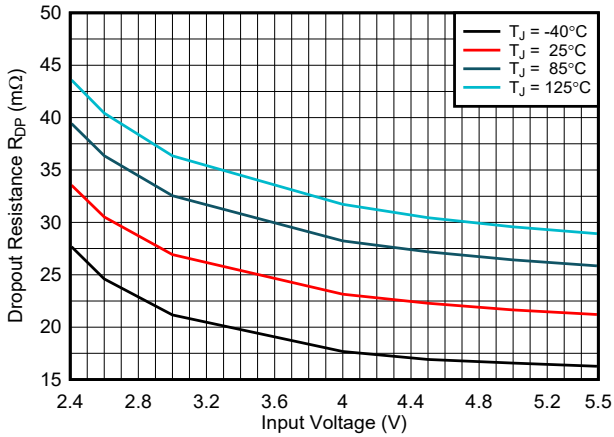


图 6-4. 压降电阻 R_{DP}

Copyright © 2025 Texas Instruments Incorporated

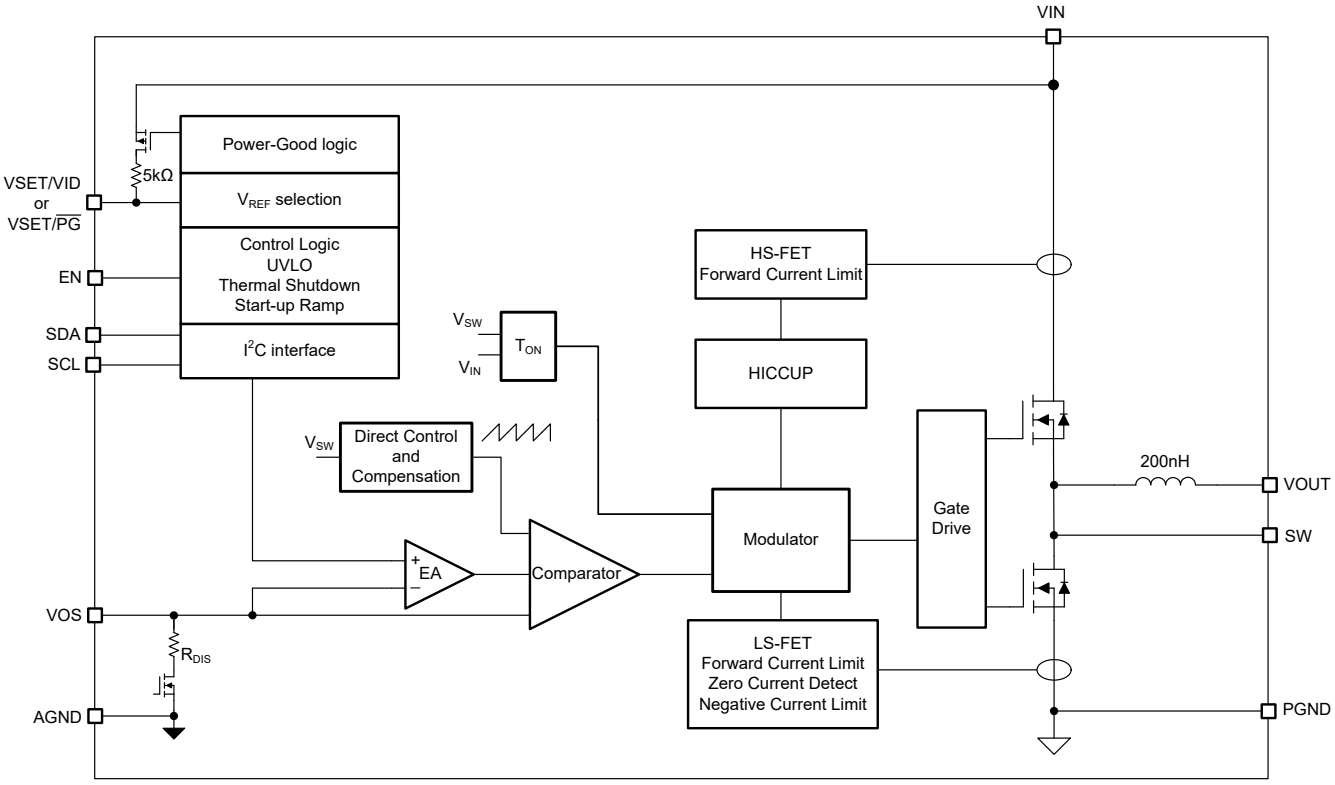
7 详细说明

7.1 概述

TPSM8286xx 同步降压转换器电源模块使用 DCS-Control (可无缝转换到省电模式的直接控制) 拓扑。此拓扑是一种高级调节拓扑，兼具迟滞、电压和电流模式控制的优势。DCS-Control 拓扑可以在中等负载至重负载条件下以 PWM (脉宽调制) 模式运行，也可以在轻负载电流下以 PSM (节能模式) 运行。在 PWM 模式下，转换器以 2.4MHz 的标称开关频率运行，并且在输入电压范围内的频率变化可控。随着负载电流的降低，转换器进入省电模式、降低开关频率并更大限度地降低 IC 的静态电流，可在整个负载电流范围内实现高效率。DCS-Control 使用单个构建块支持两种运行模式，因此可以从 PWM 无缝转换到 PSM，而不会影响输出电压。TPSM8286xx 提供出色的直流电压调节和负载瞬态调节，并具有低输出电压纹波，可更大限度地减少对射频电路的干扰。

采用 RCF 封装的 TPSM8286xxxxP 版本使用 MagPack 技术，实现了超高性能的电源模块设计。借助我们专有的集成磁性元件 MagPack 封装技术，这些电源模块可提供业界卓越的功率密度、高效率、良好的热性能、易用性以及更低的 EMI 辐射。

7.2 功能方框图



7.3 特性说明

7.3.1 节能模式

随着负载电流降低，器件无缝地进入节能模式 (PSM) 运行。在 PSM 模式下，转换器以更低的开关频率和最小静态电流运行来保持高效率。节能模式基于固定导通时间架构，如方程式 1 所示。TPSM8286xx 中使用的电感典型值为 200nH。

$$t_{ON} = \frac{V_{OUT}}{V_{IN} \times f_{SW}} \quad (1)$$

对于非常小的输出电压，会保持大约 50ns 的绝对最小导通时间，以便限制开关损耗。工作频率因此低于标称值，从而保持高效率。可通过以下公式来估算 PSM 模式下的开关频率：

Copyright © 2025 Texas Instruments Incorporated

$$f_{PSM} = \frac{2 \times I_{OUT}}{t_{ON}{}^2 \times \frac{V_{IN}}{V_{OUT}} \times \frac{V_{IN} - V_{OUT}}{L}} \quad (2)$$

进入 PSM 模式时的负载电流为电感器纹波电流的一半，可通过以下公式进行估算：

$$I_{Load(PSM-entry)} = \frac{V_{IN} \times t_{ON}}{2} \times \frac{1 - \frac{V_{OUT}}{V_{IN}}}{L} \quad (3)$$

在节能模式下，输出电压略高于标称输出电压。可通过增大输出电容来尽量降低此影响。

7.3.2 强制 PWM 模式

在控制寄存器中设置“启用 FPWM 模式位 = 1”时，器件会进入强制 PWM (FPWM) 模式，并且即使在极轻的负载下，也会在整个负载范围内以恒定的开关频率运行。此操作可降低输出电压纹波，并可对噪声敏感型应用的开关频率进行简单滤波，但会降低轻载时的效率。

7.3.3 优化了从 PWM 至 PSM 运行的瞬态性能

对于大多数转换器，因为转换器在负载阶跃上的反应更快，并在负载释放时主动灌入能量，所以与 PSM 模式相比，PWM 模式下的负载瞬态响应有所改善。作为一项附加功能，TPSM8286xx 在重负载释放后自动在 PWM 模式下保持 128 个周期，以使输出电压更快地恢复到稳压电平。经过这 128 个周期的 PWM 模式后，器件会自动恢复到 PSM 模式（如果启用 FPWM 模式位 = 0）。请参阅图 7-1。如果不进行这种优化，输出电压过冲会更高。

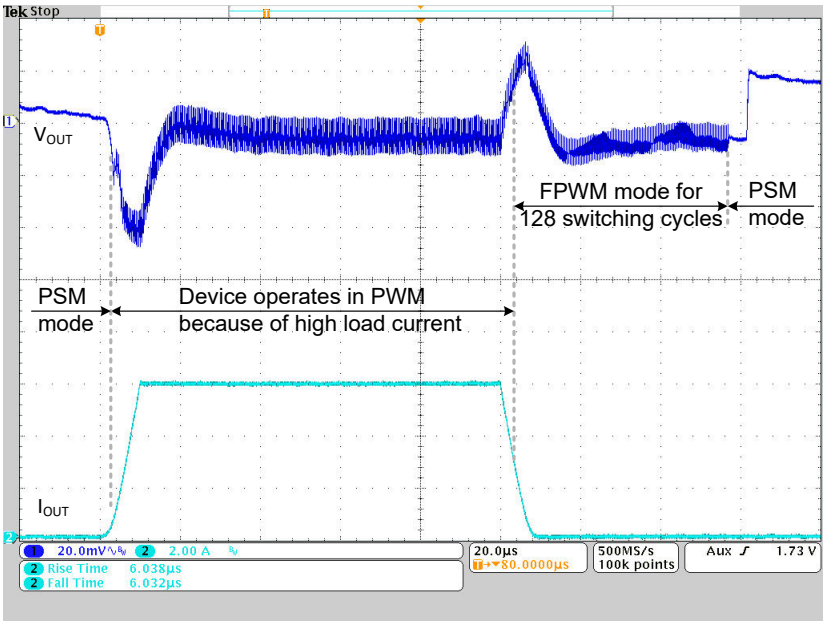


图 7-1. 优化了从 PWM 至 PSM 的瞬态性能

Copyright © 2025 Texas Instruments Incorporated

7.3.4 低压降运行（100% 占空比）

该器件可实现低压降运行，方法是在输入电压接近目标输出电压时，进入 100% 占空比模式。在该模式下，高侧 MOSFET 开关始终开启。这种恒定状态在电池供电应用中特别有用，可通过充分利用整个电池电压范围来实现超长的运行时间。可通过以下公式来计算用于维持最小输出电压的最小输入电压：

$$V_{IN\ (min)} = V_{OUT\ (min)} + I_{OUT\ (max)} \times R_{DP} \quad (4)$$

其中

- $V_{OUT(min)}$ = 负载可以接受的最低输出电压
- $I_{OUT\ (max)}$ = 最大输出电流
- R_{DP} = VIN 和 VOUT 之间的电阻（电感器的高侧 $R_{DS(on)}$ + R_{DC}）

7.3.5 使能和软启动斜坡

启用器件后，在 I^2C 接口处于活动状态之前会有 650µs 的启用延迟 (t_{Delay})。t_{Delay} 时间随使用的 VSET/MODE 电阻而变化，并且在电阻为 249kΩ 时最长。在启用延迟之后，所有寄存器均可通过 I^2C 接口读取和写入。控制寄存器中的电压斜坡速度位设置输出电压软启动斜坡的斜率（默认值 = 1mV/µs）。此操作可以避免过大的浪涌电流，并生成平滑的输出电压斜升。此操作还可防止电池或具有高内部阻抗的前置稳压器出现过大的压降。

图 7-2 展示了启动序列。

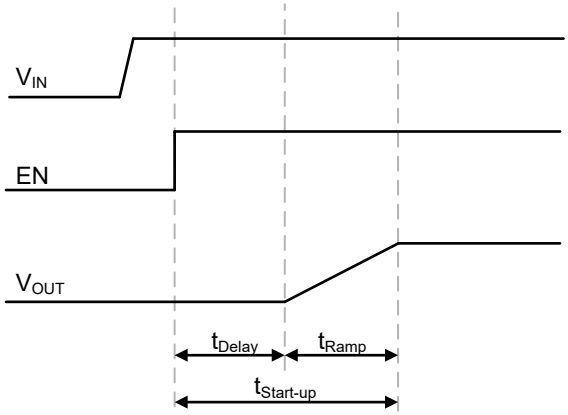


图 7-2. 启动序列

该器件能够启动至预偏置输出电容器。该器件以施加的偏置电压启动，并使输出电压斜升至标称值。

7.3.6 开关电流限制和 HICCUP 短路保护

开关电流限值可防止器件出现高电感器电流和从电池或输入电压轨汲取过大的电流。在重负载或输出电路短路的情况下可能会出现过大的电流。如果电感器电流逐周期达到 I_{LIM}，则高侧 MOSFET 会关断，低侧 MOSFET 会导通，直至电感器电流斜降至低侧 MOSFET 电流限值。

当高侧 MOSFET 电流限制触发 32 次时，该器件将停止开关。在经过 128µs 的典型延迟时间后，器件会通过软启动来自动重新启动。器件会重复此模式，直到高负载条件消失。这种断续短路保护功能可降低过载条件下输入电源的电流消耗。图 9-25 展示了断续短路保护。

可以通过 CONTROL 寄存器的“启用 HICCUP”位来禁用断续短路保护。禁用断续会将过流保护更改为锁存保护。在高侧 MOSFET 电流限值触发 32 次后，器件停止开关。开关 EN 引脚，去除并重新施加输入电压，或写入 CONTROL 寄存器的“软件启用器件”位可取消器件的锁存。

低侧 MOSFET 还包含负电流限值，以防止过大的电流通过电感器流回输入端。如果超过低侧灌电流限制，低侧 MOSFET 将关闭。在这种情况下，两个 MOSFET 都会关闭，直到下一个周期开始为止。负电流限制仅在强制 PWM 模式下有效。

Copyright © 2025 Texas Instruments Incorporated

7.3.7 欠压锁定

为了避免器件在低输入电压下误操作，在输入电压低于 V_{UVLO} 时，欠压锁定 (UVLO) 会禁用器件。当输入电压恢复时，器件会通过软启动自动恢复运行。当输入电压低于 UVLO 下降阈值时，STATUS 寄存器中的 UVLO 位会置位。

如果输入电压降至低于 1.8V（典型值），则所有寄存器都会复位。

7.3.8 热警告和热关断

该模块在状态寄存器中有一个热警告指示器位。如果结温超过上升的 T_{JW} 温度，则此位设置为 1；当结温下降到迟滞阈值以下时，此位复位。器件会继续运行。

如果结温超过 T_{JSD}，器件会进入热关断、停止开关并激活输出电压放电（如果启用了此功能）。当器件温度降至迟滞阈值以下时，该器件将通过软启动自动恢复正常运行。

Copyright © 2025 Texas Instruments Incorporated

7.4 器件功能模式

7.4.1 启用和禁用 (EN)

可以通过将 EN 引脚设置为逻辑高电平来启用器件。相应地，如果 EN 引脚拉至低电平，则会强制进入关断模式。在关断模式下，内部电源开关以及整个控制电路均关闭，且所有寄存器均复位为默认值，启用输出放电位除外。如果启用输出放电位设置为 1，则内部开关会通过 VOS 引脚使输出平稳放电。

在关断模式（EN = 低电平）下会禁用 I²C 接口，以便降低模块的电流消耗。因此，无法访问任何寄存器。

对于上升输入信号，EN 引脚的典型启用阈值为 0.66V；对于下降输入信号，典型关断阈值为 0.52V。请勿将 EN 引脚悬空。

也可以在 EN = 高电平时，通过设置 CONTROL 寄存器中的软件启用器件位来启用或禁用该器件。由此位禁用或启用后，器件停止开关并开始新的启动斜升。无需额外的 T_{Delay} 时间，并且寄存器不复位。

TPSM8286xxAx 版本将软件使能器件设置为 1，以实现标准的硬件使能功能。TPSM8286xxBx 版本将软件使能器件设置为 0，以实现软件使能功能。

7.4.2 启动输出电压和 I²C 目标地址选择 (VSET)

在启用延迟 (t_{Delay}) 期间，启动输出电压和器件 I²C 目标地址由通过内部 R2D（电阻器至数字）转换器连接到 VSET/VID 或 VSET/$\overline{PG}$ 引脚的外部电阻器来设置。器件 V_{OUT} 寄存器 1 也根据启动电压进行设置。表 7-1 展示了允许的电阻值。节 6.3 展示了允许的电阻器容差。

表 7-1. 启动输出电压和 I²C 目标地址选项

VSET/VID 上的电阻器（E96 系列，±1% 精度）	TPSM8286xxx1 启动输出电压	TPSM8286xxx2 启动输出电压	TPSM8286xxx3 启动输出电压	I²C 目标地址
249kΩ	0.575V	1.15V	2.30V	1000 110 (0x46)
205kΩ	0.550V	1.10V	2.20V	1000 101 (0x45)
162kΩ	0.525V	1.05V	2.10V	1000 100 (0x44)
133kΩ	0.500V	1.00V	2.00V	1000 011 (0x43)
105kΩ	0.475V	0.95V	1.90V	1000 010 (0x42)
86.6kΩ	0.450V	0.90V	1.80V	1000 001 (0x41)
68.1kΩ	0.425V	0.85V	1.70V	1001 000 (0x48)
56.2kΩ	0.400V	0.80V	1.60V	1001 001 (0x49)
44.2kΩ	0.375V	0.75V	1.50V	1001 010 (0x4A)
36.5kΩ	0.350V	0.70V	1.40V	1001 011 (0x4B)
28.7kΩ	0.325V	0.65V	1.30V	1001 100 (0x4C)
23.7kΩ	0.300V	0.60V	1.20V	1001 101 (0x4D)
18.7kΩ	0.275V	0.55V	1.10V	1001 110 (0x4E)
15.4kΩ	0.250V	0.50V	1.00V	1001 111 (0x4F)
12.1kΩ	0.225V	0.45V	0.90V	1000 000 (0x40)
10kΩ	0.200V	0.40V	0.80V	1000 111 (0x47)
GND 或 < 1kΩ	0.720V	0.90V	1.80V	1000 110 (0x46)

R2D 转换器具有一个通过外部电阻施加电流的内部电流源，以及一个可回读电压电平结果的内部 ADC。根据电平设置正确的启动输出电压和 I²C 目标地址。此 R2D 转换完成后，关闭电流源以避免电流流过外部电阻器。确保在 R2D 转换期间从该引脚到 GND 没有额外的电流路径或大于 30pF 的电容。否则会设置为错误的值。

有关更多详细信息，请参阅*在超低电源中使用电阻至数字转换器的优势*白皮书。

Copyright © 2025 Texas Instruments Incorporated

在斜升周期 (t_{Ramp}) 期间，输出电压首先斜升至由 VSET 设置的目标值，然后当输出寄存器的值由 I^2C 接口命令更改时，斜升或斜降至新值。

7.4.3 选择输出电压寄存器 (VID)

TPSM8286xCxx 模块版本是具有 VSET/VID 引脚（而不是 VSET/$\overline{PG}$ 引脚）的器件选项，如 节 4 所示。

在启动周期 ($t_{Startup}$) 之后，可以通过 VID 引脚在两个输出电压寄存器之间选择输出电压。当 VID 拉至低电平时，通过表 8-2 设置输出电压。当 VID 拉至高电平时，通过表 8-3 设置输出电压。这也称为动态电压调节 (DVS)。如果未使用 VID 功能，则 VSET 电阻器会使 VSET/VID 引脚保持低电平，VOUT 寄存器 1 会设置输出电压。

在通过 I^2C 或 VSET/VID 引脚更改输出电压期间，可以通过在 CONTROL 寄存器中的输出电压变化位中将“启用 FPWM 模式”设置为 1，从而将器件配置为在 FPWM 模式下运行。在 FPWM 模式下，斜升和斜降速度由器件控制。在 PSM 模式下，斜升速度由器件控制，但斜降速度由负载电流和输出电容决定。输出电压变化速度通过电压斜坡速度位来设置。

7.4.4 输出放电

输出放电功能的目的是在禁用器件时确保输出电压按照既定设置降低，并将输出电压维持至接近 0V。如果输入电压低于 UVLO 阈值或在热关断期间，当启用输出放电位设置为 1 且 EN 引脚拉至低电平时，输出放电会激活。在输入电压低至 1.6V（典型值）时放电仍活跃。启用输出放电位在 EN 引脚的上升沿复位。

7.4.5 电源正常 ($\overline{PG}$)

TPSM8286xExx 模块版本是具有 VSET/$\overline{PG}$ 引脚（而不是 VSET/VID 引脚）的器件选项，如 节 4 所示。

经过使能延迟 (t_{Delay}) 后，器件开始将输出电压与 VOUT 寄存器 1 内配置的值进行比较。表 7-2 显示了 VSET/$\overline{PG}$ 引脚的逻辑电平。该引脚被驱动至高电平，达到与输入电压相同的电平，用作逻辑高电平。该引脚由外部电阻器拉至 GND，用作逻辑低电平。

对于 VSET/$\overline{PG}$ 选项器件，请注意以下几点：

- VSET/$\overline{PG}$ 引脚的源电流高达 1mA。
- VOUT 寄存器 2 禁用。
- 当器件处于关断状态时，若 VSET/$\overline{PG}$ 引脚为高电平，由于存在流经外部电阻器 R4 的泄漏电流，关断电流会增加。

在正常运行期间，VSET/$\overline{PG}$ 在信号变为高电平或低电平之前，具有 34µs 抗尖峰脉冲时间。请参阅 图 7-3。在启动过程中，当输出电压达到标称电压后，VSET/$\overline{PG}$ 的延迟时间为 200 µ s。

Copyright © 2025 Texas Instruments Incorporated

表 7-2. VSET/$\overline{PG}$ 引脚逻辑

器件条件		逻辑状态	
		高电平	低电平
启用	$0.91 \times V_{OUT_NOM} \leqslant V_{VOUT} \leqslant 1.11 \times V_{OUT_NOM}$		√
	$V_{VOUT} < 0.91 \times V_{OUT_NOM}$ 或 $V_{VOUT} > 1.11 \times V_{OUT_NOM}$	√	
关断	EN = 低电平	√	
热关断	$T_J > T_{JSD}$	√	
UVLO	$1.8V < V_{IN} < V_{UVLO}$	√	
电源移除	$V_{IN} < 1.8V$	未定义	

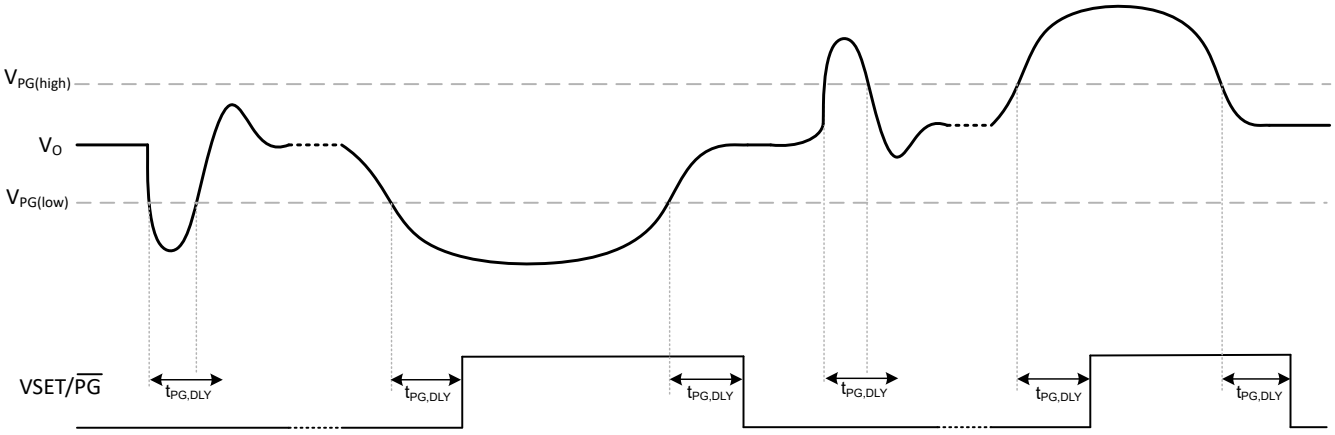


图 7-3. VSET/$\overline{PG}$ 瞬态和延迟行为

7.5 编程

7.5.1 串行接口说明

I²C 是由 Philips Semiconductor (现为 NXP Semiconductor) 开发的双线串行接口。总线由数据线 (SDA) 和时钟线 (SCL) 以及上拉结构组成。当总线*空闲* 时，SDA 和 SCL 线都被拉至高电平。所有与 I²C 兼容的器件通过开漏 I/O 引脚、SDA 和 SCL 连接到 I²C 总线。*控制器* 器件 (通常是微控制器或数字信号处理器) 控制总线。控制器负责产生 SCL 信号和器件地址。控制器还会产生指示数据传输开始和停止的特定条件。*目标* 器件在控制器器件的控制下通过总线接收和/或发送数据。

TPSM8286xx 模块作为*目标* 运行，支持 I²C 总线规范中定义的以下数据传输*模式*：标准模式 (100kbps)、快速模式 (400kbps)、快速+ 模式 (1Mbps) 和高速模式 (3.4Mbps)。该接口增加了电源解决方案的灵活性，使大多数功能都能够根据瞬时应用要求编程为新值。只要输入电压保持在 1.8V 以上，寄存器内容就会保持不变。

标准模式和快速模式的数据传输协议完全相同；因此，本文档中将标准模式和快速模式称为 F/S 模式。高速模式的协议与 F/S 模式不同，前者称为 HS 模式。

TI 建议在 SDA 和 SCL 上拉电压初始上电后，I²C 控制器在 I²C 总线上启动停止条件，以便确保 I²C 引擎复位。

7.5.2 标准模式、快速模式和快速+ 模式协议

控制器通过产生启动条件来启动数据传输。启动条件是当 SCL 为高电平时在 SDA 线上发生从高电平到低电平的转换，如图 7-4 所示。所有与 I²C 兼容的器件都会识别启动条件。

Copyright © 2025 Texas Instruments Incorporated

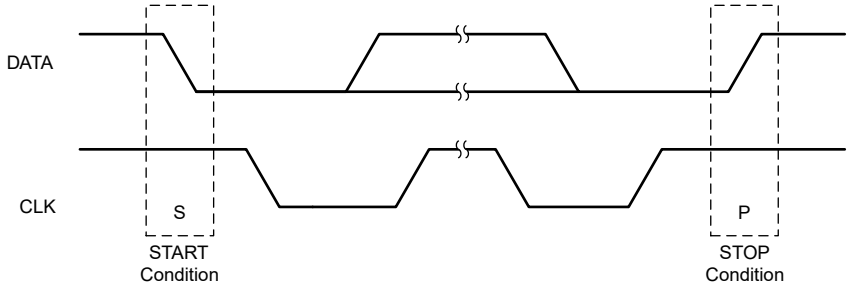


图 7-4. 启动和停止条件

控制器随后产生 SCL 脉冲，并在 SDA 线上发送 7 位地址和读取/写入方向位 (R/$\overline{W}$)。在所有传输期间，控制器确保数据有效。有效数据条件要求 SDA 线在时钟脉冲的整个高电平期间保持稳定（请参阅图 7-5）。所有器件都识别控制器发送的地址，并将该地址与内部固定地址进行比较。只有具有匹配地址的目标器件才会通过在第九个 SCL 周期的整个高电平期间拉低 SDA 线来生成确认消息（请参阅图 7-6）。在检测到该确认消息时，控制器便知道已建立与目标的通信链路。

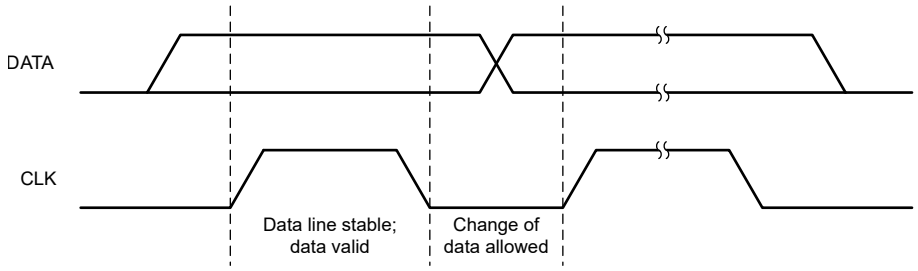


图 7-5. 串行接口上的位传输

控制器产生更多的 SCL 周期，以便向目标器件发送数据（R/$\overline{W}$ 位为 0）或从目标器件接收数据（R/$\overline{W}$ 位为 1）。在任一种情况下，接收器都需要确认发送器发送的数据。因此，响应信号可由控制器或目标产生，具体取决于哪个是接收器。9 位有效数据序列包含 8 个数据位和 1 个确认位，可根据需要继续。

为了用信号指示数据传输结束，控制器通过在 SCL 线处于高电平期间将 SDA 线从高电平拉至低电平来产生停止条件（请参阅图 7-4）。此操作将释放总线并停止与寻址的目标器件之间的通信链路。所有与 I^2C 兼容的器件都必须识别停止条件。在收到停止条件后，所有器件都知道总线已释放，并等待启动条件，接着是匹配的地址。

尝试从本节中未列出的寄存器地址读取数据会导致读出 0x00。

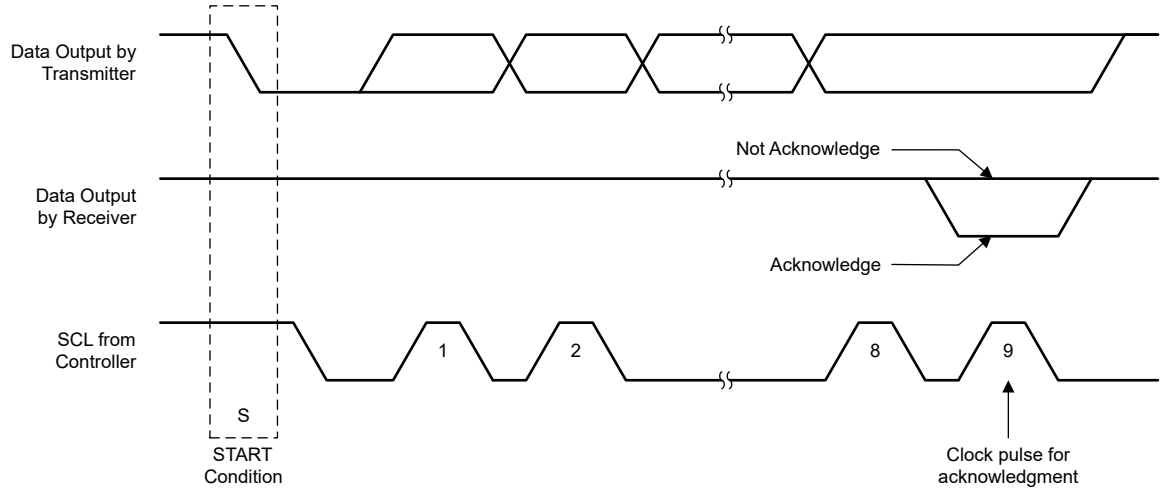


图 7-6. I^2C 总线上的确认

Copyright © 2025 Texas Instruments Incorporated

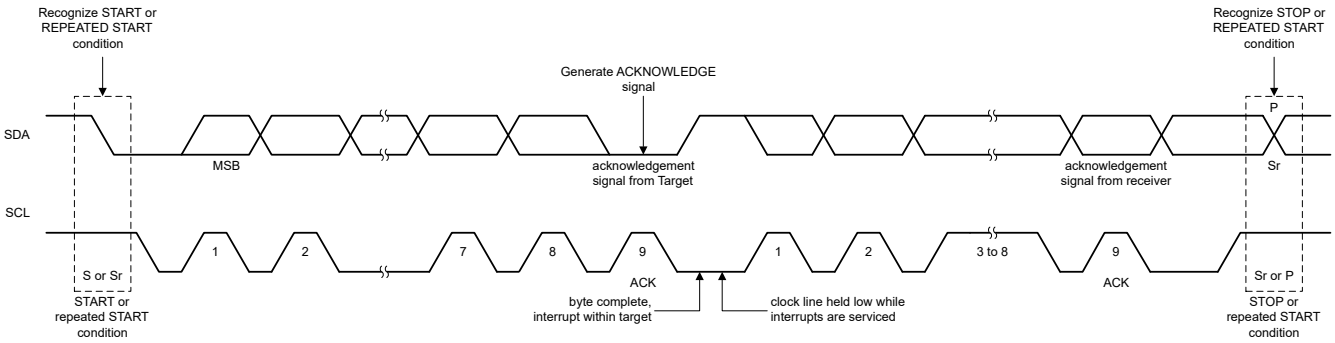


图 7-7. 总线协议

7.5.3 HS 模式协议

控制器生成一个启动条件，后跟一个有效的串行字节，其中包含 HS 控制器代码 00001XXX。该传输以 F/S 模式进行，速率不超过 400kbps。任何器件都不允许确认 HS 控制器代码，但所有器件都必须识别该 HS 控制器代码并切换内部设置以支持 3.4Mbps 运行。

然后，控制器生成*重复启动条件*（重复启动条件与启动条件具有相同的时序）。在这个重复的启动条件之后，协议与 F/S 模式一致，除非允许高达 3.4Mbps 的传输速度。停止条件结束 HS 模式并切换目标器件的所有内部设置以支持 F/S 模式。必须使用重复启动条件来确保总线处于 HS 模式，而不是使用停止条件。

尝试从本节中未列出的寄存器地址读取数据会导致读出 0x00。

7.5.4 I²C 更新序列

该序列需要一个启动条件、一个有效的 I²C 目标地址、一个寄存器地址字节和一个用于单次更新的数据字节。在收到每个字节之后，器件通过在单个时钟脉冲的高电平周期内将 SDA 线拉至低电平来进行确认。一个有效的 I²C 地址字节选择器件。该器件在 LSB 字节之后的响应信号下降沿执行更新。

图 7-8. 标准模式、快速模式和快速+ 模式下的*写入*数据传输格式

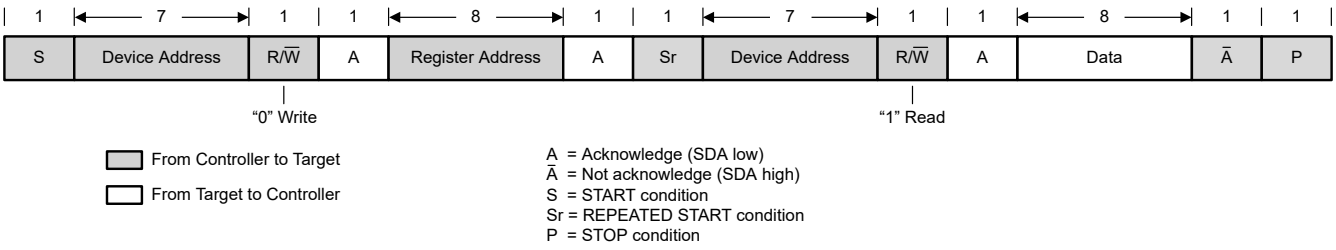


图 7-9. 标准模式、快速模式和快速+ 模式下的*读取*数据传输格式

Copyright © 2025 Texas Instruments Incorporated

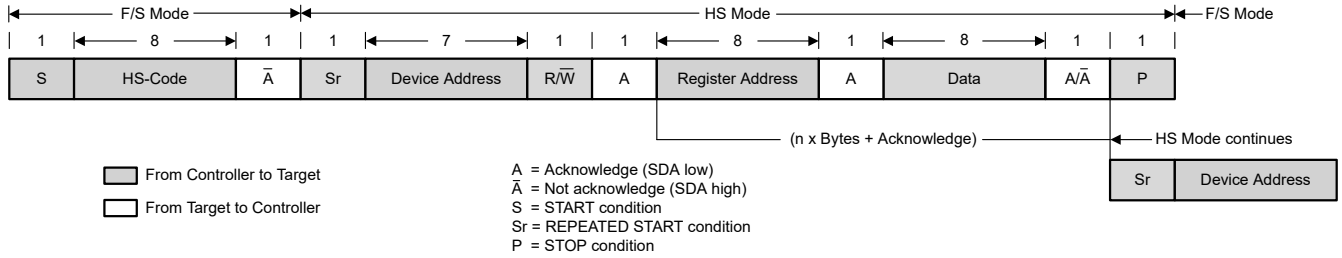


图 7-10. HS 模式下的数据传输格式

Copyright © 2025 Texas Instruments Incorporated

7.5.5 I²C 寄存器复位

I²C 寄存器可通过以下方式复位：

- 将输入电压拉至 1.8V（典型值）以下
- EN 上的高电平到低电平切换
- 设置 CONTROL 寄存器中的 Reset 位。当 Reset 设置为 1 时，所有寄存器均复位为默认值，并立即开始新的启动。在 t_{Delay} 之后，可以再次对 I²C 寄存器进行编程。

Copyright © 2025 Texas Instruments Incorporated

8 寄存器映射

表 8-1. 寄存器映射

寄存器地址（十六进制）	寄存器名称	出厂默认值（十六进制）	说明
0x01(1)	V_{OUT} 寄存器 1	通过 VSET/VID 或 VSET/$\overline{PG}$ 引脚进行设置	设置目标输出电压 当 VSET/VID 为低电平时。
0x02(2)	V_{OUT} 寄存器 2	0x64	设置目标输出电压 当 VSET/VID 为高电平时
0x03	CONTROL 寄存器	0xxF	设置其他配置位
0x05	STATUS 寄存器	0xxx	返回状态标志

(1) 只有该寄存器才会为具有 VSET/$\overline{PG}$ 功能的器件设置输出电压
(2) 只能针对具有 VSET/VID 功能的器件进行访问

8.1 目标地址字节

7	6	5	4	3	2	1	0
1	x	x	x	x	x	x	R/$\overline{W}$

目标地址字节是在启动条件之后从控制器器件接收的第一个字节。目标 I^2C 地址由 VSET/VID 或 VSET/$\overline{PG}$ 电阻器分配；请参阅 表 7-1。

8.2 寄存器地址字节

7	6	5	4	3	2	1	0
0	0	0	0	0	D2	D1	D0

成功确认目标地址后，总线控制器向器件发送一个字节，其中包含要访问的寄存器地址。

8.3 V_{OUT} 寄存器 1

表 8-2. V_{OUT} 寄存器 1 说明

寄存器地址 0x01 读取/写入					
位	字段	值(1)（十六进制）	TPSM8286xxx1 输出电压（典型值）	TPSM8286xxx2 输出电压（典型值）	TPSM8286xxx3 输出电压（典型值）
7:0	VO1_SET	0x00	200.0mV	400mV	800mV
		0x01	202.5mV	405mV	810mV
		...			
		0x64	450.0mV	900mV	1800mV
		...			
		0xFE	835.0mV	1670mV	3340mV
		0xFF	837.5mV	1675mV	3350mV

(1) 启动值由 VSET/VID 或 VSET/$\overline{PG}$ 电阻器分配；请参阅 表 7-1。

Copyright © 2025 Texas Instruments Incorporated

8.4 V_{OUT} 寄存器 2

表 8-3. V_{OUT} 寄存器 2 说明

寄存器地址 0x02 读取/写入					
位	字段	值 (十六进制)	TPSM8286xxx1 输出电压 (典型值)	TPSM8286xxx2 输出电压 (典型值)	TPSM8286xxx3 输出电压 (典型值)
7:0	VO2_SET	0x00	200.0mV	400mV	800mV
		0x01	202.5mV	405mV	810mV
		...			
		0x64	450.0mV (默认值)	900mV (默认值)	1800mV (默认值)
		...			
		0xFE	835.0mV	1670mV	3340mV
		0xFF	837.5mV	1675mV	3350mV

Copyright © 2025 Texas Instruments Incorporated

8.5 CONTROL 寄存器

表 8-4. CONTROL 寄存器说明

寄存器地址 0x03 读取/写入				
位	字段	类型	默认值	说明
7	复位	R/W	0b	1 - 将所有寄存器复位为默认值。
6	在输出电压变化时启用 FPWM 模式	R/W	1b	0 - 在输出电压变化时保持当前模式状态 1 - 在输出电压变化时强制器件处于 FPWM 模式。
5	软件启用器件	R/W	x	0 - 禁用器件。所有寄存器值仍保持不变。 1 - 通过新的启动过程重新使能器件，不用等待 t_{Delay} 时间。
4	启用 FPWM 模式	R/W	0b	0 - 在轻负载时将器件设置为节能模式。 1 - 在轻负载时将器件设置为强制 PWM 模式。
3	启用输出放电	R/W	1b	0 - 禁用输出放电 1 - 启用输出放电
2	启用 HICCUP	R/W	1b	0 - 禁用 HICCUP。启用锁存保护。 1 - 启用 HICCUP。禁用锁存保护。
0:1	电压斜坡速度	R/W	11b	00b - 20mV/µs（0.25µs/阶跃） 01b - 10mV/µs（0.5µs/阶跃） 10b - 5mV/µs（1µs/阶跃） 11b - 1mV/µs（5µs/阶跃）

8.6 STATUS 寄存器

表 8-5. STATUS 寄存器说明

寄存器地址 0x05 只读(1)				
位	字段	类型	默认值	说明
7:5	保留	R	x	
4	热警告	R	0	1：结温高于 130°C。
3	断续	R	0	1：器件出现一次 HICCUP 状态。
2	保留	R	x	
1	保留	R	x	
0	UVLO	R	0	1：输入电压低于 UVLO 阈值（下降沿）。

(1) 所有位值均锁存，直至器件复位或读取 STATUS 寄存器。然后，STATUS 寄存器复位为默认值。

Copyright © 2025 Texas Instruments Incorporated

9 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1 应用信息

TPSM8286xx 是同步降压转换器电源模块系列。下一节讨论如何选择外部元件来完成电源设计。所需的功率电感器集成在 TPSM8286xx 内部。RCF MagPack 封装不仅具有 200nH 的屏蔽电感器，还屏蔽了 IC，以获得更好的 EMI 性能。TPSM82864x 和 TPSM82866x 实现了引脚到引脚和 BOM 到 BOM 兼容。4A 和 6A 版本具有相同的效率和性能，仅在额定输出电流方面有所不同。

9.2 典型应用

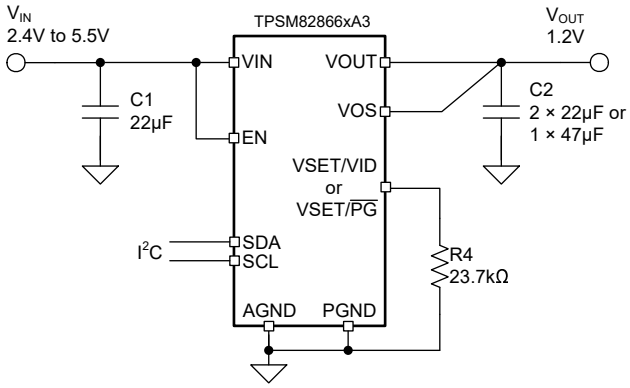


图 9-1. 典型应用

9.2.1 设计要求

本设计示例使用 表 9-1 作为输入参数。

表 9-1. 设计参数

设计参数	示例值
输入电压	2.4V 至 5.5V
输出电压	1.2V
最大输出电流	6A

表 9-2 列出了该示例中使用的元件。

表 9-2. 元件列表

基准	说明	制造商(1)
C1	22µF，陶瓷电容器，6.3V，X7R，尺寸 0805，GRM21BZ70J226ME44	Murata
C2	47µF，陶瓷电容器，6.3V，X6S，尺寸 0805，GRM21BC80J476ME01L；或者，2× 22uF，陶瓷电容器，6.3V，X6S，尺寸 0603，GRM188C80J226ME01D	Murata
R4(2)	具体取决于输出电压，片式电阻器，1/16W，1%	Std

(1) 请参阅*第三方产品免责声明*。
(2) 有关 VSET/VID 电阻器的值，请参阅表 7-1。

Copyright © 2025 Texas Instruments Incorporated

9.2.2 详细设计过程

9.2.2.1 输入和输出电容器选择

为了实现出色的输出和输入电压滤波，需要使用低 ESR 陶瓷电容器。输入电容器可更大限度地降低输入电压纹波、抑制输入电压尖峰并为器件提供稳定的系统电源轨。输入电容器必须放置在 VIN 和 PGND 之间，并尽可能靠近这些引脚。对于大多数应用，22 µ F 电容器就已足够，但使用具有更大值的电容器可降低输入电流纹波。如*借助电源模块简化低 EMI 设计白皮书*中所述，输入电容器对系统的 EMI 性能起着重要作用。

该器件的架构允许使用具有低等效串联电阻 (ESR) 的微型陶瓷输出电容器。这些电容器提供低输出电压纹波，推荐使用。电容值的范围为 2 × 22µF 至 150µF。建议使用具有 X5R 或更好电介质的 2 × 22µF 或 1 × 47µF 典型输出电容器。电容器的值超过 150µF 会降低转换器的环路稳定性。

陶瓷电容器具有直流偏置效应，会对最终的有效电容产生很大影响。结合考虑封装尺寸和额定电压，仔细选择合适的电容器。确保有效输入电容至少为 10µF，有效输出电容至少为 22µF。

Copyright © 2025 Texas Instruments Incorporated

9.2.3 应用曲线

V_{IN} = 5.0V，V_{OUT} = 1.2V，T_A = 25°C，BOM = 表 9-2（除非另有说明）。实线显示 FPWM 模式，虚线显示 PSM。

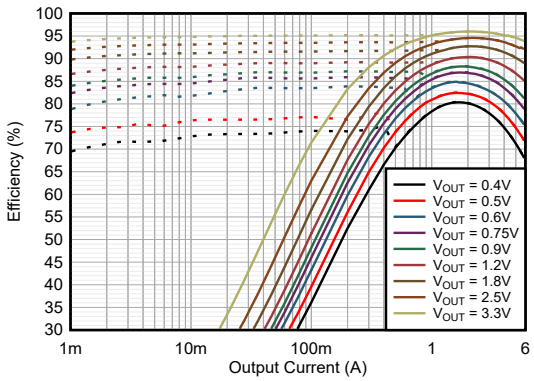


图 9-2. V_{IN} = 5.0V 且 T_A = 25°C 时的效率

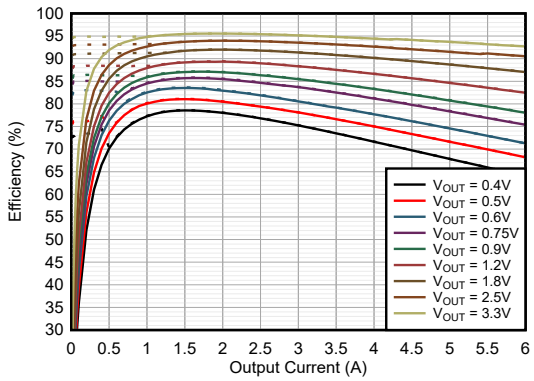


图 9-3. V_{IN} = 5.0V 且 T_A = 85°C 时的效率

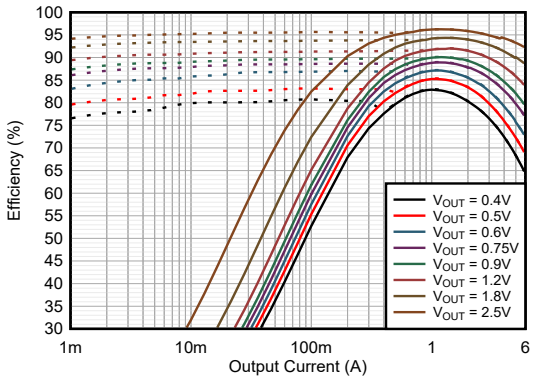


图 9-4. V_{IN} = 3.3V 且 T_A = 25°C 时的效率

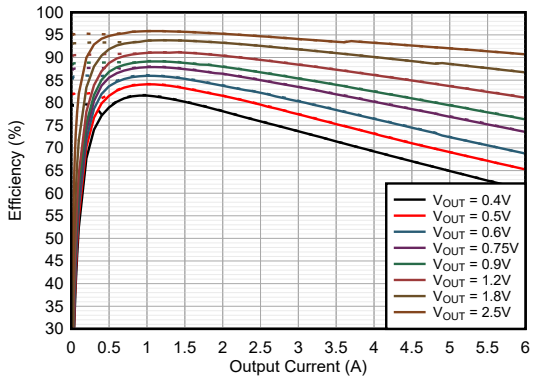


图 9-5. V_{IN} = 3.3V 且 T_A = 85°C 时的效率

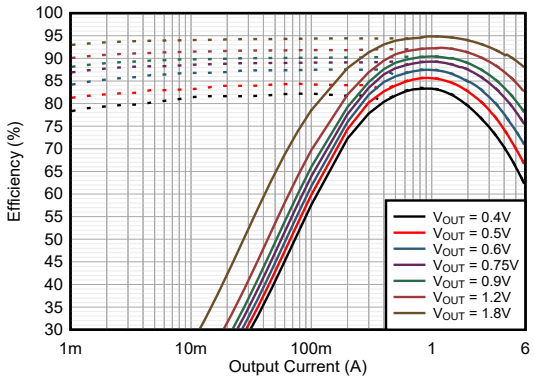


图 9-6. V_{IN} = 2.8V 且 T_A = 25°C 时的效率

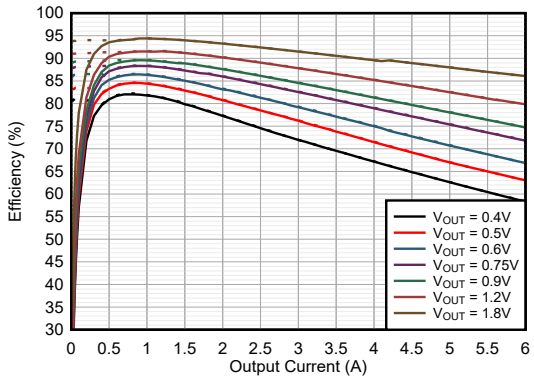
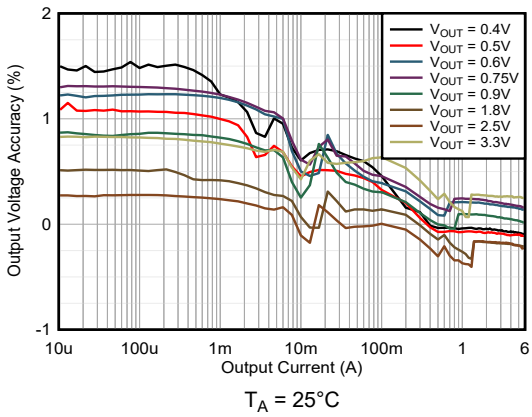


图 9-7. V_{IN} = 2.8V 且 T_A = 85°C 时的效率

Copyright © 2025 Texas Instruments Incorporated

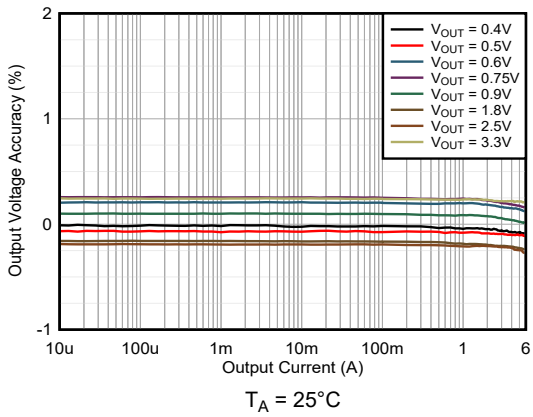
9.2.3 应用曲线（续）

V_{IN} = 5.0V，V_{OUT} = 1.2V，T_A = 25°C，BOM = 表 9-2（除非另有说明）。实线显示 FPWM 模式，虚线显示 PSM。



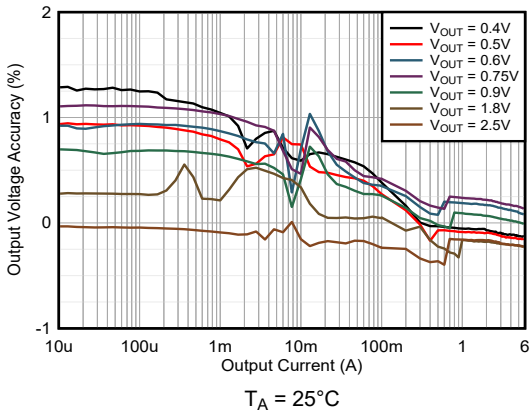
T_A = 25°C

图 9-8. 负载调整，V_{IN} = 5.0V 且处于 PSM 模式



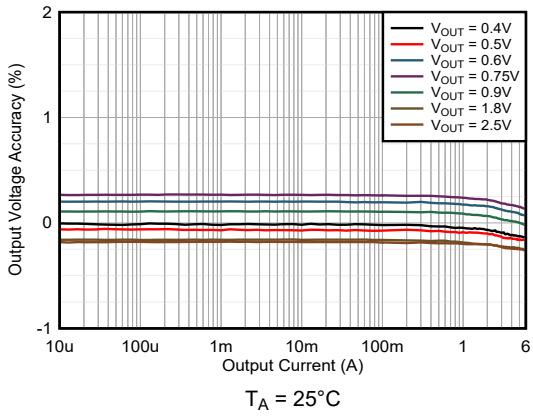
T_A = 25°C

图 9-9. 负载调整，V_{IN} = 5.0V 且处于 FPWM 模式



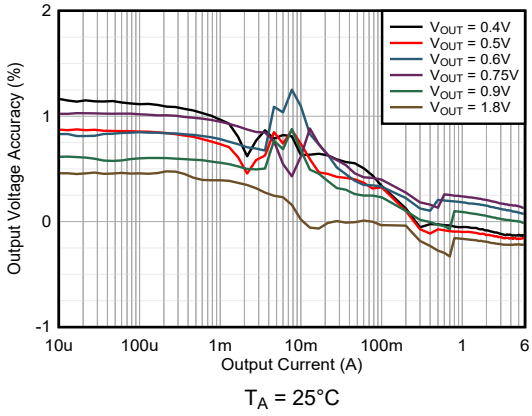
T_A = 25°C

图 9-10. 负载调整，V_{IN} = 3.3V 且处于 PSM 模式



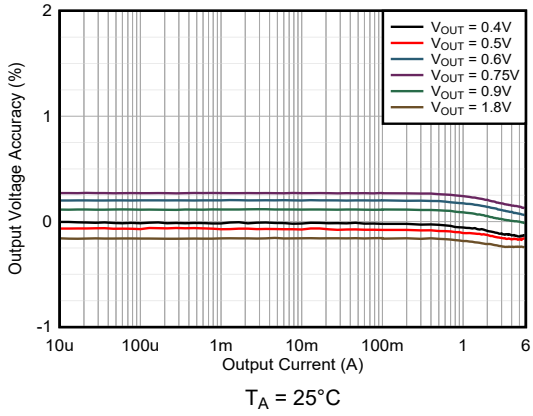
T_A = 25°C

图 9-11. 负载调整，V_{IN} = 3.3V 且处于 FPWM 模式



T_A = 25°C

图 9-12. 负载调整，V_{IN} = 2.8V 且处于 PSM 模式



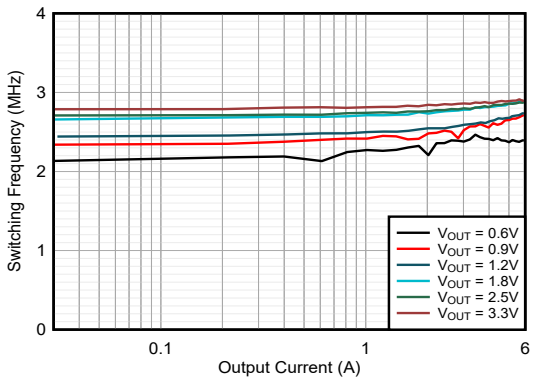
T_A = 25°C

图 9-13. 负载调整，V_{IN} = 2.8V 且处于 FPWM 模式

Copyright © 2025 Texas Instruments Incorporated

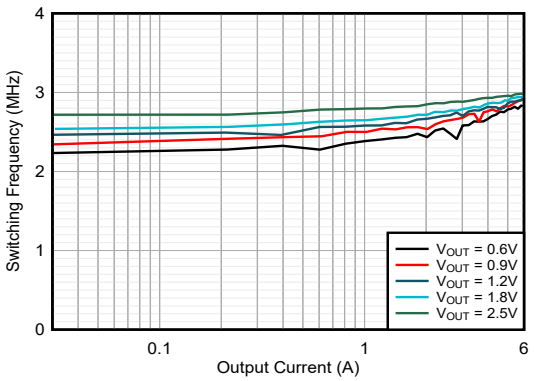
9.2.3 应用曲线（续）

V_{IN} = 5.0V，V_{OUT} = 1.2V，T_A = 25°C，BOM = 表 9-2（除非另有说明）。实线显示 FPWM 模式，虚线显示 PSM。



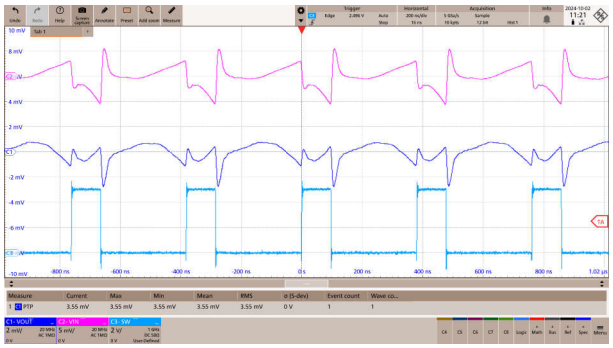
FPWM T_A = 25°C

图 9-14. 开关频率，V_{IN} = 5.0V



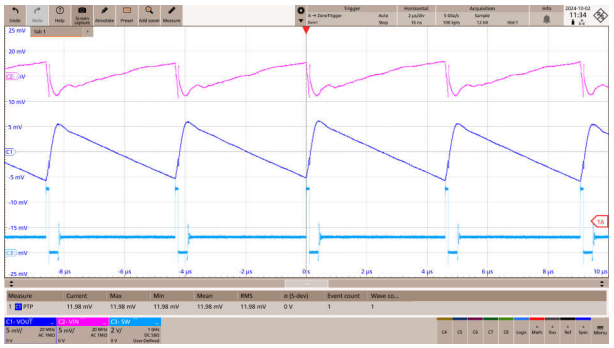
FPWM T_A = 25°C

图 9-15. 开关频率，V_{IN} = 3.3V



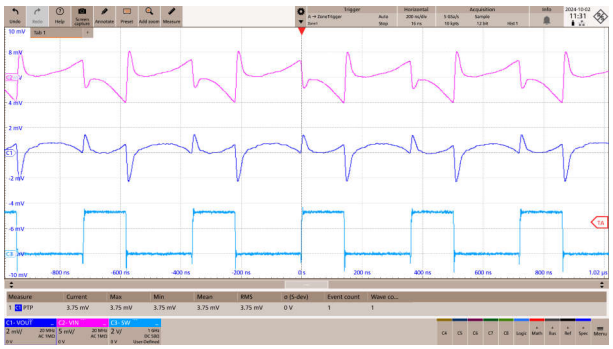
V_{IN} = 5.0V V_{OUT} = 1.2V C_{OUT} = 3 × 22uF

图 9-16. FPWM 运行，I_{OUT} = 3A



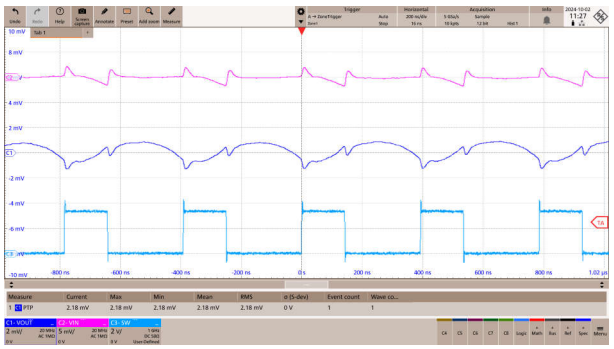
V_{IN} = 5.0V V_{OUT} = 1.2V C_{OUT} = 3 × 22uF

图 9-17. PSM 运行，I_{OUT} = 0.1A



V_{IN} = 3.3V V_{OUT} = 1.2V C_{OUT} = 3 × 22uF

图 9-18. FPWM 运行，I_{OUT} = 3A



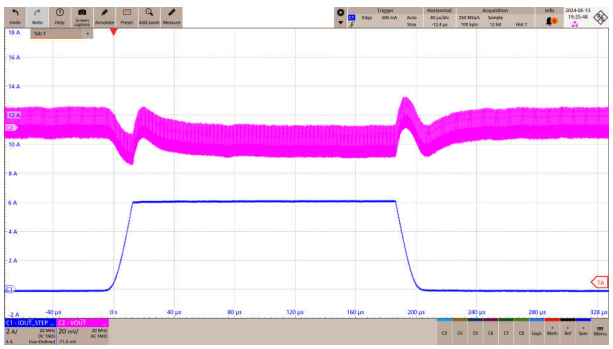
V_{IN} = 3.3V V_{OUT} = 1.2V C_{OUT} = 3 × 22uF

图 9-19. FPWM 运行，I_{OUT} = 0.1A

Copyright © 2025 Texas Instruments Incorporated

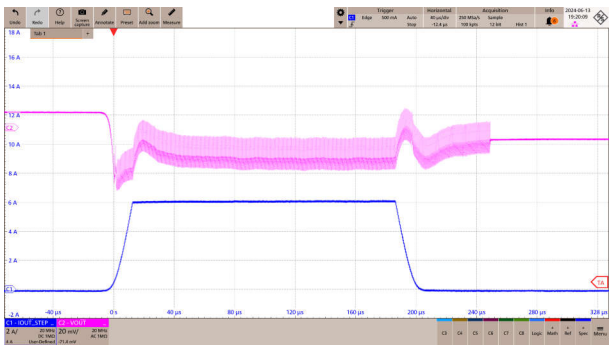
9.2.3 应用曲线（续）

V_{IN} = 5.0V，V_{OUT} = 1.2V，T_A = 25°C，BOM = 表 9-2（除非另有说明）。实线显示 FPWM 模式，虚线显示 PSM。



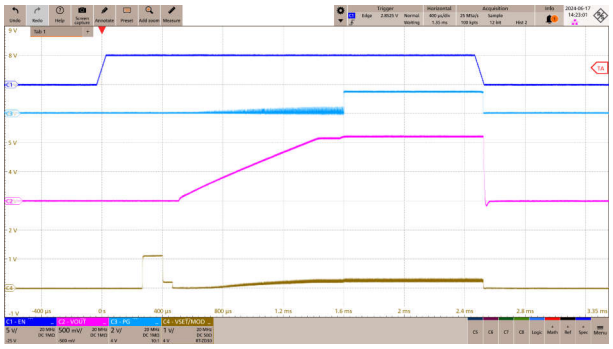
V_{IN} = 5.0V　V_{OUT} = 1.2V　C_{OUT} = 2 × 22uF

图 9-20. 负载瞬态，FPWM，I_{OUT} = 0A 至 6A



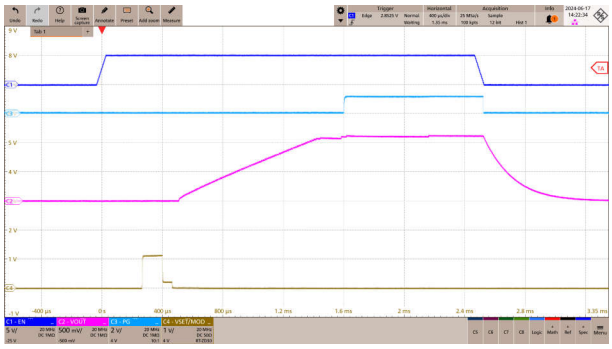
V_{IN} = 5.0V　V_{OUT} = 1.2V　C_{OUT} = 2 × 22uF

图 9-21. 负载瞬态，PSM，I_{OUT} = 0A 至 6A



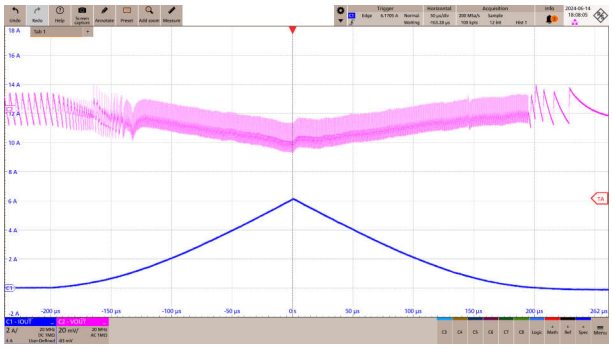
R_{VSET} = 56.2kΩ　I_{OUT} = 6.0A

图 9-22. 满载启动



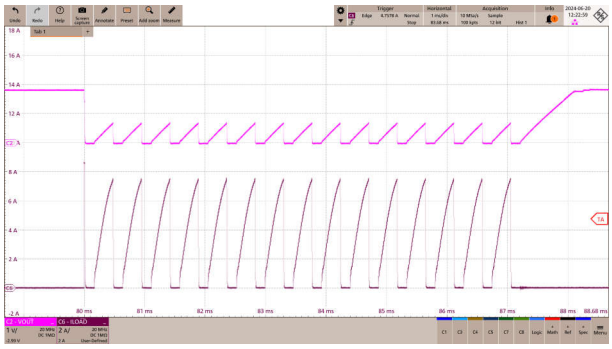
R_{VSET} = 56.2kΩ　I_{OUT} = 0A

图 9-23. 空载启动



V_{IN} = 5.0V　V_{OUT} = 1.2V　C_{OUT} = 2 × 22uF

图 9-24. 负载扫描，I_{OUT} = 20mA 至 6A



R_{LOAD} = 100mΩ（过载期间）

图 9-25. 断续短路保护

Copyright © 2025 Texas Instruments Incorporated

9.2.3 应用曲线（续）

V_{IN} = 5.0V，V_{OUT} = 1.2V，T_A = 25°C，BOM = 表 9-2（除非另有说明）。实线显示 FPWM 模式，虚线显示 PSM。

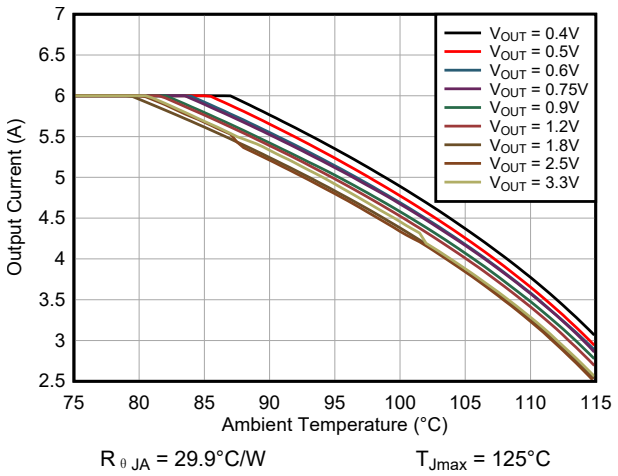


图 9-26. 安全工作区，V_{IN} = 5.0V TPSM82866xxx

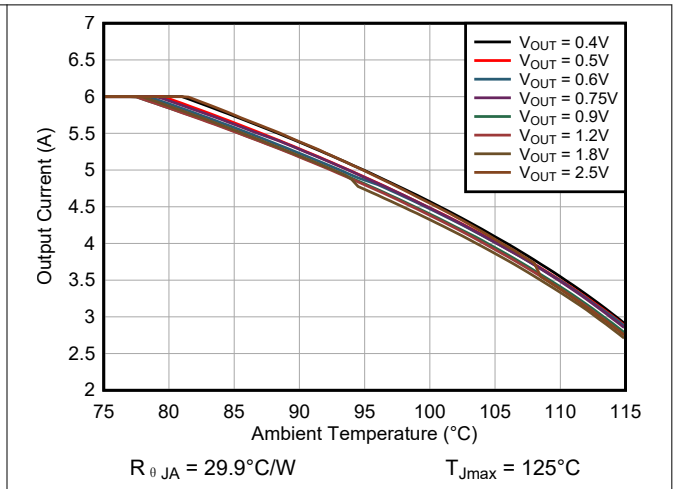


图 9-27. 安全工作区，V_{IN} = 3.3V TPSM82866xxx

9.3 电源相关建议

该器件设计为可在 2.4V 至 5.5V 的输入电源电压范围内运行。使用以下公式计算 TPSM8286xx 的平均输入电流：

$$I_{IN} = \frac{1}{\eta} \times \frac{V_{OUT} \times I_{OUT}}{V_{IN}} \quad (5)$$

请确保输入电源的额定电流足以满足应用需求。电源必须避免快速斜降。如果输入电压降至 V_{UVLO} 以下，则下降斜坡速度必须慢于 10mV/μs。

9.4 布局

9.4.1 布局指南

正确的布局对于任何开关模式电源的运行至关重要，尤其是在高开关频率条件下。因此，为确保实现出色的性能，需要特别注意 TPSM8286xx 的 PCB 布局。糟糕的布局会导致出现以下问题：

- 线路和负载调整不良
- 不稳定性
- EMI 辐射增加
- 噪声灵敏度

有关一般最佳实践的详细讨论，请参阅*“实现降压转换器理想 PCB 布局的五个步骤”模拟设计期刊*。以下是针对 TPSM8286xx 的具体建议：

- 将输入电容器放置在尽可能靠近器件的 VIN 引脚和 PGND 引脚的位置上。这是最关键的元件放置方式。将输入电容器直接连接到 VIN 和 PGND 引脚，避免过孔。
- 将输出电容器放置在靠近 VOUT 和 PGND 引脚的位置并直接布线，避免过孔。
- 将 R4 放置在靠近 VSET/VID 或 VSET/$\overline{PG}$ 引脚的位置，以便更大程度地减小噪声拾取。
- VOS 引脚的走线是一条对噪声敏感的信号走线。请特别注意避免产生噪声。将这些布线远离 SW。
- 在 PCB 的顶层将 AGND 和 PGND 引脚直接连接在一起。
- 有关元件放置、布线和热设计的示例，请参阅图 9-28。
- 请参阅本数据表末尾所示的 TPSM8286xx 建议焊盘图案。为了获得出色的制造效果，当某些引脚（例如 VIN、VOUT 和 PGND）连接到大铜平面时，请按照阻焊层限定 (SMD) 的方式创建焊盘。使用 SMD 焊盘可保持每个焊盘具有相同尺寸，并避免焊料在回流期间拉扯器件。

Copyright © 2025 Texas Instruments Incorporated

9.4.2 布局示例

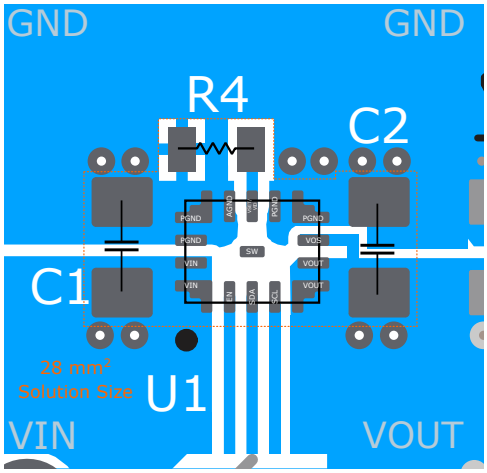


图 9-28. 布局示例

Copyright © 2025 Texas Instruments Incorporated

9.4.2.1 散热注意事项

TPSM8286xx 电源模块温度必须保持低于 125°C 的最大额定值。提高热性能的三种基本方法如下：

- 增强 PCB 设计的散热能力。
- 在 PCB 上增加散热耦合组件。
- 系统增加空气导流装置。

要估算 TPSM8286xx 的大致模块温度，请将本数据表中所述的典型效率应用于所需的应用条件，以计算出模块的功率耗散。然后，通过将功率耗散乘以热阻来计算模块温升。使用此方法计算最大器件温度，安全工作区 (SOA) 图展示了在高温环境下最大输出电流所需的降额。有关如何在实际应用中使用热参数的更多详细信息，请参阅*“采用 JEDEC PCB 设计的线性和逻辑封装热特性”应用报告*和*“半导体和 IC 封装热指标”应用手册*。

10 器件和文档支持

10.1 器件支持

10.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

10.2 文档支持

10.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*“采用 JEDEC PCB 设计的线性和逻辑封装的热特性”应用报告*
- 德州仪器 (TI)，*“半导体和 IC 封装热指标”应用手册*
- 德州仪器 (TI)，*“在超低电源中使用电阻至数字转换器的优势”白皮书*
- 德州仪器 (TI)，*“借助电源模块简化低 EMI 设计”白皮书*
- 德州仪器 (TI)，*“实现降压转换器理想 PCB 布局的五个步骤”模拟设计期刊*

10.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知*进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

10.5 商标

MagPack™ and TI E2E™ are trademarks of Texas Instruments.
所有商标均为其各自所有者的财产。

10.6 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

Copyright © 2025 Texas Instruments Incorporated

11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision B (April 2025) to Revision C (June 2025)	Page
• 将 TPSM82866CA1PRCFR、TPSM82866CB2PRCFR 和 TPSM82866CB3PRCFR 从预发布更改为量产数据	4

Changes from Revision A (November 2024) to Revision B (April 2025)	Page
• 向数据表添加了 TPSM82866CA1PRCF、TPSM82866CBxPRCF、TPSM82866EAxPRCF	4
• 将 TPSM82866CA2PRCFR 从“预告信息”更改为“量产数据”	4

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPSM82866CA1PRCFR	Active	Production	QFN-FCMOD (RCF) | 15	2500 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	886CA1
TPSM82866CA2PRCFR	Active	Production	QFN-FCMOD (RCF) | 15	2500 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	886CA2
TPSM82866CA2PRCFR.A	Active	Production	QFN-FCMOD (RCF) | 15	2500 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	886CA2
TPSM82866CA3PRCFR	Active	Production	QFN-FCMOD (RCF) | 15	2500 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	T8866C
TPSM82866CA3PRCFR.A	Active	Production	QFN-FCMOD (RCF) | 15	2500 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	T8866C
TPSM82866CB2PRCFR	Active	Production	QFN-FCMOD (RCF) | 15	2500 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	886CB2
TPSM82866CB3PRCFR	Active	Production	QFN-FCMOD (RCF) | 15	2500 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	886CB3
XPSM82866CA3PRCFR	Active	Preproduction	QFN-FCMOD (RCF) | 15	2500 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
XPSM82866CA3PRCFR.A	Active	Preproduction	QFN-FCMOD (RCF) | 15	2500 | LARGE T&R	-	Call TI	Call TI	-40 to 125	

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

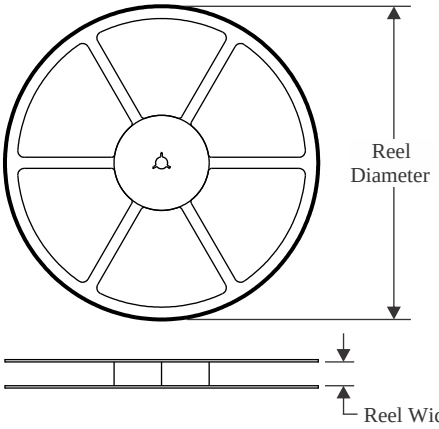
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

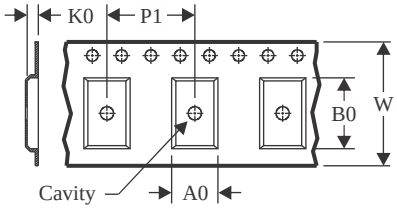
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

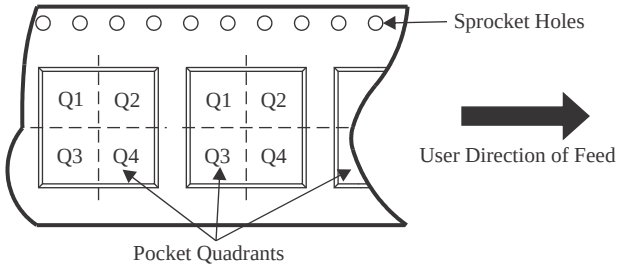


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

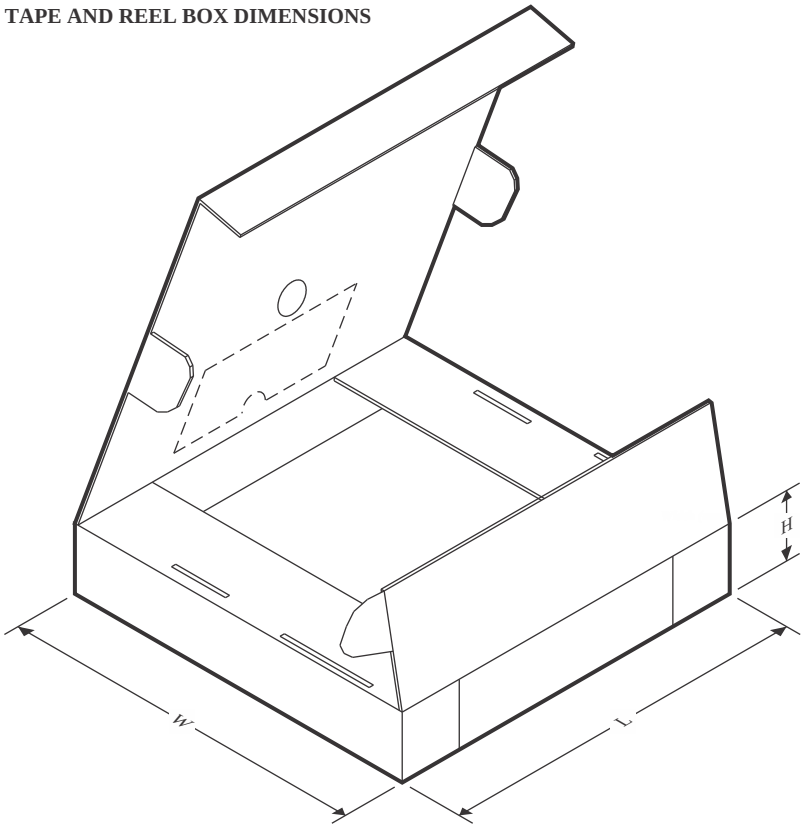
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPSM82866CA1PRCFR	QFN-FCMOD	RCF	15	2500	330.0	12.4	2.6	3.3	2.2	8.0	12.0	Q1
TPSM82866CA2PRCFR	QFN-FCMOD	RCF	15	2500	330.0	12.4	2.6	3.3	2.2	8.0	12.0	Q1
TPSM82866CA3PRCFR	QFN-FCMOD	RCF	15	2500	330.0	12.4	2.6	3.3	2.2	8.0	12.0	Q1
TPSM82866CB2PRCFR	QFN-FCMOD	RCF	15	2500	330.0	12.4	2.6	3.3	2.2	8.0	12.0	Q1
TPSM82866CB3PRCFR	QFN-FCMOD	RCF	15	2500	330.0	12.4	2.6	3.3	2.2	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

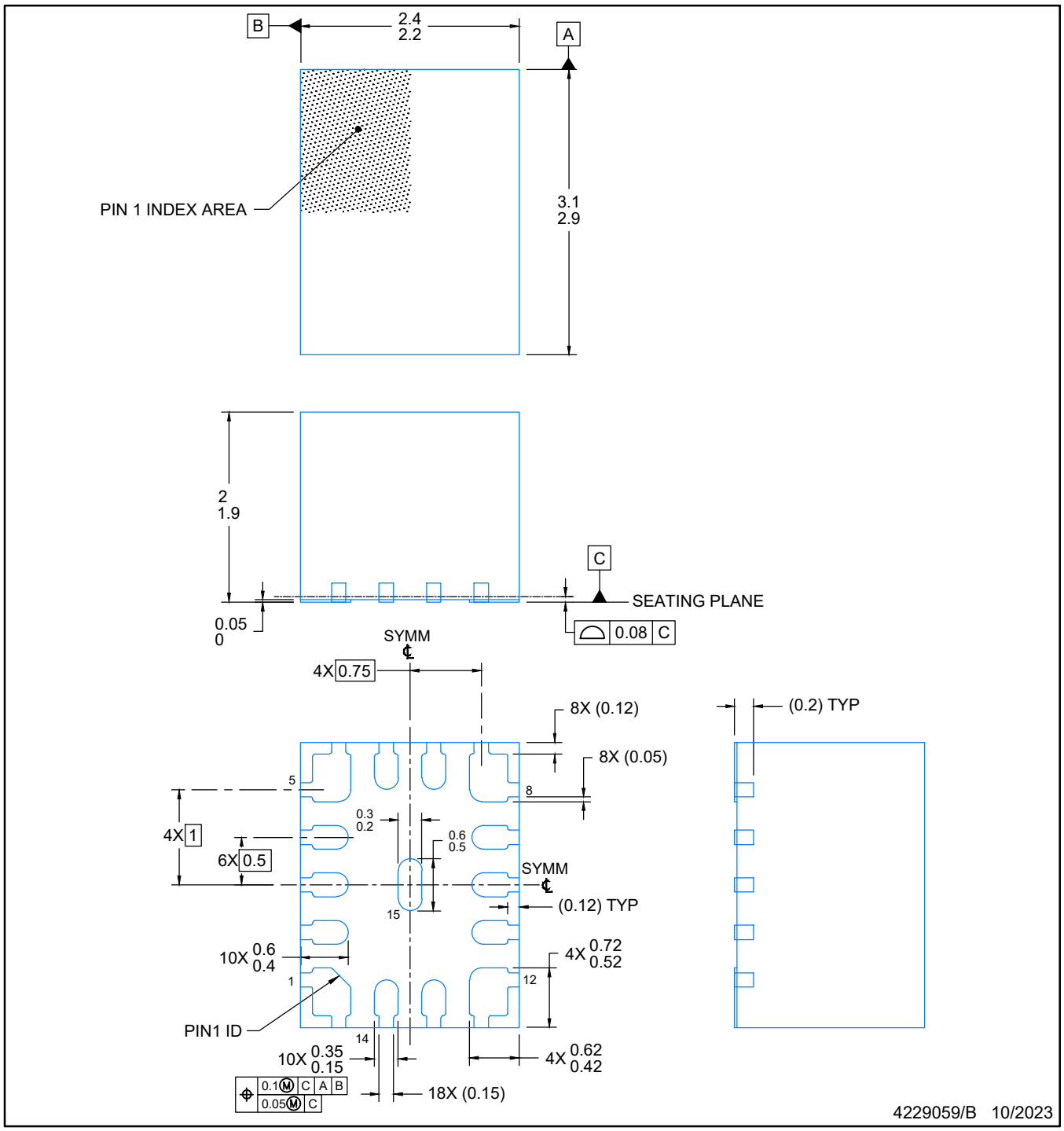
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPSM82866CA1PRCFR	QFN-FCMOD	RCF	15	2500	367.0	367.0	35.0
TPSM82866CA2PRCFR	QFN-FCMOD	RCF	15	2500	367.0	367.0	35.0
TPSM82866CA3PRCFR	QFN-FCMOD	RCF	15	2500	367.0	367.0	35.0
TPSM82866CB2PRCFR	QFN-FCMOD	RCF	15	2500	367.0	367.0	35.0
TPSM82866CB3PRCFR	QFN-FCMOD	RCF	15	2500	367.0	367.0	35.0

PACKAGE OUTLINE

RCF0015A

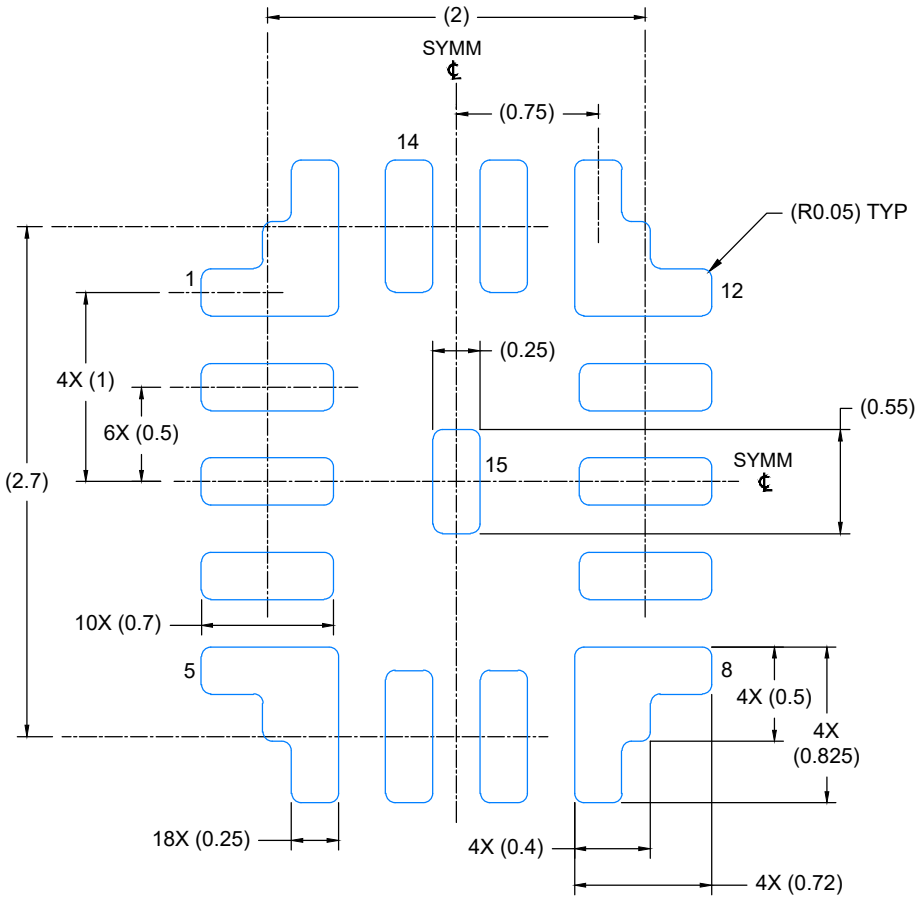
QFN-FCMOD - 2 mm max height

PLASTIC QUAD FLAT PACK- NO LEAD



NOTES:

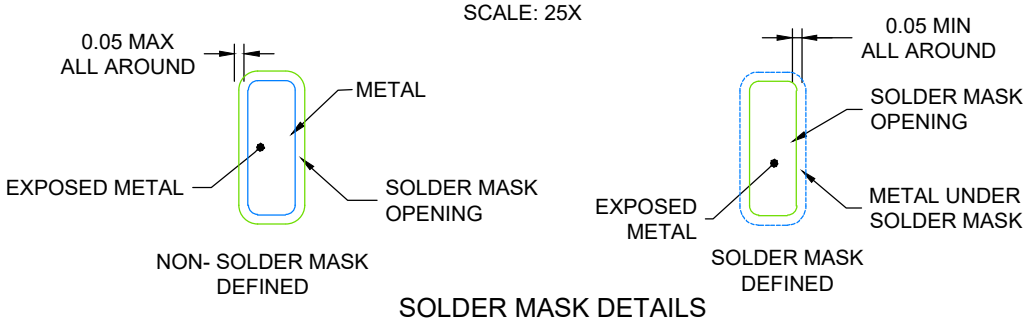
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.



LAND PATTERN EXAMPLE

EXPOSED METAL SHOWN

SCALE: 25X



SOLDER MASK DETAILS

4229059/B 10/2023

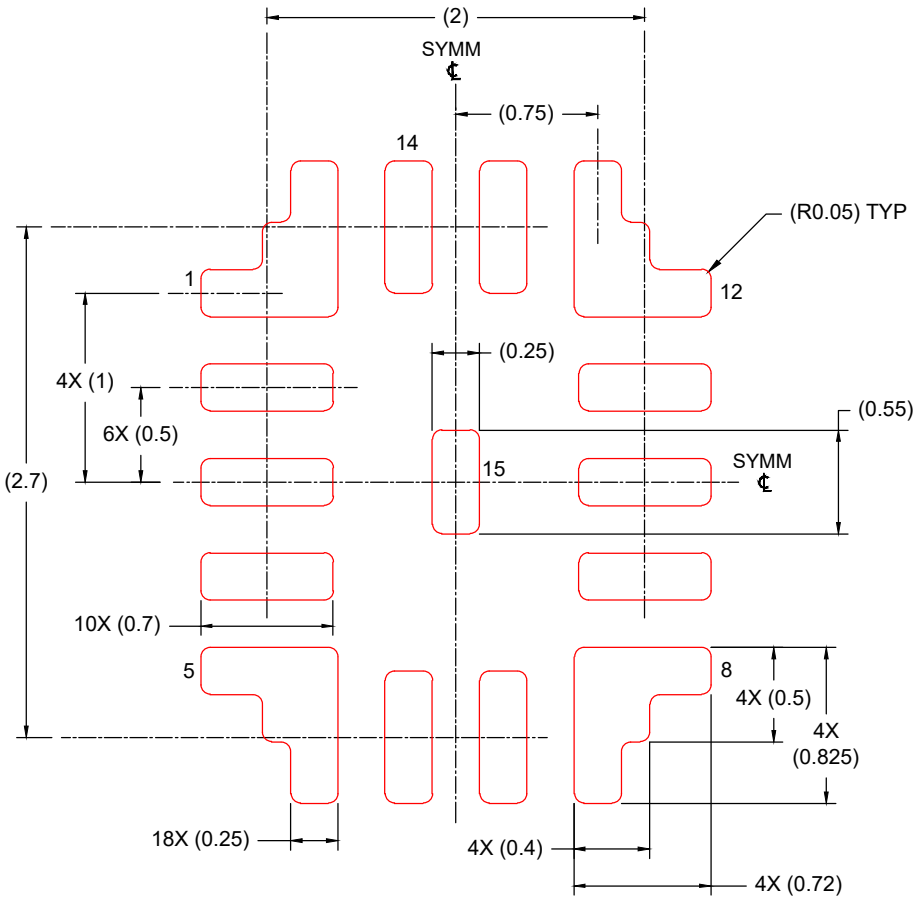
NOTES: (continued)

3. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).

EXAMPLE STENCIL DESIGN

QFN-FCMOD - 2 mm max height

PLASTIC QUAD FLAT PACK- NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE: 25X

4229059/B 10/2023

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月