TPS6287Bxx 具有 I²C 接口的 2.7V 至 6V 输入、10A、15A、20A、25A 和 30A 快速瞬态同步降压转换器

1 特性

- 输入电压范围：2.7V 至 6V
- 引脚对引脚兼容器件系列：10A、15A、20A、25A 和 30A
- 0.4V 至 1.675V 的 3 个可选输出电压范围
  - 0.4V 至 0.71875V，阶跃为 1.25mV
  - 0.4V 至 1.0375V，阶跃为 2.5mV
  - 0.4V 至 1.675V，阶跃为 5mV
- 输出电压精度：±0.8%
- 内部电源 MOSFET：2.6mΩ 和 1.5mΩ
- 可调软启动
- 外部补偿
- 可通过 VSET1 和 VSET2 引脚选择启动输出电压
  - 0.4V 至 0.775V，阶跃为 25mV
  - 0.8V 至 1.55V，阶跃为 50mV
- 可以通过 FSEL 引脚选择开关频率 1.5MHz、2.25MHz、2.5MHz 或 3MHz，仅适用于 TPS6287BxxJE2（请参阅 表 4-2）
- 强制 PWM 或省电模式运行
- 通过外部电阻器或 I²C 选择启动输出电压
- 与 I²C 兼容的接口频率高达 3.4MHz
- 旨在提高输出电流能力的可选堆叠操作
- 差分遥感
- 热预警和热关断
- 输出放电
- 可选展频时钟
- 具有窗口比较器的电源正常输出

2 应用

- FPGA、ASIC 和数字内核电源
- 光纤网络
- 存储

3 说明

TPS6287B10 、 TPS6287B15 、 TPS6287B20 、 TPS6287B25 和 TPS6287B30 是具有 I²C 接口和差分遥感器的 10A、15A、20A、25A 和 30A 同步直流/直流降压转换器系列。所有器件都具有高效率且易于使用。低阻电源开关可在高温环境下支持高达 30A 的输出电流。这些器件可在堆叠模式下运行，以提供更高的输出电流或将功耗分散到多个器件上。

TPS6287Bxx 系列实现了固定频率 DCS 控制方案，该方案支持快速瞬变响应。器件可以在省电模式下运行以充分提高效率，也可以在强制 PWM 模式下运行以实现出色瞬态性能和超低输出电压纹波。

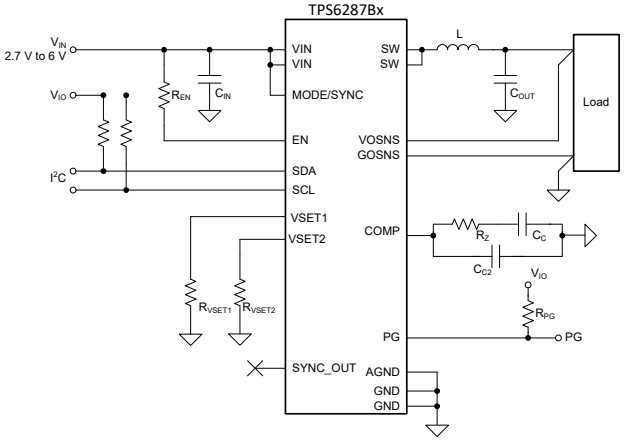
可选的遥感功能可更大限度地提高负载点的电压调节，并且该器件可在整个输出电压范围内实现 ±0.8% 的直流电压精度。

I²C 兼容接口提供多种控制、监控和警告功能，例如电压监控和温度相关警告。可快速调整输出电压，使负载功耗适应性能需求。通过，默认启动电压可实现电阻可选。VSET1 和 VSET2 引脚。

器件信息

器件型号(3)	输出电流	封装(1)	封装尺寸(2)
TPS6287B10	10A	RZV（WQFN-FCRLF，24）	3.05mm × 4.05mm
TPS6287B15	15A		
TPS6287B20	20A		
TPS6287B25	25A		
TPS6287B30	30A		

(1) 有关更多信息，请参阅 节 13。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。
(3) 请参阅 *器件选项* 表。



简化版原理图

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性 1
2 应用 1
3 说明 1
4 器件选项 3
5 引脚配置和功能 4
6 规格 6
6.1 绝对最大额定值 6
6.2 ESD 等级 6
6.3 建议运行条件 6
6.4 热性能信息 7
6.5 电气特性 7
6.6 I^2C 接口时序要求 11
6.7 典型特性 13
7 参数测量信息 14
8 详细说明 15
8.1 概述 15
8.2 功能方框图 15
8.3 特性说明 16
8.4 器件功能模式 33
8.5 编程 34
9 器件寄存器 38
10 应用和实施 44
10.1 应用信息 44
10.2 典型应用 44
10.3 典型应用 - TPS6287BxV 器件 53
10.4 关于在堆叠配置中使用两个 TPS6287B25 的典型应用 54
10.5 关于在堆叠配置中使用三个 TPS6287B25 的典型应用 59
10.6 电源相关建议 60
10.7 布局 60
11 器件和文档支持 62
11.1 文档支持 62
11.2 接收文档更新通知 62
11.3 支持资源 62
11.4 商标 62
11.5 静电放电警告 62
11.6 术语表 62
12 修订历史记录 62
13 机械、封装和可订购信息 63

Copyright © 2025 Texas Instruments Incorporated

4 器件选项

表 4-1. 具有 I²C 接口的器件

器件型号	输出电流	断续	启动输出电压	默认开关频率	压降补偿	展频时钟	软启动时间	引脚 19、20
TPS6287B10LA0WRZVR	10A	关闭	0.4V 至 0.775V，可选	1.5MHz	默认设置 = 关闭	默认设置 = 关闭	默认设置 = 1ms	SDA/SCL
TPS6287B15LA0WRZVR	15A							
TPS6287B20LA0WRZVR	20A							
TPS6287B25LA0WRZVR	25A							
TPS6287B30LA0WRZVR	30A							
TPS6287B10HA0WRZVR	10A	关闭	0.8V 至 1.55V，可选	1.5MHz	默认设置 = 关闭	默认设置 = 关闭	默认设置 = 1ms	SDA/SCL
TPS6287B15HA0WRZVR	15A							
TPS6287B20HA0WRZVR	20A							
TPS6287B25HA0WRZVR	25A							

表 4-2. 通过 I²C 接口为 Jacinto 平台供电的器件

器件型号	输出电流	断续	针对启动电压和 I2C 地址的 VSEL 设置	SSC	默认压降	瞬态非同步模式	软启动时间	引脚 3、引脚 19、20
TPS6287B15JE2WRZVR	15A	关闭	VSET 通过 6.2kΩ 电阻连接至 GND：0.8V，0x44 VSET 短接至 GND：0.8V，0x45 VSET 短接至 VIN：0.875V，0x46 VSET 通过 47kΩ 电阻连接至 VIN：0.8V，0x47	关闭	开	开	1ms	FSET/SDA/SCL
TPS6287B20JE2WRZVR	20A							
TPS6287B25JE2WRZVR	25A							

表 4-3. 不具有 I²C 接口的器件

器件型号	输出电流	断续	启动输出电压	默认开关频率	压降补偿	展频时钟	软启动时间	引脚 19、20
TPS6287B10VA0WRZVR	10A	关闭	0.4V 至 1.675V，可选	1.5MHz	默认设置 = 关闭	默认设置 = 关闭	默认设置 = 1ms	VSET4/VSET3
TPS6287B10VA1WRZVR	10A	开						
TPS6287B15VA0WRZVR	15A	关闭						
TPS6287B20VA0WRZVR	20A							
TPS6287B25VA0WRZVR	25A							

除非另有说明，否则不具有 I²C 的器件型号与具有 I²C 的器件型号采用相同的默认设置运行。

Copyright © 2025 Texas Instruments Incorporated

5 引脚配置和功能

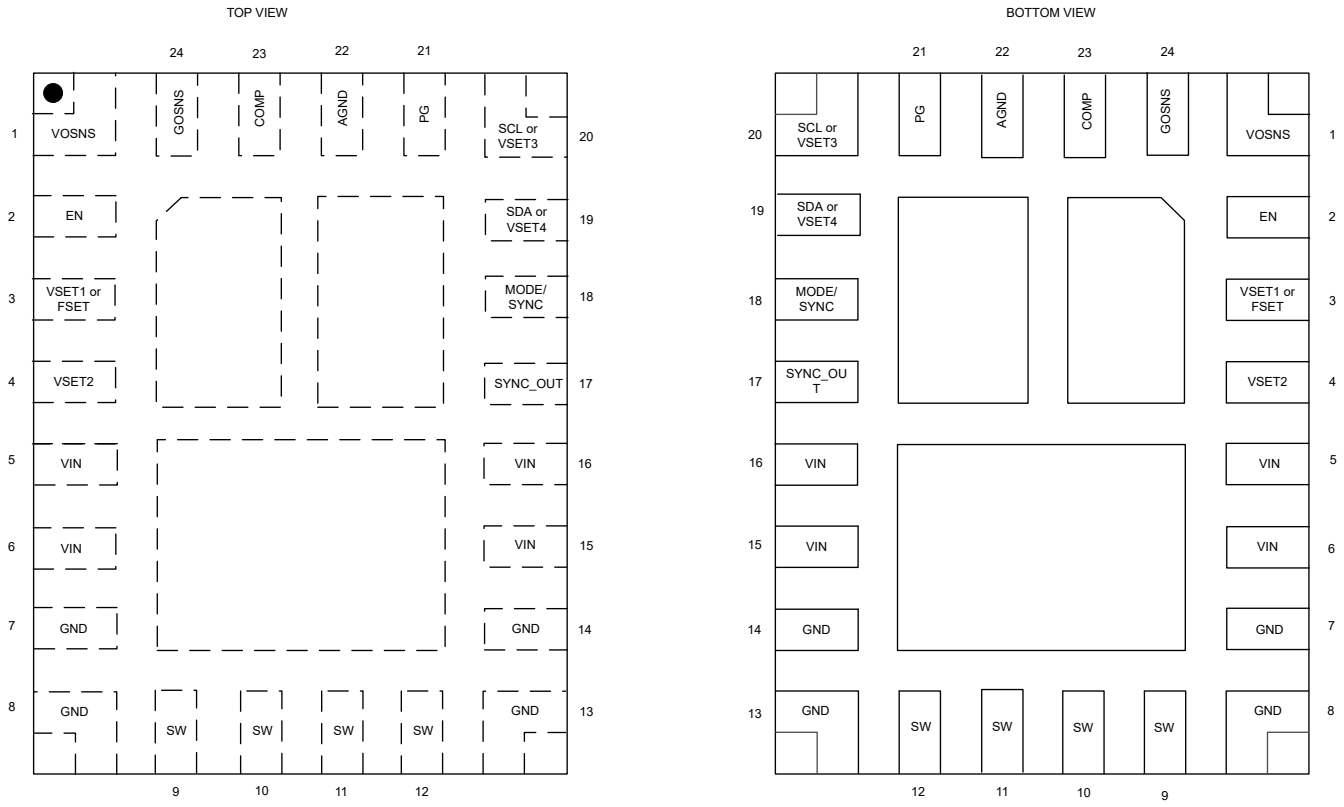


图 5-1. RZV 封装 24 引脚 WQFN-FCRLF

表 5-1. 引脚功能

引脚		类型(1)	说明
编号	名称		
1	VOSNS	I	输出电压检测（差分输出电压检测）。
2	EN	I	该引脚是器件的使能引脚。使用至少 15kΩ 的串联电阻器连接到该引脚。该引脚上的逻辑低电平将禁用器件，该引脚上的逻辑高电平将启用器件。请勿使该引脚保持未连接状态。 对于堆叠运行，将所有堆叠器件的 EN 引脚与电源电压或处理器的 GPIO 上的电阻器互连。有关详细说明，请参阅节 8.3.18。
3	VSET1	I	启动输出电压设置引脚。通过电阻器连接至或短路至 GND 或 V_{IN} 定义所选的输出电压。请参阅表 8-5
3	FSET	I	仅适用于 TPS6287BxxJE2WRZVR。频率选择引脚。如果没有进行外部同步，则通过电阻器连接至或短路至 GND 或 VIN 可决定开关频率。有关频率选项，请参阅节 8.3.6。
4	VSET2	I	启动输出电压设置引脚。通过电阻器连接至或短路至 GND 或 V_{IN} 定义所选的输出电压。请参阅表 8-5
5、6、15、16	VIN	P	电源输入。在引脚 VIN 和 GND 之间（尽可能接近它们）连接输入电容器。
7、8、13、14	GND	GND	接地引脚
9、10、11、12	SW	O	该引脚是转换器的开关引脚，连接到内部功率 MOSFET。

Copyright © 2025 Texas Instruments Incorporated

表 5-1. 引脚功能（续）

引脚		类型(1)	说明
编号	名称		
17	SYNCOUT	O	用于在堆叠模式下实现同步的内部时钟输出引脚。对于单器件运行，将该引脚悬空。在堆叠运行中，将该引脚连接到菊花链中下一个器件的 MODE/SYNC 引脚。请勿使用该引脚连接非 TPS6287Bxx 器件。 在启动期间，该引脚用于确定器件是否必须在堆叠运行中作为辅助转换器运行。在该引脚和 GND 之间连接一个 47kΩ 电阻器，以定义堆叠运行中的辅助转换器。有关详细说明，请参阅节 8.3.18。
18	MODE/SYNC	I	当该引脚被拉至低电平时，器件在省电模式下运行。如果该引脚被拉至高电平，则器件在强制 PWM 模式下运行。请勿使该引脚保持未连接状态。该模式引脚还可用于将器件与外部时钟进行同步。
19	VSET4	I	启动输出电压设置引脚。根据表 8-7，该引脚上的逻辑低电平或逻辑高电平定义启动输出电压
19	SDA	I/O	I^2C 串行数据引脚。不要将这个引脚悬空。将一个上拉电阻器连接至逻辑高电平。 在堆叠运行中连接到辅助器件的 GND。
20	VSET3	I	启动输出电压设置引脚。根据表 8-7，该引脚上的逻辑低电平或逻辑高电平定义启动输出电压
20	SCL	I/O	I^2C 串行时钟引脚。不要将这个引脚悬空。将一个上拉电阻器连接至逻辑高电平。 在堆叠运行中连接到辅助器件的 GND。
21	PG	I/O	开漏电源正常状态输出。未处于“电源正常”状态时为低阻抗，处于“电源正常”状态时为高阻抗。当不用于单器件运行时，该引脚可以保持开路或连接到 GND。 在堆叠运行中，所有堆叠器件的 PG 引脚互连。在堆叠运行中，只有主转换器的 PG 引脚是开漏输出。对于在堆叠模式下定义为辅助转换器的器件，该引脚是输入引脚。有关详细说明，请参阅节 8.3.18。
22	AGND	GND	模拟接地。连接至 GND。
23	COMP	—	器件补偿输入。该引脚和 AGND 之间连接的电阻器和电容器定义控制环路的补偿。 在堆叠运行中，将所有堆叠器件的 COMP 引脚连接在一起，并在公共 COMP 节点和 AGND 之间连接一个电阻器和电容器。
24	GOSNS	—	输出接地检测（差分输出电压检测）
外露散热焊盘		—	必须将散热焊盘焊接到 GND，以获得适当的热阻和机械稳定性。

(1) I = 输入，O = 输出，P = 电源，GND = 地

Copyright © 2025 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在工作温度范围内（除非另有说明）(1)

		最小值	最大值	单位
电压(2)	VIN(4)	-0.3	6.5	V
	SW（直流）	-0.3	V_{IN} + 0.3	V
	COMP	-0.3	V_{IN}	V
	SW（交流，小于 10ns）(3)	-3	10	V
	VOSNS	-0.3	1.8	V
电压(2)	SCL、SDA、VSET3、VSET4	-0.3	5.5	V
电压(2)	SYNC_OUT	-0.3	2	V
电压(2)	PG	-0.3	6.5	V
电压(2)	VSET1、VSET2、FSET、EN、MODE/SYNC(4)	-0.3	6.5	V
电压(2)	GOSNS	-0.3	0.3	V
T_{stg}	贮存温度	-65	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 所有电压值都相对于网络接地端而言。
(3) 打开开关时。
(4) 引脚上的电压可以在短时间内超过 6.5V 绝对最大值条件，但必须保持小于 8V。8V 的 VIN 持续 100ms 相当于器件在室温下老化大约 8 小时。

6.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚(1)	±2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准，所有引脚(2)	±750	

(1) JEDEC 文档 JEP155 指出：500V HBM 可通过标准 ESD 控制流程实现安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在工作温度范围内（除非另有说明）

		最小值	标称值	最大值	单位
V_{IN}	输入电压范围	2.7		6	V
V_{OUT}	输出电压范围	0.4		1.675V 或 (V_{IN} – 1.5V)(1)	V
电压	引脚 SDA 和 SCL 上的标称上拉电压	1.2		5	V
L	f_{SW} = 1.5MHz 时的有效电感	100	150	200	nH
C_{IN}	每个电源输入引脚的有效输入电容	10	22		µF
C_{OUT}	有效输出电容	47		(2)	µF
C_{PAR}	VSET1、VSET2、FSET 引脚上的寄生电容			100	pF
C_{PAR}	SYNC_OUT 引脚上的寄生电容			20	pF
R_{EN}	EN 引脚上的上拉电阻	15			kΩ

Copyright © 2025 Texas Instruments Incorporated

6.3 建议运行条件（续）

在工作温度范围内（除非另有说明）

		最小值	标称值	最大值	单位
R_{VSET1}、R_{VSET2}、R_{FSET}	VSET1、VSET2、FSET 引脚上连接至 GND 的电阻（如果未直接连接至 GND 或 VIN）		6.2		kΩ
R_{VSET1}、R_{VSET2}、R_{FSET}	VSET1、VSET2、FSET 引脚上连接至 VIN 的电阻（如果未直接连接至 GND 或 VIN）		47		kΩ
R_{VSET1}、R_{VSET2}、R_{FSET}	VSET1、VSET2、FSET 引脚上的电阻器容差			± 2%	
I_{SINK_PG}	PG 引脚上的灌电流	0		1	mA
T_J	工作结温	-40		125	°C

(1) 以较低的 V_{OUT} 值为准。
(2) 建议的最大输出电容取决于应用的具体工作条件。输出电容值通常可能高达几毫法。

6.4 热性能信息

热指标(1)		TPS6287Bx RZV (JEDEC) 24 引脚	TPS6287Bx RZV (EVM) 24 引脚	单位
$R_{\theta JA}$	结至环境热阻	34.7	28	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	14.9	-	°C/W
$R_{\theta JB}$	结至电路板热阻	6.5	-	°C/W
Ψ_{JT}	结至顶部特征参数	1.5	-	°C/W
Y_{JB}	结至电路板特征参数	6.5	-	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	4.8	-	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用手册。

6.5 电气特性

在工作结温范围内测得（T_J = –40°C 至 +125°C），V_{IN} = 2.7V 至 6V。V_{IN} = 5V 且 T_J = 25°C 时的典型值（除非另有说明）。

参数		测试条件	最小值	典型值	最大值	单位
电源						
I_Q	静态电流	EN = 高电平，I_{OUT} = 0mA，器件未开关；MODE = 低电平		2.1	4.6	mA
I_{SD}	关断电流	EN = 低电平，$V_{(SW)}$ = 0V，T_J = 125°C 时的最大值		18	450	µA
$V_{IT+(UVLO)}$	正向 UVLO 阈值电压 (VIN)		2.5	2.6	2.7	V
$V_{IT-(UVLO)}$	负向 UVLO 阈值电压 (VIN)		2.4	2.5	2.6	V
$V_{hys(UVLO)}$	UVLO 迟滞电压 (VIN)		80			mV
$V_{IT+(OVLO)}$	正向 OVLO 阈值电压 (VIN)		6.1	6.3	6.5	V
$V_{IT-(OVLO)}$	负向 OVLO 阈值电压 (VIN)		6.0	6.2	6.4	V
$V_{hys(OVLO)}$	OVLO 迟滞电压 (VIN)		80			mV

Copyright © 2025 Texas Instruments Incorporated

6.5 电气特性（续）

在工作结温范围内测得（T_J = –40°C 至 +125°C），V_{IN} = 2.7V 至 6V。V_{IN} = 5V 且 T_J = 25°C 时的典型值（除非另有说明）。

参数		测试条件	最小值	典型值	最大值	单位
$V_{IT-(POR)}$	负向上电复位阈值电压 (VIN)		1.4			V
T_{SD}	热关断阈值温度	T_J 上升		170		°C
	热关断迟滞			20		°C
T_W	热警告阈值温度	T_J 上升		150		°C
	热警告迟滞			20		°C
控制和接口						
V_{IT+}	正向输入阈值电压 (EN)		0.97	1.0	1.03	V
V_{IT-}	负向输入阈值电压 (EN)		0.87	0.9	0.93	V
V_{hys}	迟滞电压 (EN)		95			mV
$R_{(EN)}$	连接至 GND 的输入电阻 (EN)	仅在以堆叠运行方式启动期间有效。	1.4	1.8	3	kΩ
I_{IH}	高电平输入电流 (EN)	V_{IH} = V_{IN}，禁用内部下拉电阻器			3	μA
I_{IL}	低电平输入电流 (EN)	V_{IL} = 0V，禁用内部下拉电阻器	-200			nA
V_{IH}	高电平输入电压（MODE/SYNC、VSET1、VSET2、FSET、SYNC_OUT、PG）		0.8			V
V_{IH}	高电平输入电压（VSET3、VSET4）		0.95			V
V_{IH}	高电平输入电压（SDA、SCL）		0.95			V
V_{IL}	低电平输入电压（MODE/SYNC、VSET1、VSET2、FSET、SYNC_OUT、PG）				0.4	V
V_{IL}	低电平输入电压（VSET3、VSET4）				0.5	V
V_{IL}	低电平输入电压（SDA、SCL）				0.5	V
R_{IN}	MODE/SYNC、EN 和 PG 引脚上连接至 GND 的输入电阻		2	3	4	MΩ
V_{OL}	低电平输出电压 (SDA)	I_{OL} = 9mA			0.4	V
V_{OL}	低电平输出电压 (SDA)	I_{OL} = 5mA			0.2	V
I_{LKG}	流入 SDA、SCL 的输入漏电流	V_{OH} = 3.3V			200	nA
I_{IL}	低电平输入电流 (MODE/SYNC)	V_{IL} = 0V	-100		100	nA
I_{IH}	高电平输入电流 (MODE/SYNC)	V_{IH} = V_{IN}			3	μA
I_{IL}	低电平输入电流 (SYNC_OUT)	V_{IL} = 0V	-230			nA
I_{IH}	高电平输入电流 (SYNC_OUT)	V_{IH} = 2V			110	nA
V_{OL}	低电平输出电压 (SYNC_OUT)	I_{OL} = 1mA			0.3	V
V_{OH}	高电平输出电压 (SYNC_OUT)	I_{OH} = 0.1mA	1.3		2.1	V
$t_{d(EN)1}$	EN 连接至 V_{IN} 时的启用延迟时间	测量从 EN 变为高电平至器件开始开关的时间，SR_{VIN} = 1V/μs		200	600	μs
$t_{d(EN)2}$	已施加 V_{IN} 时的启用延迟时间	测量从 EN 变为高电平至器件开始开关的时间		40	100	μs

Copyright © 2025 Texas Instruments Incorporated

6.5 电气特性（续）

在工作结温范围内测得（T_J = –40°C 至 +125°C），V_{IN} = 2.7V 至 6V。V_{IN} = 5V 且 T_J = 25°C 时的典型值（除非另有说明）。

参数		测试条件	最小值	典型值	最大值	单位
$td_{(Ramp)}$	CONTROL2[1:0] = 00 时的输出电压斜坡时间	测量从器件开始开关至 PG 的上升沿的时间	0.35	0.5	0.65	ms
	CONTROL2[1:0] = 01 时的输出电压斜坡时间		0.54	0.77	1.0	ms
	CONTROL2[1:0] = 10（默认值）时的输出电压斜坡时间		0.7	1	1.3	ms
	CONTROL2[1:0] = 11 时的输出电压斜坡时间		1.4	2	2.6	ms
$f_{(SYNC)}$	同步时钟频率范围 (MODE/SYNC)	$f_{(SW)nom}$ = 1.5MHz，$D_{(MODE/SYNC)}$ = 45%...55%	1.2		1.8	MHz
$D_{(MODE/SYNC)}$	同步时钟频率的占空比 (MODE/SYNC)		45		55	%
	以内部时钟或外部时钟为基准的 SYNC_OUT 相移	CONTROL2:SYNCH_OUT_PHASE = 0b0		120		°
	以内部时钟或外部时钟为基准的 SYNC_OUT 相移	CONTROL2:SYNCH_OUT_PHASE = 0b1		180		°
	锁定到外部频率所需的时间			50		µs
	VSET1、VSET2、FSET 上连接至 GND 的电阻（如果未直接连接至 GND）			6.2		kΩ
	VSET1、VSET2、FSET 上连接至 VIN 的电阻（如果未直接连接至 VIN）			47		kΩ
$V_{T+(UVP)}$	正向电源正常阈值电压（输出欠压）		94	96	98	%
$V_{T-(UVP)}$	负向电源正常阈值电压（输出欠压）		92	94	96	%
$V_{T+(OVP)}$	正向电源正常阈值电压（输出过压）		104	106	108	%
$V_{T-(OVP)}$	负向电源正常阈值电压（输出过压）		102	104	106	%
V_{OL}	低电平输出电压 (PG)	I_{OL} = 1mA		0.012	0.3	V
I_{OH}	高电平输出电流 (PG)	V_{OH} = 5V			3	µA
I_{IH}	高电平输入电流 (PG)	以堆叠方式运行时配置为辅助器件的器件			3	µA
I_{IL}	低电平输入电流 (PG)	以堆叠方式运行时配置为辅助器件的器件	-1			µA
$t_{d(PG)}$	抗尖峰脉冲时间 (PG)	PG 引脚上的高电平到低电平或低电平到高电平转换	34	40	46	µs
输出						
ΔV_{OUT}	输出电压精度	$V_{IN} \geq V_{OUT}$ + 1.6V，禁用压降补偿	-0.8		0.8	%
ΔV_{OUT}	从无电流到额定电流的输出电压变化	启用压降补偿		±12		mV
	压降补偿电压的精度；TPS6287B10、TPS6287B15	器件处于强制 PWM 模式	-3.75		3.75	mV
	压降补偿电压的精度；TPS6287B20	器件处于强制 PWM 模式	-3.5		3.5	mV
	压降补偿电压的精度；TPS6287B25 和 TPS6287B30	器件处于强制 PWM 模式	-3		3	mV
	线线路调整	I_{OUT} = 15A，$V_{IN} \geq V_{OUT}$ + 1.6V		0.02		%/V
I_{IB}	输入偏置电流 (GOSNS)	EN = 高电平；$V_{(GOSNS)}$ = –100mV 至 100mV	-60		3	µA
I_{IB}	输入偏置电流 (VOSNS)	$V_{(VOSNS)}$ = 1.675V，V_{IN} = 6V，禁用压降补偿	-5.5		5.5	µA

Copyright © 2025 Texas Instruments Incorporated

6.5 电气特性（续）

在工作结温范围内测得（T_J = –40°C 至 +125°C），V_{IN} = 2.7V 至 6V。V_{IN} = 5V 且 T_J = 25°C 时的典型值（除非另有说明）。

参数		测试条件	最小值	典型值	最大值	单位
I_{IB}	输入偏置电流 (VOSNS)	$V_{(VOSNS)}$ = 1.675V，V_{IN} = 6V，启用压降补偿	-13.2		13.2	μA
V_{ICR}	输入共模范围 (GOSNS)		-100		100	mV
R_{DIS}	输出放电电阻	V_{OUT} ≤ 1V		2.7	9.2	Ω
f_{SW}	开关频率 (SW)	f_{SW} = 1.5MHz，PWM 运行	1.35	1.5	1.65	MHz
f_{SW}	开关频率 (SW)	f_{SW} = 2.25MHz，PWM 运行，仅适用于 TPS6287BxxJE2	2.025	2.25	2.475	MHz
f_{SW}	开关频率 (SW)	f_{SW} = 2.5MHz，PWM 运行，仅适用于 TPS6287BxxJE2	2.25	2.5	2.75	MHz
f_{SW}	开关频率 (SW)	f_{SW} = 3MHz，PWM 运行，仅适用于 TPS6287BxxJE2	2.7	3	3.3	MHz
f_{SSC}	调制频率			fsw/2048		kHz
Δf_{SW}	展频运行期间的开关频率变化		f_{SW} – 10%		f_{SW}+10%	
gm	COMP 引脚上 OTA 的跨导			1.5		mS
τ	仿真电流时间常数		11.87	12.5	13.2	μs
$R_{DS(ON)}$	高侧 FET 静态导通电阻	V_{IN} = 3.3V		3.4	6.4	mΩ
$R_{DS(ON)}$	低侧 FET 静态导通电阻	V_{IN} = 3.3V		1.9	3.6	mΩ
$I_{(SW)(off)}$	HS-FET 和 LS-FET 关断时的 SW 引脚电流	V_{IN} = 6V；$V_{(SW)}$ = 0V，T_J = 25°C	-1.5		0.1	μA
	HS-FET 和 LS-FET 关断时的 SW 引脚电流	V_{IN} = 6V；$V_{(SW)}$ = 6V，T_J = 25°C	60		130	μA
	HS-FET 和 LS-FET 关断时的 SW 引脚电流	$V_{(SW)}$ = 0.4V，流入 SW 引脚的电流		11	3000	μA
ILIM	高侧 FET 正向开关电流限制，直流	TPS6287B10；TPS6287B15	19	22.5	26	A
ILIM	高侧 FET 正向开关电流限制，直流	TPS6287B20	24	28.5	32	A
ILIM	高侧 FET 正向开关电流限制，直流	TPS6287B25	29	34	39	A
ILIM	高侧 FET 正向开关电流限制，直流	TPS6287B30	34	39	44	A
ILIM	低侧 FET 正向开关电流限制，直流	TPS6287B10；TPS6287B15	15	20	24	A
ILIM	低侧 FET 正向开关电流限制，直流	TPS6287B20	20	24.5	29	A
ILIM	低侧 FET 正向开关电流限制，直流	TPS6287B25	24.5	29	33	A
ILIM	低侧 FET 正向开关电流限制，直流	TPS6287B30	29.5	33.5	38	A
ILIM	低侧 FET 负电流限制，直流			-10		A
$t_{on, min}$	HS FET 的最短导通时间	V_{IN} = 3.3V		45	53	ns
$t_{on, min}$	HS FET 的最短导通时间	V_{IN} = 5V		35	44	ns
$t_{off, min}$	HS FET 的最短关断时间	V_{IN} = 5V		70	100	ns
	功率级的最大占空比	仅适用于 TPS6287B25 的直流操作，T_J = 125°C		40		%
	功率级的最大占空比	仅适用于 TPS6287B30 的直流操作，T_J = 125°C		25		%

Copyright © 2025 Texas Instruments Incorporated

6.6 I²C 接口时序要求

参数		测试条件	最小值	典型值	最大值	单位
f_{SCL}	SCL 时钟频率	标准模式			100	kHz
		快速模式			400	kHz
		快速模式 +			1	MHz
		高速模式（写入操作），CB – 最大 100pF			3.4	MHz
		高速模式（读取操作），CB – 最大 100pF			3.4	MHz
		高速模式（写入操作），CB – 最大 400pF			1.7	MHz
		高速模式（读取操作），CB – 最大 400pF			1.7	MHz
t_{HD}、t_{STA}	（重复）START 条件后的保持时间	标准模式	4			µs
		快速模式	0.6			µs
		快速模式 +	0.26			µs
		高速模式	0.16			µs
t_{LOW}	SCL 时钟的低电平周期	标准模式	4.7			µs
		快速模式	1.3			µs
		快速模式 +	0.5			µs
		高速模式，CB – 最大 100pF	0.16			µs
		高速模式，CB – 最大 400pF	0.32			µs
t_{HIGH}	SCL 时钟的高电平周期	标准模式	4			µs
		快速模式	0.6			µs
		快速模式 +	0.26			µs
		高速模式，CB – 最大 100pF	0.06			µs
		高速模式，CB – 最大 400pF	0.12			µs
t_{SU}、t_{STA}	重复 START 条件的建立时间	标准模式	4.7			µs
		快速模式	0.6			µs
		快速模式 +	0.26			µs
		高速模式	0.16			µs
t_{SU}、t_{DAT}	数据设置时间	标准模式	250			ns
		快速模式	100			ns
		快速模式 +	50			ns
		高速模式，CB – 最大 100pF	10			ns
t_{HD}、t_{DAT}	数据保持时间	标准模式	0		3.45	µs
		快速模式	0		0.9	µs
		快速模式 +	0			µs
		高速模式，CB – 最大 100pF	0		70	ns
		高速模式，CB – 最大 400pF	0		150	ns
t_{RCL}	SDA 和 SCL 信号的上升时间	标准模式			1000	ns
		快速模式	20		300	ns
		快速模式 +			120	ns
		高速模式，CB – 最大 100pF	10		40	ns
		高速模式，CB – 最大 400pF	20		80	ns

Copyright © 2025 Texas Instruments Incorporated

6.6 I²C 接口时序要求（续）

参数		测试条件	最小值	典型值	最大值	单位
t_{FCL}	SDA 和 SCL 信号的下降时间 (1)	标准模式			300	ns
		快速模式	20 × V_{DD}/5.5V		300	ns
		快速模式 +	20 × V_{DD}/5.5V		120	ns
		高速模式，CB – 最大 100pF	10		40	ns
		高速模式，CB – 最大 400pF	20		80	ns
t_{SU}、t_{STO}	停止条件的建立时间	标准模式	4			µs
		快速模式	0.6			µs
		快速模式 +	0.26			µs
		高速模式	0.16			µs
CB	SDA 和 SCL 的容性负载	标准模式			400	pF
		快速模式			400	pF
		快速模式 +			550	pF
		高速模式			400	pF
t_{BUF}	停止和启动条件之间的总线空闲时间	标准模式	4.7			µs
		快速模式	1.3			µs
		快速模式 +	0.5			µs

(1) V_{DD} 是 SDA 和 SCL 的上拉电压。

Copyright © 2025 Texas Instruments Incorporated

6.7 典型特性

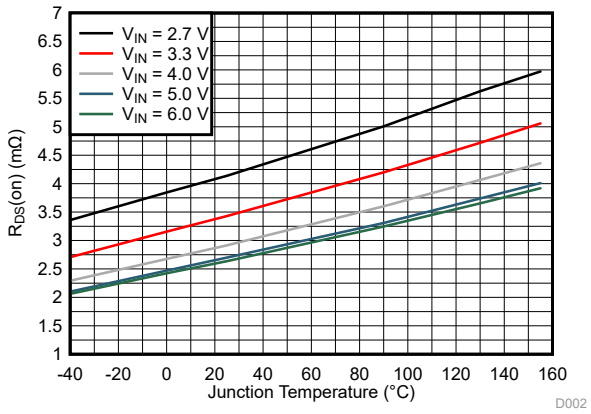


图 6-1. 高侧开关的 $R_{DS(ON)}$

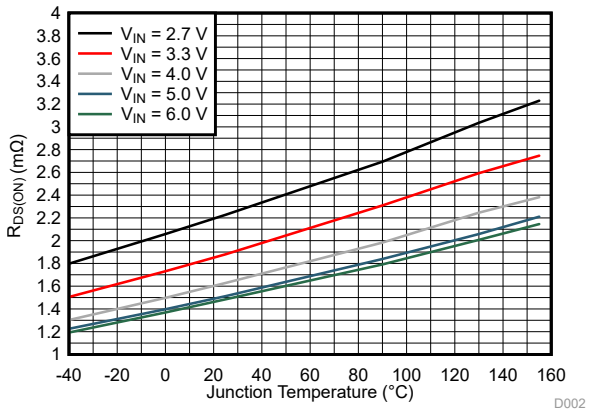


图 6-2. 低侧开关的 $R_{DS(ON)}$

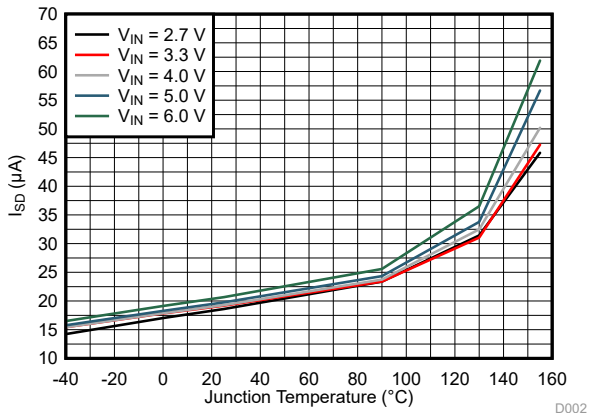


图 6-3. 关断电流与温度间的关系

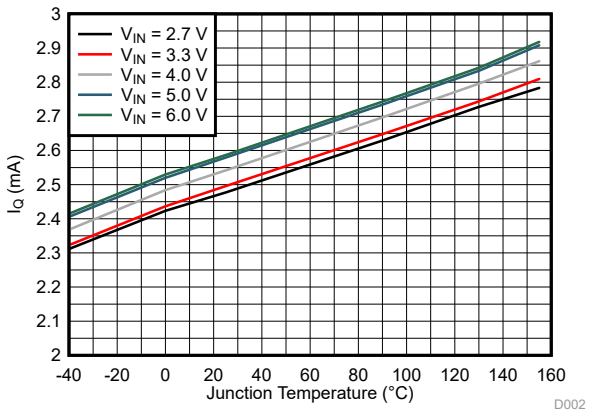


图 6-4. 静态电流与温度间的关系

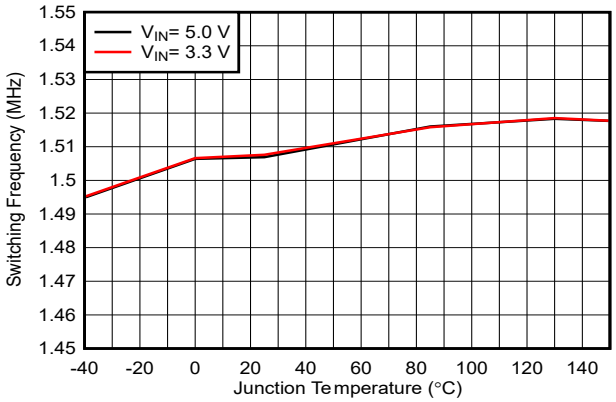


图 6-5. 开关频率与温度间的关系

Copyright © 2025 Texas Instruments Incorporated

7 参数测量信息

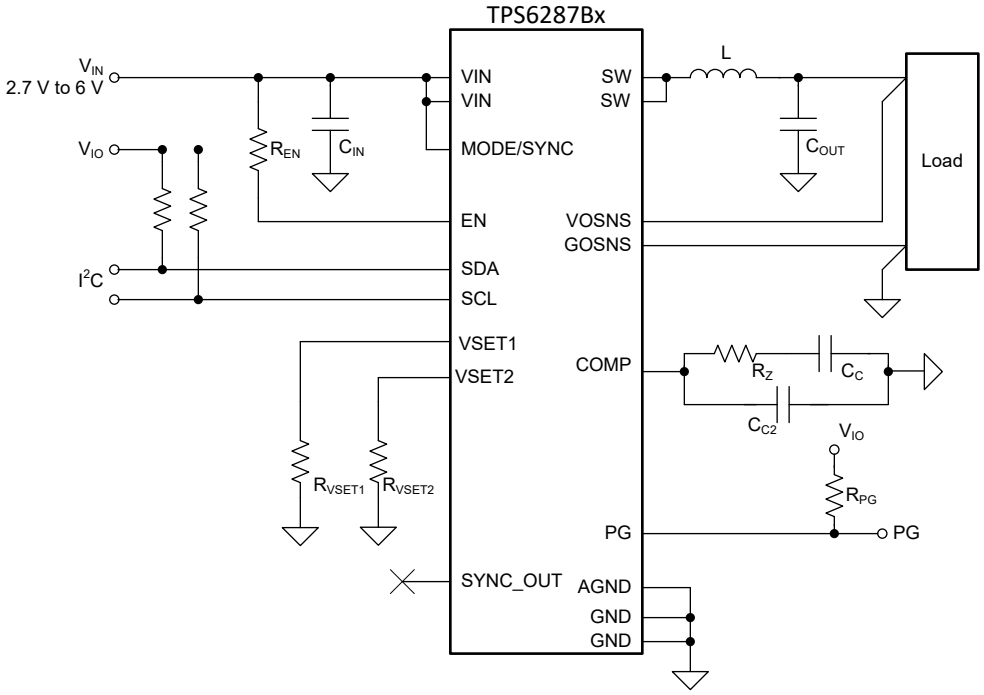


图 7-1. TPS6287Bxx 的测量设置

表 7-1. 元件列表

参考	说明	制造商
IC	TPS6287B25BA0WRYUR	德州仪器 (TI)
L	744302010-105nH	Wuerth Elektronik
C_{IN}	2 × 22µF/10V；GCM31CR71A226KE02L	Murata
C_{OUT}	4 × 22µF/10V；GCM31CR71A226KE02L	Murata
C_C	1.8nF	不限
R_Z	2.1kΩ	不限
C_{C2}	10pF	不限
R_{EN}	22kΩ	不限
R_{VSET1}	请参阅 输出电压设定点	不限
R_{VSET2}	请参阅输出电压设定点	不限
R_{PG}	100kΩ	不限

Copyright © 2025 Texas Instruments Incorporated

8 详细说明

8.1 概述

TPS6287Bxx 器件是同步直流/直流降压转换器。这些器件采用增强型 DCS 控制方案，将快速瞬态响应与固定频率操作相结合，再加上低输出电压纹波、高直流精度和差分遥感功能，使其专用于为现代高性能处理器的内核供电。

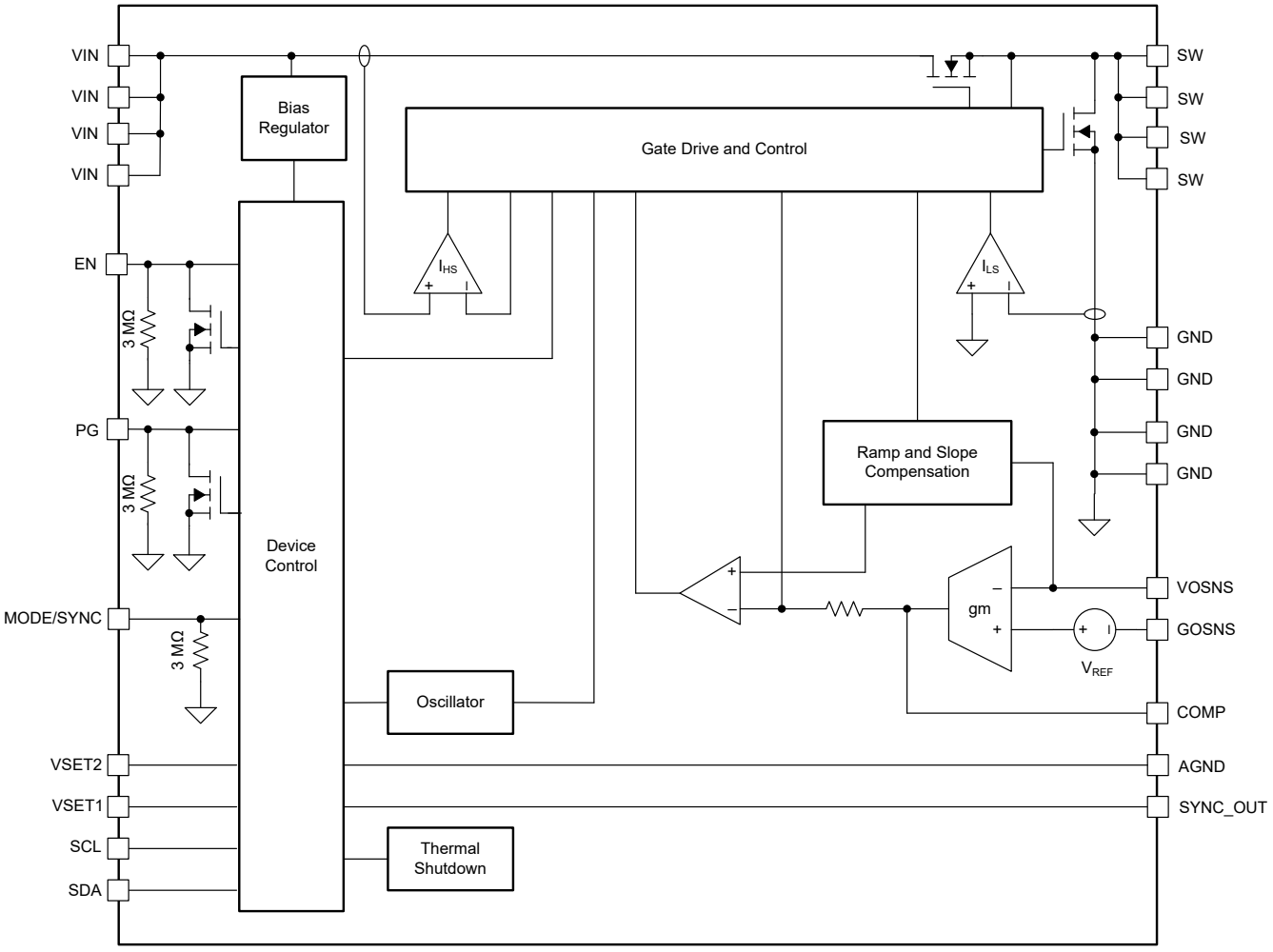
除电流额定值之外，该系列中的三款器件是相同的：

- TPS6287B10 是一款额定电流为 10A 的器件。
- TPS6287B15 是一款额定电流为 15A 的器件。
- TPS6287B20 是一款额定电流为 20A 的器件。
- TPS6287B25 是一款额定电流为 25A 的器件。
- TPS6287B30 是一款额定电流为 30A 的器件。

为了进一步提高输出电流能力，可以在一个*堆栈*中组合多个器件。例如，包含两个 TPS6287B25 器件的堆栈具有 50A 的电流能力。

TPS6287Bxx 器件具有内置 I²C 兼容接口，用于控制和监视运行。如果不使用 I²C 兼容接口，请将 SCL 和 SDA 引脚连接到 GND。

8.2 功能方框图



8.3 特性说明

8.3.1 固定频率 DCS 控制拓扑

图 8-1 展示了 TPS6287Bxx 器件中使用的固定频率 DCS-Control 拓扑的简化方框图。该拓扑包含一个内部仿真电流环路和一个外部电压调节环路。

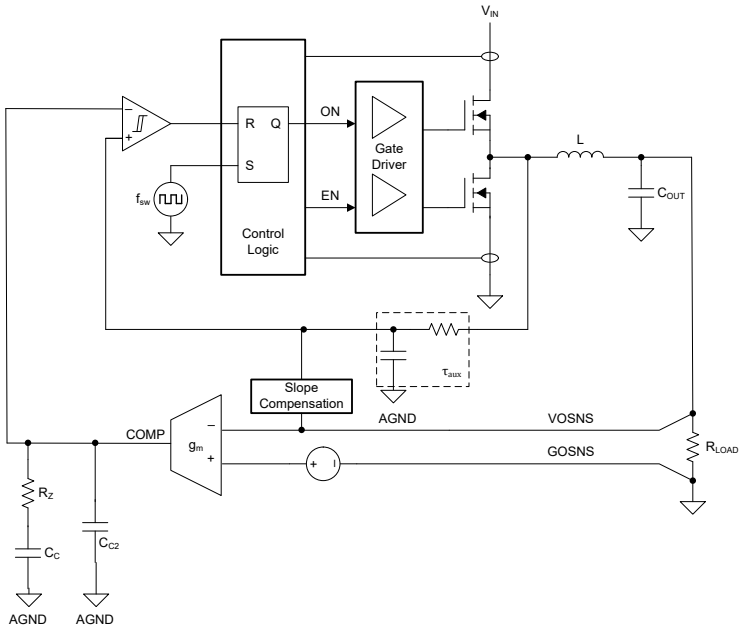


图 8-1. 固定频率 DCS-Control 拓扑（简化版）

8.3.2 强制 PWM 和省电模式

该器件可以通过三种不同的方法控制电感器电流以调节输出：

- 具有连续电感器电流的脉宽调制 (PWM-CCM)
- 具有非连续电感器电流的脉宽调制 (PWM-DCM)
- 具有不连续电感器电流和脉冲跳跃的脉冲频率调制 (PFM-CCM)

在 PWM-CCM 运行期间，器件以恒定频率进行开关，电感器电流是连续的（请参阅图 8-2）。PWM 运行实现了超低输出电压纹波和理想瞬态性能。

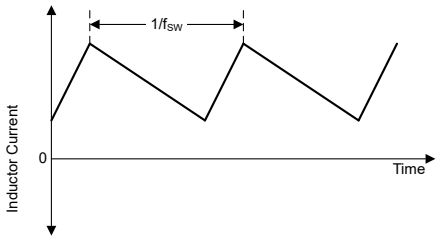


图 8-2. 连续导通模式 (CCM) 电流波形

在 PWM-DCM 运行期间，该器件以恒定频率进行开关，电感器电流是不连续的（请参阅图 8-3）。在此模式下，该器件会控制峰值电感器电流以保持选定的开关频率，同时仍能够调节输出。

Copyright © 2025 Texas Instruments Incorporated

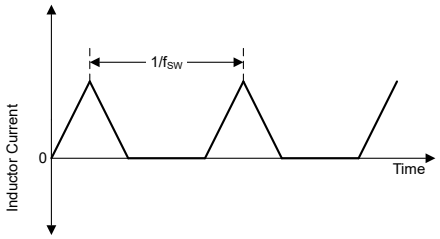


图 8-3. 不连续导通模式 (DCM) 波形

在 PFM-DCM 运行期间，该器件使峰值电感器电流保持恒定（处于与转换器的最短导通时间相对应的电平）并跳过脉冲以调节输出（请参阅图 8-4）。PFM-DCM 运行期间发生的开关脉冲与内部时钟同步。

.

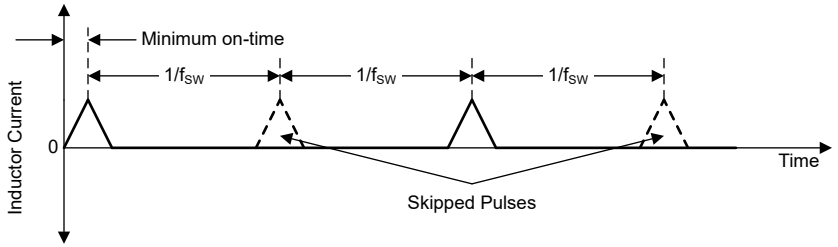


图 8-4. 不连续导通模式 (PFM-DCM) 电流波形

可以使用方程式 1 来计算器件进入 PFM-DCM 的输出电流阈值：

$$I_{OUT(PFM)} = \frac{(V_{IN} - V_{OUT})}{2L} t_{ON}^2 \left(\frac{V_{IN}}{V_{OUT}}\right) f_{sw} \quad (1)$$

下图展示了对于 1.5MHz 的开关频率，该阈值通常如何随 V_{IN} 和 V_{OUT} 进行变化。

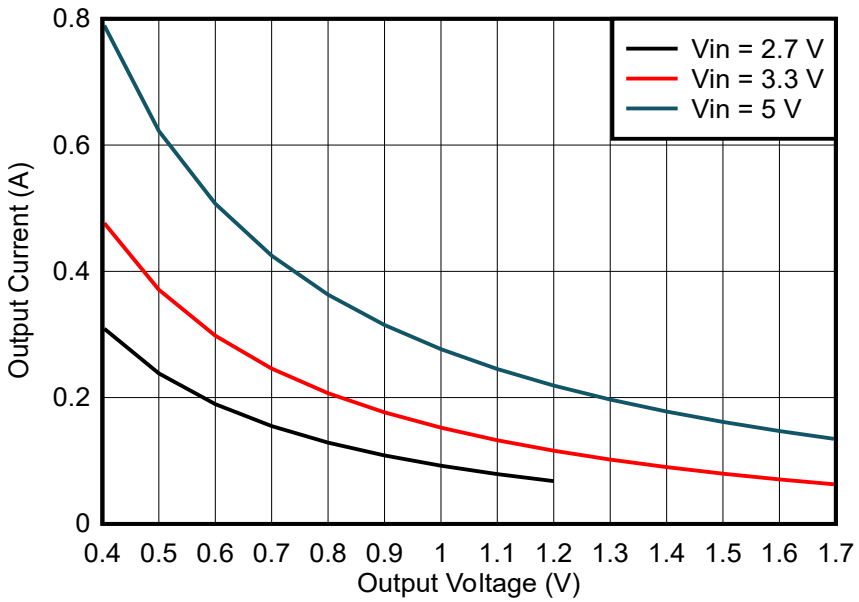


图 8-5. f_{SW} = 1.5MHz 且 L = 105nH 时的输出电流 PFM-DCM 进入阈值

将器件配置为使用强制 PWM (FPWM) 模式或省电模式 (PSM)：

- 在强制 PWM 模式下，器件始终使用 PWM-CCM。

Copyright © 2025 Texas Instruments Incorporated

- 在省电模式下，器件在中高负载下使用 PWM-CCM，在低负载下使用 PWM-DCM，在极低负载下使用 PFM-DCM。不同工作模式之间的转换是无缝的。

表 8-1 展示了 MODE/SYNC 引脚的功能表以及控制器件工作模式的 CONTROL1 寄存器中的 FPWMEN 位。

表 8-1. FPWM 模式和省电模式选择

MODE/SYNC 引脚	FPWMEN 位	运行模式	注释
低	0	PSM	请勿在堆叠配置中使用
	1	FPWM	
高	X	FPWM	
同步时钟	X	FPWM	

8.3.3 瞬态非同步模式（可选）

TPS6287Bxx 具有瞬态非同步模式，有助于更大限度地降低负载释放期间的输出电压过冲。当高侧 FET 关断时，电感器电流的衰减主要取决于输出电压，因为低侧 FET 上的压降很小。对于非常低的输出电压，电流衰减缓慢，因此负载阶跃期间的输出电压过冲通常大于下冲。非同步模式会关断低侧 FET 达 6 个开关周期，因此电感器电流通过体二极管衰减。这会在电感器上增加额外的电压，因此电流衰减得更快，输出电压过冲更低。

8.3.4 精密使能

使能 (EN) 引脚是双向引脚，具有两项功能：

- 作为输入，该引脚启用和禁用器件中的直流/直流转换器。
- 作为输出，该引脚向堆叠配置中的其他器件提供 SYSTEM_READY 信号。

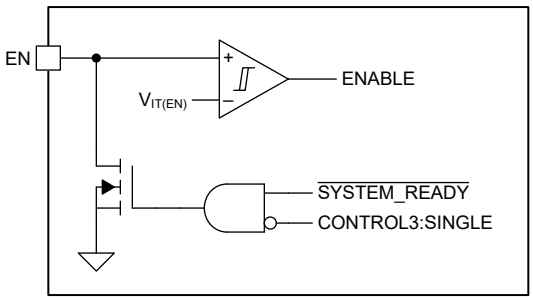


图 8-6. 使能功能方框图

由于 EN 引脚连接有一个内部开漏晶体管，因此请勿直接从低阻抗源驱动该引脚。应使用一个电阻器来限制流入 EN 引脚的电流（请参阅节 10.1）。

当 VIN 引脚首次通电时，器件会将 EN 引脚拉至低电平，直到其从非易失性存储器加载默认寄存器设置并读取 VSET1、VSET2 和 SYNC_OUT 引脚的状态。如果发生热关断或过压锁定等故障，该器件还会将 EN 拉至低电平。在堆叠配置中，所有器件共享一个公共使能信号，这意味着只有在栈中的*所有*器件完成初始化后栈中的直流/直流转换器才能开始开关。同样，堆栈中的一个或多个器件发生故障会禁用栈中的*所有*转换器（请参阅节 8.3.18）。

在独立（非堆叠）应用中，如果在 CONTROL3 寄存器中设置 SINGLE = 1，则可以禁用 EN 引脚的有源下拉。当 SINGLE = 1 时，故障状态对 EN 引脚没有影响。（请注意，EN 引脚在器件初始化期间*始终*被下拉。）在堆叠应用中，请确保 SINGLE = 0。

当内部 $\overline{\text{SYSTEM_READY}}$ 信号为低电平（即初始化完成且无故障情况）时，内部开漏晶体管处于高阻态，EN 引脚的功能与标准输入类似：EN 引脚上的高电平启用器件中的直流/直流转换器，低电平则禁用该直流/直流转换器。（I^2C 接口在器件完成初始化后立即启用，并且不受内部 ENABLE 或 $\overline{\text{SYSTEM_READY}}$ 信号状态的影响。）

Copyright © 2025 Texas Instruments Incorporated

EN 引脚上的低电平强制器件关断。在关断期间，功率级中的 MOSFET 关闭，内部控制电路被禁用，器件仅消耗 20µA（典型值）的电流。

EN 引脚的上升阈值电压为 1.0V，下降阈值电压为 0.9V。阈值电压的容差为 ±30mV，这意味着您可以使用 EN 引脚实现精确的导通和关断行为。

8.3.5 启动

当 VIN 引脚上的电压超过正向 UVLO 阈值时，该器件将进行如下初始化：

- 器件将 EN 引脚拉至低电平。
- 器件启用内部基准电压。
- 器件读取 VSET1、VSET2、VSET3、VSET4、FSET 和 SYNC_OUT 引脚的状态。
- 器件将默认值加载到器件寄存器中。

初始化完成后，器件启用 I^2C 通信并释放 EN 引脚。控制 EN 引脚的外部电路现在决定了器件的行为：

- 如果 EN 引脚为低电平，则器件被禁用：对器件寄存器进行写入和读取，但直流/直流转换器不工作。
- 如果 EN 引脚为高电平，则器件被启用：对器件寄存器进行写入和读取，在 EN 引脚变高后的短暂延迟后，直流/直流转换器开始增大输出。

图 8-7 展示了 EN 引脚上拉至 V_{IN} 时的启动序列。

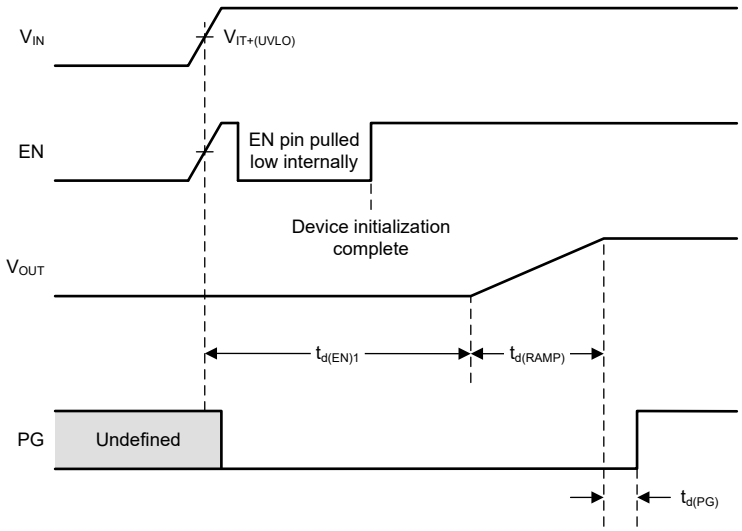


图 8-7. EN 上拉至 V_{IN} 时的启动时序

图 8-8 展示了外部信号连接到 EN 引脚时的启动序列。

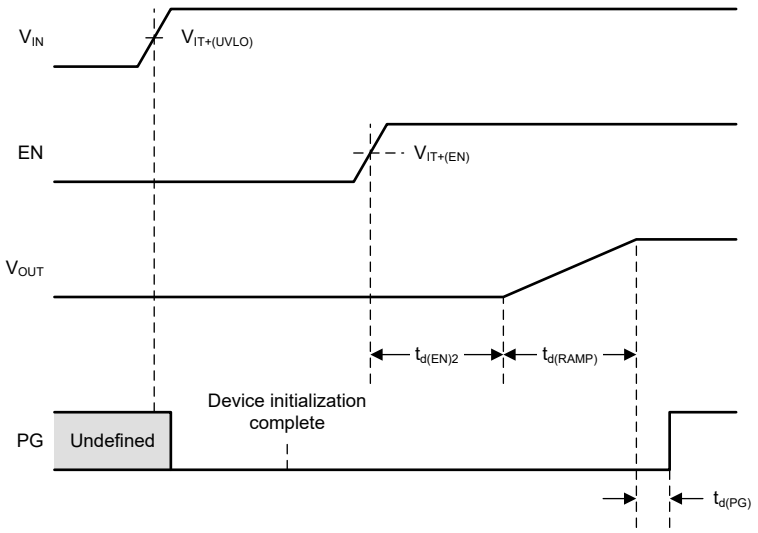


图 8-8. 外部信号连接到 EN 引脚时的启动时序

CONTROL2 寄存器中的 SSTIME[1:0] 位选择软启动斜坡的持续时间：

- $t_{d(RAMP)}$ = 500 μs
- $t_{d\ (RAMP)}$= 770 μs（TPS6287BxxLA0 的默认值）
- $t_{d\ (RAMP)}$= 1ms（TPS6287BxxHA0、TPS6287BxxJE2 和 TPS6287BxxVA0 的默认值）
- $t_{d(RAMP)}$ = 2ms

如果用户在器件已经开始软启动序列时对新的输出电压设定点 (VSET[7:0])、输出电压范围 (VRANGE[1:0]) 或软启动时间 (SSTIME[1:0]) 设置进行编程，则在软启动序列完成之前，器件会忽略新值。例如，如果在软启动期间更改 VSET[7:0] 的值，则器件首先会更改至软启动序列开始时 VSET[7:0] 的值，然后在软启动完成时增大或减小至新值。

该器件可能在启动时产生预偏置输出。在这种情况下，从外部只能看到内部电压斜坡的一部分（请参阅图 8-9）。

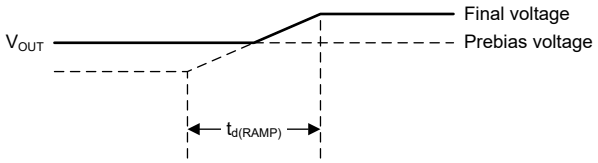


图 8-9. 启动时产生预偏置输出

请注意，无论其他配置设置或运行条件如何，器件在启动斜坡期间都*始终*以允许的 DCM/PFM 模式运行。

8.3.6 开关频率选择，仅适用于 TPS6287BxxJE2

在器件初始化期间，连接到器件中的数字转换器的电阻器决定 FSET 引脚的状态并根据表 8-2 设置直流/直流转换器的开关频率。

表 8-2. 开关频率选项

FSET 上的电阻器 (1%)	开关频率
通过 6.2kΩ 电阻连接至 GND	1.5MHz
短接至 GND	2.25MHz
短接至 V_{IN}	2.5MHz
通过 47kΩ 电阻连接至 V_{IN}	3MHz

Copyright © 2025 Texas Instruments Incorporated

下图展示了用于检测 FSET 引脚状态的 R2D 转换器的简化方框图（相同的电路会检测 VSET 引脚的状态 - 请参阅*输出电压设定点*）。

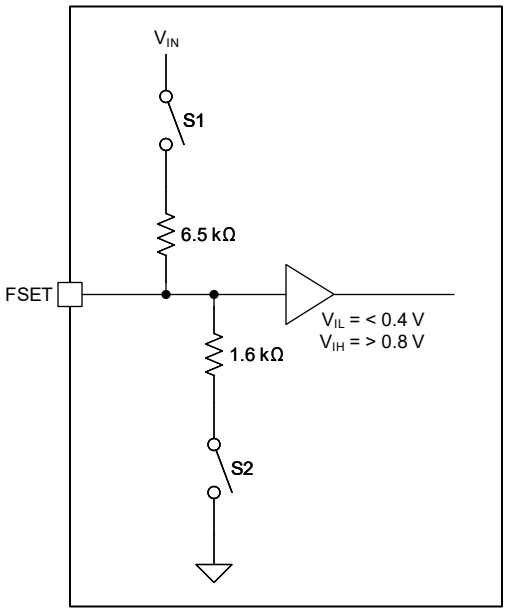


图 8-10. FSET R2D 转换器功能方框图

FSET 引脚状态检测的工作原理如下：

为了检测最高有效位 (MSB)，电路会断开 S1 和 S2，输入缓冲器检测连接到 FSET 引脚的是高电平还是低电平。

检测最低有效位 (LSB)：

- 如果 MSB 为 0，则电路闭合 S1。如果输入缓冲器检测到高电平，则 LSB = 1；如果电路检测到低电平，则 LSB = 0。
- 如果 MSB 为 1，则电路闭合 S2。如果输入缓冲器检测到低电平，则 LSB = 0；如果电路检测到高电平，则 LSB = 1。

电流检测比较器的传播延迟限制了器件的最短导通时间。实际上，这意味着器件可以支持的最大开关频率会随着占空比的减小而降低。图 6-5 展示了采用 3.3V 和 5V 电源时器件的实际工作范围。

8.3.7 输出电压设置

8.3.7.1 输出电压范围

该器件具有三个不同的电压范围。CONTROL1 寄存器中的 VRANGE[1:0] 位控制哪个范围有效（请参阅表 8-3）。对于 TPS6287BxxHA0、TPS6287BxxJE2 和 TPS6287BxxVA0，器件初始化后的默认输出电压范围为 0.4V 至 1.675V，阶跃为 5mV。对于 TPS6287BxxLA0，器件初始化后的默认输出电压范围为 0.4V 至 1.0375V，阶跃为 2.5mV。

表 8-3. 电压范围

VRANGE[1:0]	电压范围
0b00	0.4V 至 0.71875V（步长为 1.25mV）
0b01	0.4V 至 1.0375V（步长为 2.5mV）
0b10	0.4V 至 1.675V（步长为 5mV）
0b11	0.4V 至 1.675V（步长为 5mV）

Copyright © 2025 Texas Instruments Incorporated

请注意，每次更改 VRANGE[1:0] 位后都必须对 VSET 寄存器进行写入 – 即使 VSET[7:0] 位的值未变化也是如此。该序列是器件开始使用新电压范围所必需的。

8.3.7.2 输出电压设定点

VSET 寄存器中的 VSET[7:0] 位与所选范围一起控制器件的输出电压设定点（请参阅表 8-4）。

表 8-4. 启动电压设置

VRANGE[1:0]	输出电压设定点
0b00	0.4V + VSET[7:0] × 1.25mV
0b01	0.4V + VSET[7:0] × 2.5mV
0b10	0.4V + VSET[7:0] × 5mV
0b11	0.4V + VSET[7:0] × 5mV

在初始化过程中，器件会读取 VSET1 和 VSET2 引脚的状态，并根据 选择默认输出电压。请注意，VSET1 和 VSET2 引脚还会选择器件的 I^2C 目标地址（请参阅以下内容）。有关器件版本及其输出电压设定点的完整列表，请参阅*器件选项*表。

表 8-5. TPS6287BxxL 的默认输出电压设定点

VSET1 引脚	VSET2 引脚	I^2C 器件地址	输出电压设定点
短路至 GND	短路至 GND	0x45	400mV
短路至 GND	6.2kΩ 至 GND	0x44	425mV
短路至 GND	47kΩ（连接至 V_{IN}）	0x47	450mV
短路至 GND	短路至 V_{IN}	0x46	475mV
6.2kΩ 至 GND	短路至 GND	0x45	500mV
6.2kΩ 至 GND	6.2kΩ 至 GND	0x44	525mV
6.2kΩ 至 GND	47kΩ（连接至 V_{IN}）	0x47	550mV
6.2kΩ 至 GND	短路至 V_{IN}	0x46	575mV
47kΩ（连接至 V_{IN}）	短路至 GND	0x45	600mV
47kΩ（连接至 V_{IN}）	6.2kΩ 至 GND	0x44	625mV
47kΩ（连接至 V_{IN}）	47kΩ（连接至 V_{IN}）	0x47	650mV
47kΩ（连接至 V_{IN}）	短路至 V_{IN}	0x46	675mV
短路至 V_{IN}	短路至 GND	0x45	700mV
短路至 V_{IN}	6.2kΩ 至 GND	0x44	725mV
短路至 V_{IN}	47kΩ（连接至 V_{IN}）	0x47	750mV
短路至 V_{IN}	短路至 V_{IN}	0x46	775mV

表 8-6. TPS6287BxxH 的默认输出电压设定点

VSET1 引脚	VSET2 引脚	I^2C 器件地址	输出电压设定点
短路至 GND	短路至 GND	0x45	800mV
短路至 GND	6.2kΩ 至 GND	0x44	850mV
短路至 GND	47kΩ（连接至 V_{IN}）	0x47	900mV
短路至 GND	短路至 V_{IN}	0x46	950mV
6.2kΩ 至 GND	短路至 GND	0x45	1000mV
6.2kΩ 至 GND	6.2kΩ 至 GND	0x44	1050mV
6.2kΩ 至 GND	47kΩ（连接至 V_{IN}）	0x47	1100mV
6.2kΩ 至 GND	短路至 V_{IN}	0x46	1150mV
47kΩ（连接至 V_{IN}）	短路至 GND	0x45	1200mV

Copyright © 2025 Texas Instruments Incorporated

表 8-6. TPS6287BxxH 的默认输出电压设定点（续）

VSET1 引脚	VSET2 引脚	I²C 器件地址	输出电压设定点
47kΩ（连接至 V_{IN}）	6.2kΩ 至 GND	0x44	1250mV
47kΩ（连接至 V_{IN}）	47kΩ（连接至 V_{IN}）	0x47	1300mV
47kΩ（连接至 V_{IN}）	短路至 V_{IN}	0x46	1350mV
短路至 V_{IN}	短路至 GND	0x45	1400mV
短路至 V_{IN}	6.2kΩ 至 GND	0x44	1450mV
短路至 V_{IN}	47kΩ（连接至 V_{IN}）	0x47	1500mV
短路至 V_{IN}	短路至 V_{IN}	0x46	1550mV

表 8-7. TPS6287BxxV 的默认电压设定点

		VSET4 = LOW		VSET4 = 高电平	
VSET1 引脚	VSET2 引脚	VSET3 = LOW	VSET3 = HIGH	VSET3 = LOW	VSET3 = HIGH
短路至 GND	短路至 GND	400mV	425mV	900mV	925mV
短路至 GND	6.2kΩ 至 GND	450mV	475mV	950mV	975mV
短路至 GND	47kΩ（连接至 V_{IN}）	500mV	525mV	1000mV	1025mV
短路至 GND	短路至 V_{IN}	550mV	575mV	1050mV	1075mV
6.2kΩ 至 GND	短路至 GND	600mV	625mV	1100mV	1125mV
6.2kΩ 至 GND	6.2kΩ 至 GND	650mV	675mV	1150mV	1175mV
6.2kΩ 至 GND	47kΩ（连接至 V_{IN}）	700mV	725mV	1200mV	1225mV
6.2kΩ 至 GND	短路至 V_{IN}	750mV	775mV	1250mV	1275mV
47kΩ（连接至 V_{IN}）	短路至 GND	800mV	825mV	1300mV	1325mV
47kΩ（连接至 V_{IN}）	6.2kΩ 至 GND	850mV	875mV	1350mV	1375mV
47kΩ（连接至 V_{IN}）	47kΩ（连接至 V_{IN}）	900mV	925mV	1400mV	1425mV
47kΩ（连接至 V_{IN}）	短路至 V_{IN}	950mV	975mV	1450mV	1475mV
短路至 V_{IN}	短路至 GND	1000mV	1025mV	1500mV	1525mV
短路至 V_{IN}	6.2kΩ 至 GND	1050mV	1075mV	1550mV	1575mV
短路至 V_{IN}	47kΩ（连接至 V_{IN}）	1100mV	1125mV	1600mV	1625mV
短路至 V_{IN}	短路至 V_{IN}	1150mV	1175mV	1650mV	1675mV

表 8-8. TPS6287BxxJE2 的默认输出电压设定点

VSEL 引脚 [1]	VSET[7:0]	I2C 器件地址	输出电压设定点
6.2kΩ 至 GND	0x50	0x44	800mV
短路至 GND	0x50	0x45	800mV
短路至 V_{IN}	0x5F	0x46	875mV
47kΩ（连接至 V_{IN}）	0x50	0x47	800mV

如果您在器件已经开始软启动序列时对新的输出电压设定点 (VSET[7:0])、输出电压范围 (VRANGE[1:0]) 或软启动时间 (SSTIME[1:0]) 设置进行编程，则在软启动序列完成之前，器件会忽略新值。例如，如果在软启动期间更改 VSET[7:0] 的值，则器件首先会更改至软启动序列开始时 VSET[7:0] 的值，然后在软启动完成时增大或减小至新值。

如果用户在 EN 为低电平时更改 VSET[7:0]、VRAMP[1:0] 或 SSTIME[1:0]，则器件会在用户下次启用时使用新值。

[1] 为了实现可靠的电压设置，请确保没有杂散电流路径连接到 VSEL 引脚，并且 VSET1 和 VSET2 引脚与 GND 之间的寄生电容小于 30pF。

Copyright © 2025 Texas Instruments Incorporated

启动期间，输出电压先增大至 VSET1 和 VSET2 引脚设置的目标值，然后再增大或减小至通过 I²C 接口编程至器件的任何新值。

8.3.7.3 非默认输出电压设定点

如果所有默认电压范围/电压设定点组合都不适合应用，用户可以在启用器件之前通过 I²C 更改这些器件设置。然后，当您将 EN 引脚拉至高电平时，器件以所需的启动电压启动。

请注意，如果您*在器件变化时*通过 I²C 更改器件设置，则器件会忽略这些更改，直到变化完成为止。

8.3.7.4 动态电压调节

如果您在直流/直流转换器运行时更改输出电压设定值，则器件会以受控的方式上升或下降至新的电压设置。

CONTROL1 寄存器中的 VRAMP[1:0] 位设置 DVS 期间器件从一个电压变化为另一个电压时的压摆率（请参阅表 8-9）。

表 8-9. 动态电压调节压摆率

VRAMP[1:0]	DVS 压摆率
0b00	10mV/μs
0b01	5mV/μs
0b10（默认值）	1.25mV/μs
0b11	0.5mV/μs

请注意，将输出增大至更高的电压需要额外的输出电流，因此在 DVS 期间，转换器必须产生由以下公式给出的总输出电流：

$$I_{OUT} = I_{OUT\,(DC)} + C_{OUT} \frac{dV_{OUT}}{dt} \quad (2)$$

其中：

- I_{OUT} 是在增大至更高电压的过程中转换器必须产生的总电流
- $I_{OUT(DC)}$ 是电流负载电流
- C_{OUT} 是总输出电容
- dV_{OUT}/dt 是输出电压的压摆率（可在 0.5mV/μs 至 10mV/μs 的范围内进行编程）

为确保正常运行，请确保 DVS 期间的总输出电流不超过器件的电流限制。

8.3.7.5 压降补偿

压降补偿根据输出电流调整标称输出电压。这样做是为了在没有输出电流时将输出电压设置为较高的值，在最大输出电流的情况下将输出电压设置为低于标称值的值。因此，压降补偿在负载瞬态期间提供了更高的裕度，并有助于在重负载阶跃或负载释放时将输出电压保持在一定的容差范围内，或者允许使用较低的输出电容。电压调节是绝对的，而不是相对的。电压调节与输出电流间的关系取决于 TPS6287Bxx 的输出电流版本（分别基于 10A、15A、20A、25A 和 30A 的额定输出电流）。行为如 图 8-11 中的图表所示。如果默认禁用或启用压降补偿，请参阅特定版本的器件选项表。可通过位 CONTROL3:DROOPEN 来启用压降补偿。必须在器件禁用时启用压降补偿，否则可能会出现瞬态输出电压偏差。

Copyright © 2025 Texas Instruments Incorporated

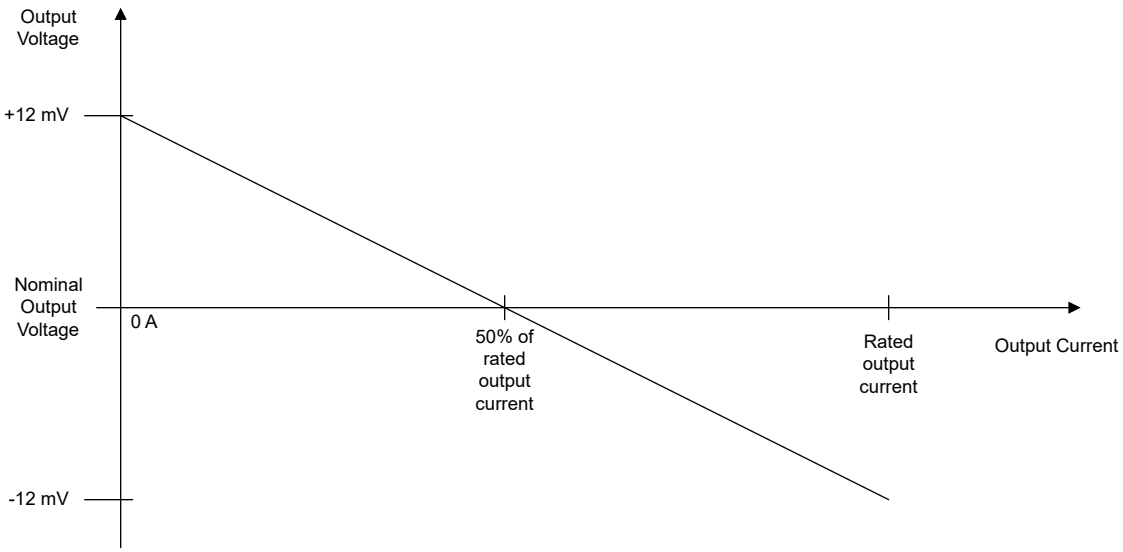


图 8-11. 电压随输出电流的调节

8.3.8 补偿 (COMP)

COMP 引脚是外部补偿网络的连接点。以串联方式连接到 AGND 的电阻器和电容器足以满足典型应用的需要，并提供足够的范围来优化各种工作条件下的环路响应。

在堆叠配置中使用多个器件时，所有器件共享一个公共的补偿网络，COMP 引脚确保这些器件之间实现均等的电流共享（请参阅 节 8.3.18）。

8.3.9 模式选择/时钟同步 (MODE/SYNC)

MODE/SYNC 引脚上的高电平选择强制 PWM 运行。MODE/SYNC 引脚上的低电平选择省电运行，在该模式下，器件会根据负载条件自动在 PWM 和 PFM 之间转换。

如果将有效时钟信号施加到 MODE/SYNC 引脚，器件会将开关周期与外部时钟同步，并自动选择强制 PWM 运行。

MODE/SYNC 引脚与 CONTROL1 寄存器中的 FPWMEN 位进行逻辑或运算（请参阅表 8-1）。

当多个器件在堆叠配置中一起使用时，辅助器件的 MODE/SYNC 引脚是时钟信号的输入（请参阅节 8.3.18）。

8.3.10 展频时钟 (SSC)

该器件具有展频时钟功能，可以降低电磁干扰 (EMI)。当 SSC 功能有效时，器件将开关频率调制为标称值的 ±10%。频率调制具有三角形特征（请参阅图 8-12）。

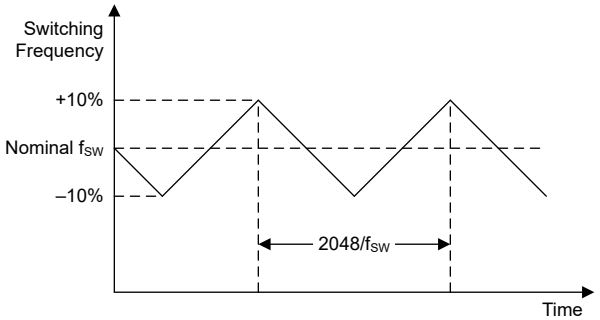


图 8-12. 展频时钟行为

要使用 SSC 功能，请确保：

Copyright © 2025 Texas Instruments Incorporated

- CONTROL1 寄存器中的 SSCEN = 1
- 选择强制 PWM 运行（MODE 引脚为高电平或 CONTROL1 寄存器中的 FPWMEN = 1）
- 器件未与外部时钟同步

要禁用 SSC 功能，请确保 CONTROL1 寄存器中的 SCCEN = 0。

要在堆叠配置中对多个器件使用 SSC 功能，请确保主转换器通过内部振荡器运行并将所有辅助转换器与主时钟同步（请参阅节 10.4）。

8.3.11 输出放电

该器件具有输出放电功能，可确保器件禁用时输出电压按照规定下降，并在器件关闭时保持输出电压接近 0V。当 CONTROL1 寄存器中的 DISCHEN = 1 时，启用输出放电功能。默认情况下启用输出放电功能。

如果启用，器件将在以下条件下对输出进行放电：

- EN 引脚上施加了低电平
- CONTROL1 寄存器中的 SWEN = 0
- 发生热关断事件
- 发生 UVLO 事件
- 发生 OVLO 事件

上电后至少启用一次器件后，输出放电功能才可用。断电期间，只要电源电压大于约 1.8V，器件就会继续对输出放电。

8.3.12 欠压锁定 (UVLO)

TPS6287Bxx 具有欠压锁定功能，如果电源电压过低而无法正常运行，该功能会禁用器件。UVLO 功能的负向阈值为 2.5V（典型值）。如果电源电压降低至该值以下，器件将停止开关，如果 CONTROL1 寄存器中的 DISCHEN = 1，则会开启输出放电功能。

8.3.13 过压锁定 (OVLO)

TPS6287Bxx 具有过压锁定功能，如果电源电压过高而无法正常运行，该功能会禁用直流/直流转换器。OVLO 功能的正向阈值为 6.3V（典型值）。如果电源电压增加到该值以上，器件将停止开关，如果 CONTROL1 寄存器中的 DISCHEN = 1，则会开启输出放电功能。

当电源电压降至 6.2V（典型值）以下时，器件会自动再次开始开关 – 开始新的软启动序列。

8.3.14 过流保护

8.3.14.1 逐周期电流限制

如果峰值电感器电流增加到高于高侧电流限制阈值，则器件会关断高侧开关并开启低侧开关以降低电感器电流。仅当电感器电流降至低侧电流限制阈值以下时，该器件才会再次开启高侧开关。

请注意，由于电流限制比较器的传播延迟，实际的电流限制阈值可能会大于电气特性中指定的直流值。实际的电流限制由以下公式给出：

$$I_L = I_{LIMH} + \left(\frac{V_{IN} - V_{OUT}}{L}\right) t_{pd} \quad (3)$$

其中：

- I_L 是峰值电感器电流
- I_{LIMH} 是在直流条件下测量的高侧电流限制阈值
- V_{IN} 是输入电压
- V_{OUT} 是输出电压

Copyright © 2025 Texas Instruments Incorporated

- L 是峰值电流水平下的有效电感
- t_{pd} 是限流比较器的传播延迟（通常为 50ns）

8.3.14.2 断续模式

要启用断续运行，请确保 CONTROL1 寄存器中的 HICCUPEN = 1。默认情况下，HICCUP 功能处于禁用状态。

如果启用了断续运行并且高侧开关电流在连续 32 个开关周期内超过电流限制阈值，则器件：

- 停止开关 128µs，之后自动再次开始开关（启动新的软启动序列）。
- 设置 STATUS 寄存器中的 HICCUP 位。
- 将 PG 引脚拉至低电平。PG 引脚保持低电平，直到过载情况消失并且器件可以正确启动并调节输出电压。请注意，电源正常状态指示功能具有抗尖峰脉冲电路，该电路会将电源良好信号的上升沿延迟 40µs（典型值）。

只要输出过载条件存在，断续运行就会继续 – 以 32 个电流限制周期的重复序列进行，然后暂停 128µs，然后尝试软启动。

如果您在过载条件消除后读取 STATUS 寄存器，会发现器件已清除 HICCUP 位。

8.3.14.3 限流模式

要启用限流模式，请确保 CONTROL1 寄存器中的 HICCUPEN = 0。

启用电流限制操作后，只要存在过载情况，器件就会逐周期限制高侧开关电流。如果器件在四个或更多连续开关周期内限制高侧开关电流，则会在 STATUS 寄存器中设置 ILIM = 1。

当过载条件不再出现时，如果用户读取 STATUS 寄存器，会发现器件已清除 ILIM 位。

8.3.15 电源正常 (PG)

电源正常 (PG) 引脚是双向引脚，具有两项功能：

- 在独立配置和堆叠配置的主器件中，PG 引脚是一个开漏输出，用于指示转换器或堆栈的状态。
- 在堆叠配置的辅助器件中，PG 引脚是一个输入，用于指示软启动序列何时完成以及堆栈中的所有转换器何时可以从 DCM 开关更改为 CCM 开关。

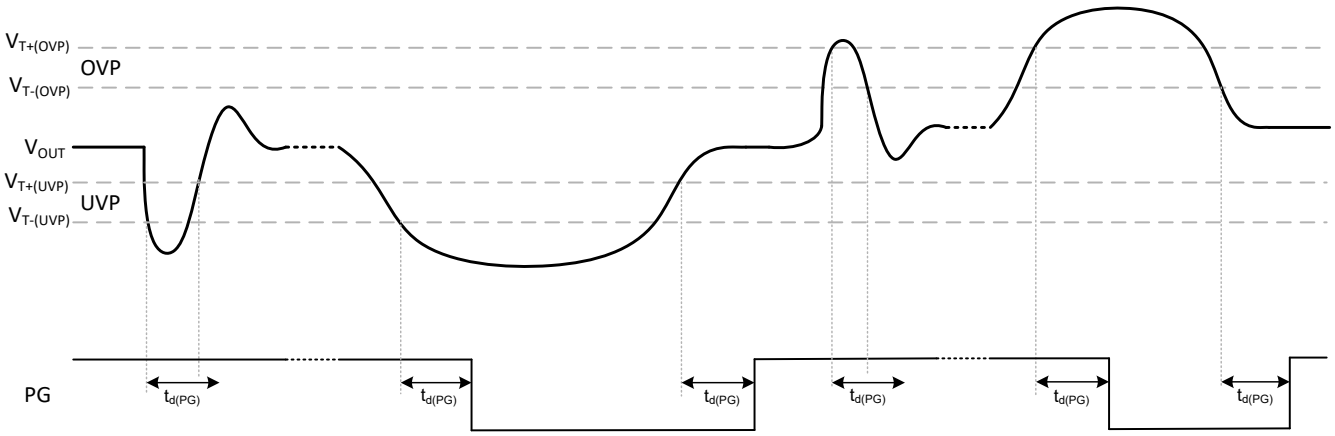


图 8-13. PG 时序

8.3.15.1 独立、主器件行为

PG 引脚的主要用途是指示输出电压是否处于稳压状态，但该引脚也指示器件是否处于热关断或禁用状态。表 8-10 总结了独立器件或主器件中 PG 引脚的行为。

表 8-10. 电源正常状态指示功能表

V_{IN}	EN	V_{OUT}	软启动	PGBLNKDVS 和 DVS_active	T_J	PG
$V_{IN} < 2V$	X	X	X	X	X	未定义
$V_{IT-(UVLO)} \geqslant V_{IN} \geqslant 2V$	X	X	X	X	X	低
$V_{IT-(UVLO)} < V_{IN} < V_{IT+(OVLO)}$	L	X	X	X	X	低
	H	X	有效	X	X	低
		$V_{OUT} > V_{T+(OVP)}$ 或 $V_{OUT} < V_{T-(UVP)}$	无效	0	X	低
				1	$T_J < T_{SD}$	高阻态
		$V_{T-(OVP)} > V_{OUT} > V_{T+(UVP)}$		X	$T_J < T_{SD}$	高阻态
		X	X	X	$T_J > T_{SD}$	低
$V_{IN} > V_{IT+(OVLO)}$	X	X	X	X	X	低

图 8-14 展示了独立器件或主器件中电源正常状态指示功能的功能方框图。窗口比较器监视输出电压，如果输出电压小于标称输出电压的 95%（典型值）或大于标称输出电压的 105%（典型值），则比较器的输出变为高电平。窗口比较器的输出经过抗尖峰脉冲处理（典型的抗尖峰脉冲时间为 40µs），然后用于驱动开漏 PG 引脚。

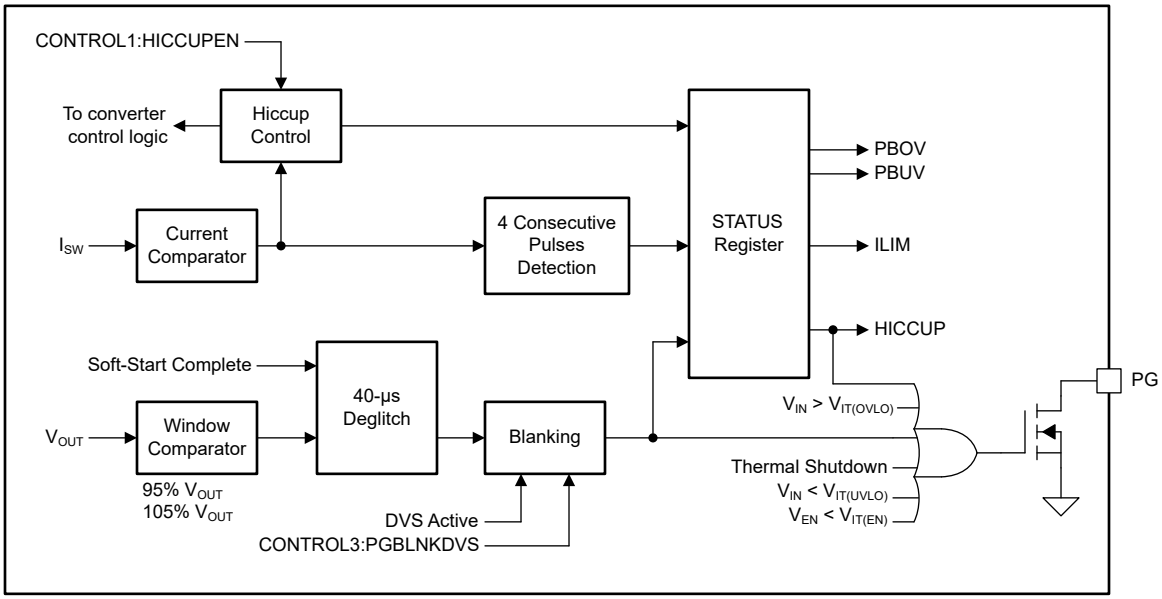


图 8-14. 电源正常状态指示功能方框图（独立/主器件）

在 DVS 活动期间，当直流/直流转换器从一种输出电压设置转换到另一种输出电压设置时，输出电压可能会暂时超出窗口比较器的限制，并将 PG 引脚拉至低电平。该器件具有禁用此行为的功能：如果 CONTROL3 寄存器中的 PGBLNKDVS = 1，则器件会在 DVS 有效时忽略电源正常窗口比较器的输出。

请注意，在以下情况下，无论窗口比较器的输出如何，PG 引脚始终处于低电平：

- 器件处于热关断状态
- 器件被禁用
- 器件处于欠压锁定状态
- 器件处于过压锁定状态
- 器件处于软启动状态
- 器件处于断续模式

Copyright © 2025 Texas Instruments Incorporated

8.3.15.2 辅助器件行为

图 8-15 展示了辅助器件中电源正常状态指示功能的功能方框图。在初始化期间，器件预设 FF2，这会下拉 PG 引脚并强制堆栈中的器件在 DCM 模式下运行。当器件完成内部启动序列时，会复位 FF2，从而关闭 Q1。在堆叠配置中，所有器件共享相同的 PG 信号，因此 PG 引脚保持低电平，直到堆栈中的*所有*器件完成启动。当这种情况发生时，会设置 FF1，转换器以 CCM 模式运行。FF1 和 FF2 已经过预设，以便每次通过 EN 引脚、EN 位、热关断或 UVLO 禁用转换器时允许 DCM 运行。

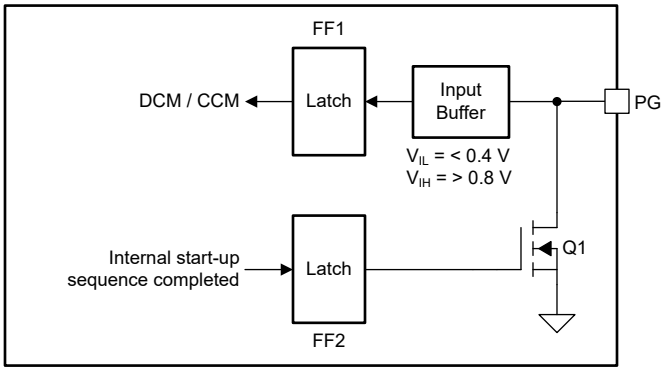


图 8-15. 电源正常状态指示功能方框图（辅助器件）

8.3.16 遥感

该器件具有 VOSNS 和 GOSNS 两个引脚，用于遥感输出电压。遥感使转换器能够直接检测负载点的输出电压，并提高输出电压调节的精度。

在堆叠配置中，必须在负载点直接连接主器件的 VOSNS 和 GOSNS。对于辅助器件，可以将 VOSNS 和 GOSNS 引脚连接至本地输出电容器，或者将两个引脚连接至 AGND（请参阅节 8.3.18）。

8.3.17 热警告和热关断

该器件具有两级过热检测功能。

如果结温升至 150°C（典型值）热警告阈值以上，器件会设置 STATUS 寄存器中的 TWARN 位。如果您在结温低于 130°C（典型值）TWARN 阈值时读取 STATUS 寄存器，会发现器件已清除 TWARN 位。

如果结温升至 170°C（典型值）热关断阈值以上，则器件：

- 停止开关
- 下拉 EN 引脚（如果 CONTROL3 寄存器中的 SINGLE = 0）
- 启用输出放电（如果 CONTROL1 寄存器中的 DISCHEN = 1）
- 设置 STATUS 寄存器中的 TSHUT 位
- 将 PG 引脚拉至低电平

如果结温降至 150°C（典型值）热关断阈值以下，则器件：

- 从新的软启动序列开始再次开始开关
- 将 EN 引脚设置为高阻抗
- 将 PG 引脚设置为高阻抗

如果您在结温低于 150°C（典型值）TSHUT 阈值时读取 STATUS 寄存器，会发现器件已清除 TSHUT 位。

在所有器件共享公共使能信号的堆叠配置中，一个器件中的热关断状态会禁用整个堆栈。当过热的器件冷却下来后，整个堆栈会自动再次开始开关。

Copyright © 2025 Texas Instruments Incorporated

8.3.18 堆叠操作

可以在所谓的“堆栈”中并行连接多个 TPS6287Bxx 器件；例如，用于增大输出电流能力或降低器件结温。一个堆栈包含一个*主*器件和一个或多个*辅助*器件。在初始化期间，每个器件都会监视 SYNCOUT 引脚，以确定其必须作为主器件还是辅助器件运行：

- 如果 SYNCOUT 引脚和接地端之间有一个 47kΩ 电阻器，则该器件作为辅助器件运行
- 如果 SYNCOUT 引脚处于高阻抗状态，则该器件作为主器件运行

图 8-16 展示了包含两个 TPS6287Bxx 器件的堆栈中的建议互连。

Copyright © 2025 Texas Instruments Incorporated

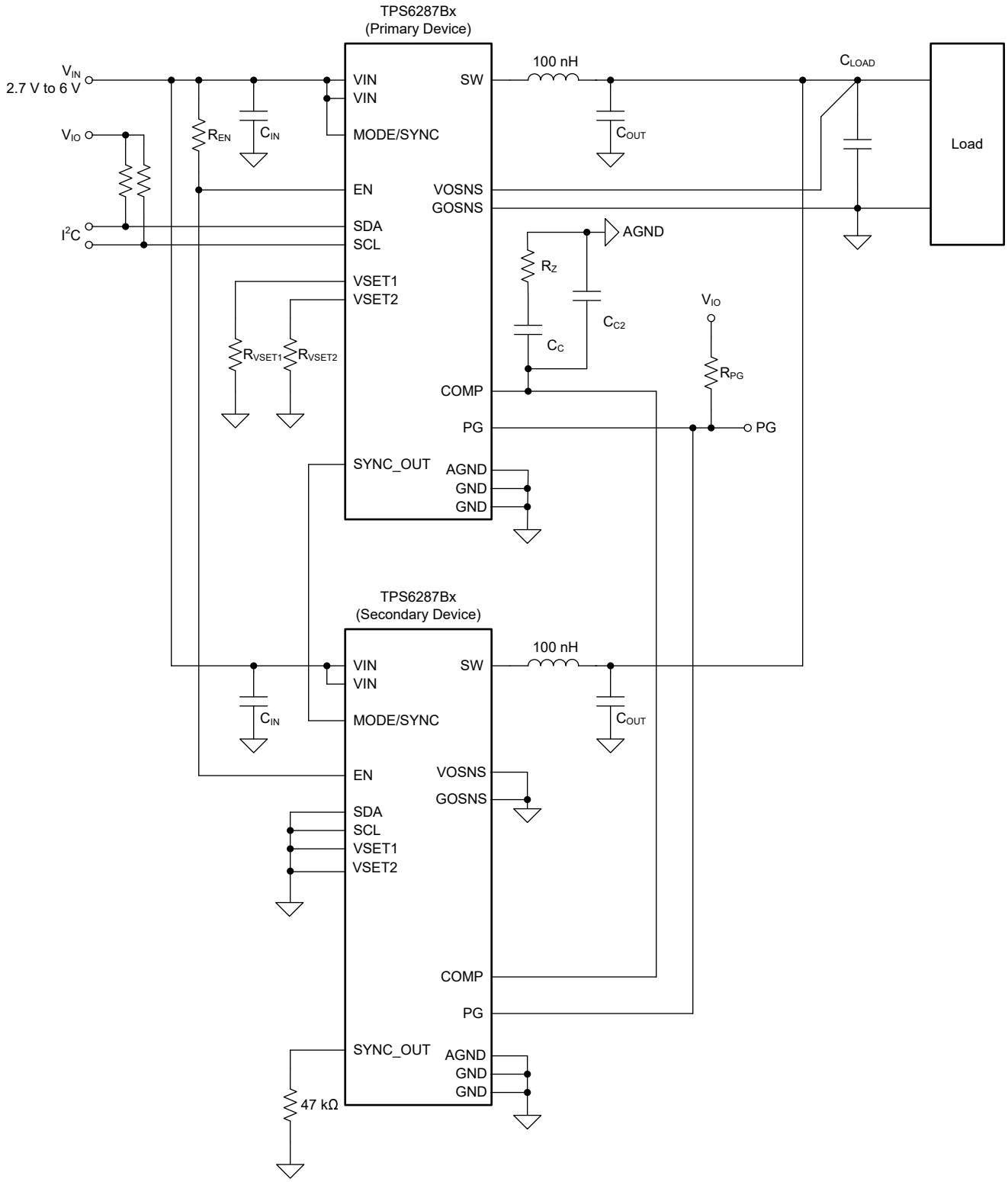


图 8-16. 堆叠配置中的两个 TPS6287Bxx 器件

需要注意的关键点包括：

- 堆栈中的所有器件共享一个公共使能信号，必须使用至少 15kΩ 的电阻上拉该信号。

- 堆栈中的所有器件共享一个公共电源正常信号。
- 堆栈中的所有器件共享一个公共补偿信号。
- 所有辅助器件必须在 SYNC_OUT 引脚和接地端之间连接一个 47kΩ 电阻器。
- 必须连接*每个器件的*遥感引脚（VOSNS 和 GOSNS）（请勿将这些引脚悬空）。
- 主器件的 VOSNS 和 GOSNS 必须连接到负载处的电容器。
- 辅助器件的 VOSNS 和 GOSNS 可连接到器件的输出电容器，或者两个引脚都可以连接到 AGND。
- 主器件必须配置为强制 PWM 运行（辅助器件自动配置为强制 PWM 运行）。
- 堆叠配置可以支持与外部时钟或展频时钟的同步。
- 只有主器件的 VSET1 和 VSET2 引脚用于设置默认输出电压。辅助器件的 VSET1 和 VSET2 引脚未使用，必须接地。
- 辅助器件的 SDA 和 SCL 引脚未使用，必须接地。
- 堆叠配置使用菊花链时钟信号，其中每个器件以相对于菊花链中的相邻器件大约 120° 的相位偏移进行开关。要以菊花链方式连接时钟信号，请将主器件的 SYNCOUT 引脚连接到第一个辅助器件的 MODE/SYNC 引脚。将第一个辅助器件的 SYNCOUT 引脚连接到第二个辅助器件的 MODE/SYNC 引脚。继续对堆栈中的所有器件使用该连接方案，将其以菊花链方式连接在一起。
- CONTROL2:SYNC_OUT_PHASE = 1 设置 180° 从主器件到第一个辅助器件的相移。有关可用 OTP 引脚的完整列表，请参阅器件选项表。
- 不得在堆叠配置中使用断续过流保护功能。

在堆叠配置中，公共使能信号还用作 SYSTEM_READY 信号（请参阅节 8.3.4）。堆栈中的每个器件都可以在器件启动期间或发生故障时将 EN 引脚拉至低电平。因此，只有当所有器件都完成启动序列并且无故障时，堆栈才会启用。任何一个器件出现故障都会禁用整个堆栈（只要故障条件存在）。

在启动期间，只要使能信号（SYSTEM_READY）为低电平，主器件就会将 COMP 引脚拉至低电平。当使能信号变为高电平时，主器件主动控制 COMP 引脚，堆栈中的所有器件都与 COMP 电压保持一致。在启动期间，堆栈中的每个器件在 PG 引脚初始化时将该引脚拉至低电平。初始化完成后，堆栈中的每个辅助器件将 PG 引脚设置为高阻抗，主器件单独控制 PG 信号的状态。当堆栈完成启动斜坡并且输出电压处于规格范围内时，PG 引脚变为高电平。堆栈中的辅助器件检测电源正常信号的上升沿，并从 DCM 运行切换至 CCM 运行。堆栈成功启动后，主器件按照正常方式控制电源良好信号。在堆叠配置中，有些故障仅影响单个器件，而另一些故障则影响所有器件。例如，如果一个器件进入电流限制状态，则只有该器件受到影响。但是，一个器件中的热关断或欠压锁定事件会通过共享的使能 (SYSTEM_READY) 信号禁用所有器件。

堆叠运行期间的功能

某些器件功能在堆叠运行期间不可用，或者仅在主转换器中可用。表 8-11 总结了堆叠运行期间的可用功能。

表 8-11. 堆叠运行期间的功能

功能	主器件	辅助器件	注释
UVLO	是	是	公共使能信号
OVLO	是	是	公共使能信号
OCP - 电流限制	是	是	个人
OCP - 断续 OCP	否	否	请勿在堆叠运行期间使用
热关断	是	是	公共使能信号
电源正常（窗口比较器）	是	否	仅主器件
I^2C 接口	是	否	仅主器件
DVS	通过 I^2C	否	电压环路仅由主器件控制
SSC	通过 I^2C	否	以菊花链形式从主器件连接到辅助器件
SYNC	是	是	向主器件施加同步时钟
精密使能	否	否	仅二进制使能

Copyright © 2025 Texas Instruments Incorporated

表 8-11. 堆叠运行期间的功能（续）

功能	主器件	辅助器件	注释
输出放电	是	是	始终在辅助器件中启用

堆叠运行期间的故障处理

在堆叠配置中，有些故障仅影响单个器件，而另一些故障则影响所有器件。例如，如果一个器件进入电流限制状态，则只有该器件受到影响。但是，一个器件中的热关断或欠压锁定事件会通过共享的使能 (SYSTEM_READY) 信号禁用所有器件。表 8-12 总结了堆叠运行期间 TPS6287Bxx 器件的故障处理。

表 8-12. 堆叠运行期间的故障处理

故障条件	器件响应	系统响应
UVLO	使能信号被拉至低电平	新的软启动
OVLO		
热关断		
电流限制	使能信号保持高电平	误差放大器被钳位
向 MODE/SYNC 施加的外部时钟发生故障	SYNC_OUT 和功率级切换至内部振荡器	如果施加到辅助器件的时钟发生故障，则系统处于工作状态，但开关频率不同步

8.4 器件功能模式

8.4.1 上电复位

当电源电压低于 POR 阈值时，器件在 POR 模式下运行。

在 POR 模式下，不提供任何功能，器件寄存器的内容无效。

当电源电压增加到 POR 阈值以上时，器件退出 POR 模式并进入 UVLO 模式。

8.4.2 欠压锁定

当电源电压介于 POR 和 UVLO 阈值之间时，器件在 UVLO 模式下运行。

如果器件从 POR 模式进入 UVLO 模式，则没有任何功能可用。如果器件从待机模式进入 UVLO 模式，则输出放电功能可用。器件寄存器的内容在 UVLO 模式下有效。

当电源电压降至 POR 阈值以下时，器件退出 UVLO 模式并进入 POR 模式。当电源电压增至 UVLO 阈值以上时，器件退出 UVLO 模式并进入待机模式。

Copyright © 2025 Texas Instruments Incorporated

8.4.3 待机

当电源电压大于 UVLO 阈值，并且器件已完成初始化且满足以下任一条件时，器件以待机模式运行 [2] 下列任一条件成立：

- EN 引脚上施加了低电平。
- CONTROL1 寄存器中的 SWEN = 0。
- 器件结温大于热关断阈值。
- 电源电压大于 OVLO 阈值。

在待机模式下提供以下功能：

- I²C 接口
- 输出放电
- 电源正常状态指示

当电源电压降至 UVLO 阈值以下时，器件退出待机模式并进入 UVLO 模式。当满足以下所有条件时，器件退出待机模式并进入导通模式：

- EN 引脚上施加了高电平。
- CONTROL1 寄存器中的 SWEN = 1。
- 器件结温低于热关断阈值。
- 电源电压低于 OVLO 阈值。

8.4.4 打开

当电源电压大于 UVLO 阈值并且满足以下所有条件时，器件在导通模式下运行：

- EN 引脚上施加了高电平
- CONTROL1 寄存器中的 SWEN = 1
- 器件结温低于热关断阈值
- 电源电压低于 OVLO 阈值

在导通模式下所有功能均可用。

当电源电压降至 UVLO 阈值以下时，器件退出导通模式并进入 UVLO 模式。当满足以下任一条件时，器件退出导通模式并进入待机模式：

- EN 引脚上施加了低电平
- CONTROL1 寄存器中的 SWEN = 0
- 器件结温大于热关断阈值
- 电源电压大于 OVLO 阈值

8.5 编程

8.5.1 串行接口说明

I2C™ 是由 Philips Semiconductor（现为 NXP Semiconductors）开发的 2 线制串行接口（请参阅 I²C 总线规范和用户手册，修订版 6，2014 年 4 月 4 日）。总线由数据线 (SDA) 和时钟线 (SCL) 以及上拉结构组成。当总线*空闲*时，SDA 和 SCL 线都被拉至高电平。所有与 I²C 兼容的器件通过开漏 I/O 引脚、SDA 和 SCL 连接到 I²C 总线。控制器（通常是微控制器或数字信号处理器）控制总线。控制器负责产生 SCL 信号和器件地址。控制器还会产生指示数据传输开始和停止的特定条件。目标在控制器器件的控制下通过总线接收或发送数据。

TPS6287Bxx 器件作为目标运行，支持 I²C 总线规范中定义的以下数据传输*模式*：标准模式 (100kbps)、快速模式 (400kbps) 和快速+ 模式 (1Mbps)。该接口增加了电源设计的灵活性，使大多数功能都能够根据瞬时应用要求编程为新值。只要输入电压保持在 1.4V 以上，寄存器内容就会保持不变。

[2] 器件上电复位后，电源电压升至 UVLO 阈值电压以上后，器件将初始化 400µs（典型值）（如果电源电压降至 UVLO 阈值以下但不低于 POR 阈值，则当电源电压再次增加时，器件不会重新初始化）。在初始化期间，器件读取 VSET1、VSET2 和 SYNC_OUT 引脚的状态。

Copyright © 2025 Texas Instruments Incorporated

高速模式的协议与 F/S 模式不同，前者称为 HS 模式。

TI 建议在 SDA 和 SCL 上拉电压初始上电后，I^2C 控制器在 I^2C 总线上发出一个停止条件，以便确保 I^2C 引擎复位。

8.5.2 标准模式、快速模式、快速+ 模式协议

控制器通过产生启动条件来启动数据传输。启动条件是当 SCL 为高电平时在 SDA 线上发生从高电平到低电平的转换，如图 8-17 所示。所有与 I^2C 兼容的器件都必须识别启动条件。

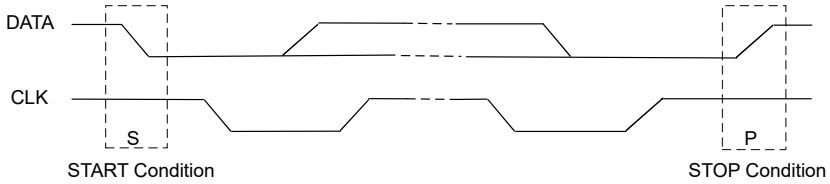


图 8-17. START 和 STOP 条件

控制器随后产生 SCL 脉冲，并在 SDA 线上发送 7 位地址和读取/写入方向位 R/W。在所有传输期间，控制器确保数据有效。有效数据条件要求 SDA 线在时钟脉冲的整个高电平期间保持稳定（请参阅图 8-18）。所有器件都识别主器件发送的地址，并将其与内部固定地址进行比较。只有具有匹配地址的目标才会通过在第九个 SCL 周期的整个高电平期间将 SDA 线拉至低电平来生成响应（请参阅图 8-19）。在检测到该响应时，控制器便知道已建立与目标器件的通信链路。

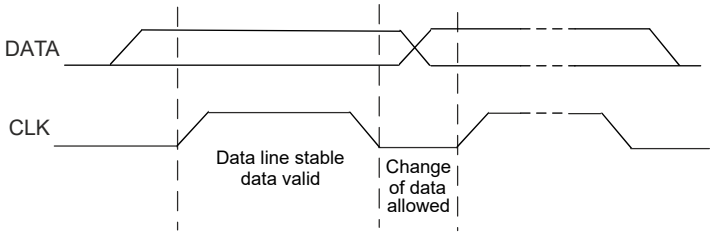


图 8-18. 串行接口上的位传输

控制器产生更多的 SCL 周期，以便向目标发送数据（写入命令；R/$\overline{W}$ = 0）或从目标接收数据（读取命令；R/$\overline{W}$ = 1）。在任一种情况下，接收器都需要确认发送器发送的数据。因此，响应信号可由控制器或目标产生，具体取决于哪个是接收器。9 位有效数据序列包含 8 个数据位和 1 个确认位，可根据需要继续。

为了用信号指示数据传输结束，控制器通过在 SCL 线处于高电平期间将 SDA 线从高电平拉至低电平来产生停止条件（请参阅图 8-17）。该操作将释放总线并停止与寻址的目标之间的通信链路。所有与 I^2C 兼容的器件都必须识别停止条件。在收到停止条件后，所有器件都知道总线已释放，并等待启动条件，接着是匹配的地址。

尝试从本节中未列出的寄存器地址读取数据会导致读出 00h。

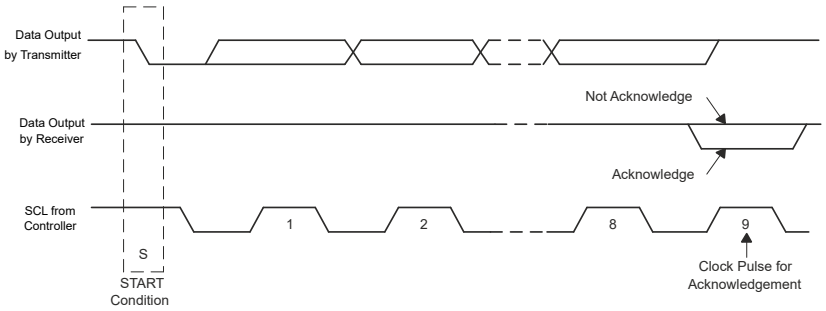


图 8-19. I^2C 总线上的确认

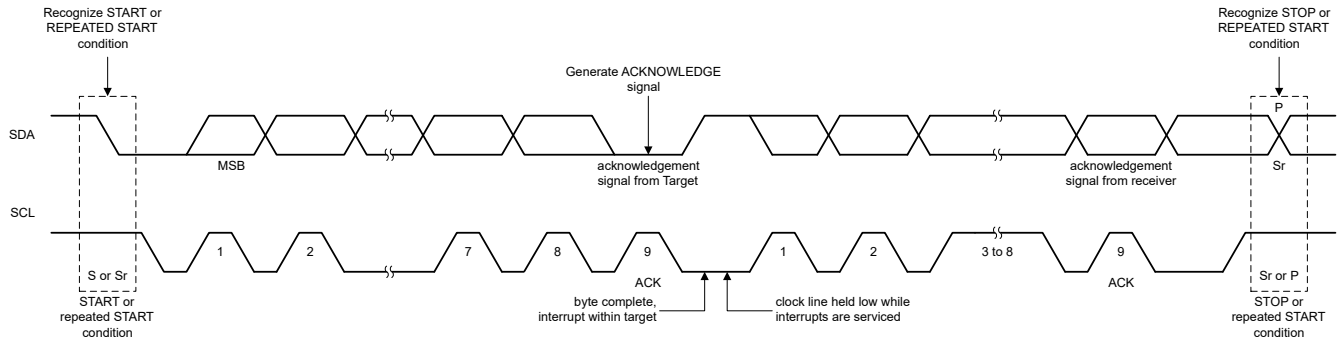


图 8-20. 总线协议

8.5.3 HS 模式协议

控制器生成一个启动条件，后跟一个有效的串行字节，其中包含 HS 控制器代码 00001XXX。该传输以 F/S 模式进行，速率不超过 400Kbps。任何器件都不允许确认 HS 控制器代码，但所有器件都必须识别该 HS 控制器代码并切换内部设置以支持 3.4Mbps 运行。

然后，控制器生成*重复启动条件*（重复启动条件与启动条件具有相同的时序）。在这个重复的启动条件之后，协议与 F/S 模式一致，除非允许高达 3.4Mbps 的传输速度。停止条件结束 HS 模式并切换目标器件的所有内部设置以支持 F/S 模式。必须使用重复启动条件来确保总线处于 HS 模式，而不是使用停止条件。

尝试从本节中未列出的寄存器地址读取数据会导致读出 00h。

8.5.4 I²C 更新序列

这需要一个启动条件、一个有效的 I²C 地址、一个寄存器地址字节和一个用于单次更新的数据字节。在收到每个字节之后，器件通过在单个时钟脉冲的高电平周期内将 SDA 线拉至低电平来进行响应。一个有效的 I²C 地址字节选择器件。该器件在 LSB 字节之后的响应信号下降沿执行更新。

图 8-21. ：标准-、快速和快速+ 模式下的“写入”数据传输格式

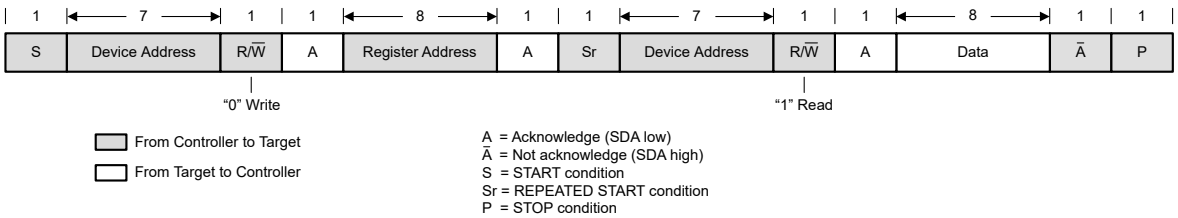


图 8-22. 标准-、快速、快速+ 模式下的“读取”数据传输格式

Copyright © 2025 Texas Instruments Incorporated

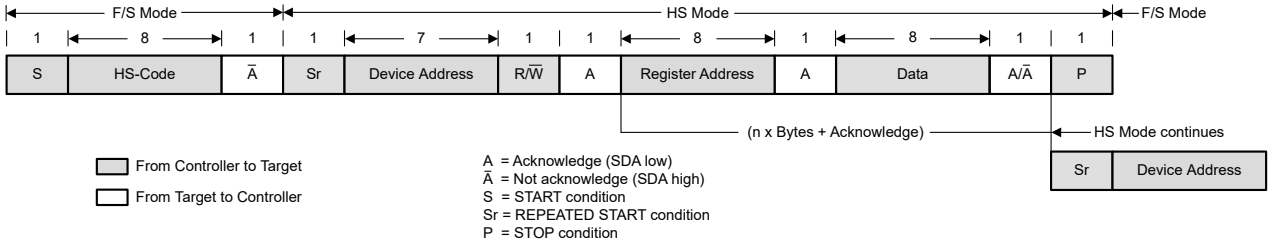


图 8-23. HS 模式下的数据传输格式

8.5.5 I²C 寄存器复位

I²C 寄存器可通过以下方式复位：

- 将输入电压拉至 1.4V（典型值）以下。
- 或设置 CONTROL 寄存器中的 Reset 位。当 Reset 被设置为 1 时，所有寄存器均复位为默认值，并立即开始新的启动。在 t_{Delay} 之后，可以再次对 I²C 寄存器进行编程。

8.5.6 动态电压调节 (DVS)

为了优化系统功耗，可以在运行期间根据负载的实际功率要求调整 TPS6287Bxx 的输出电压。

器件启动时会进入通过外部 VSET1 和 VSET2 引脚或 VSET 寄存器中的设置选择的默认输出电压。通过将新的目标输出电压写入 VSET 寄存器，可以通过 I²C 接口动态调整输出电压。然后，输出电压按照 CONTROL1 寄存器中定义的电压斜坡速度增达或减小至所需的值。

不同输出电压范围之间的切换

TPS6287Bxx 器件提供三种不同的输出电压范围，这些范围在 CONTROL2 寄存器中定义。要更改 TPS6287Bxx 的输出电压范围，请首先更改为当前使用范围内最接近的输出电压值，然后将 CONTROL2 寄存器中的 VRANGE 位更改为下一个 VRANGE 设置。然后在 VSET 寄存器中设置目标输出电压。

请注意，即使输出电压没有改变，输出电压范围的变化也必须始终写入 VSET 寄存器。必须将 VSET 寄存器中的代码更新为新范围中的正确值。

Copyright © 2025 Texas Instruments Incorporated

9 器件寄存器

表 9-1 列出了器件寄存器的存储器映射寄存器。表 9-1 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 9-1. 器件寄存器

偏移	首字母缩写词	寄存器名称	部分
0h	VSET	输出电压设定点	节 9.1
1h	CONTROL1	控制 1	节 9.2
2h	CONTROL2	控制 2	节 9.3
3h	CONTROL3	控制 3	节 9.4
4h	状态	状态	节 9.5

复杂的位访问类型经过编码可适应小型表单元。表 9-2 展示了适用于此部分中访问类型的代码。

表 9-2. 器件访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
写入类型		
W	W	写入
复位或默认值		
-n		复位后的值或默认值

Copyright © 2025 Texas Instruments Incorporated

9.1 VSET 寄存器（偏移 = 0h）[复位 = XXh]

图 9-1 显示了 VSET，表 9-3 中对此进行了介绍。

返回到汇总表。

该寄存器控制输出电压设定点

图 9-1. VSET 寄存器

7	6	5	4	3	2	1	0
VSET							
R/W-xxxxxxxxb							

表 9-3. VSET 寄存器字段说明

位	字段	类型	复位	说明
7-0	VSET	R/W	xxxxxxxxb	输出电压设定点（另请参阅 CONTROL2 寄存器中的范围设置位）。 范围 1：输出电压设定点 = 0.4V + VSET[7:0] × 1.25mV 范围 2：输出电压设定点 = 0.4V + VSET[7:0] × 2.5mV 范围 3：输出电压设定点 = 0.4V + VSET[7:0] × 5mV 上电期间 VSET 引脚的状态决定了复位值。

Copyright © 2025 Texas Instruments Incorporated

9.2 CONTROL1 寄存器（偏移 = 1h）[复位 = 2Xh]

图 9-2 显示了 CONTROL1，表 9-4 中对此进行了介绍。

返回到汇总表。

该寄存器控制各种器件配置选项

图 9-2. CONTROL1 寄存器

7	6	5	4	3	2	1	0
复位	SSCEN	SWEN	FPWMEN	DISCHEN	HICCUPEN	VRAMP	
R/W-0b	R/W-0b	R/W-1b	R/W-0b	R/W-1b	R/W-xb	R/W-00b	

表 9-4. CONTROL1 寄存器字段说明

位	字段	类型	复位	说明
7	复位	R/W	0b	复位器件。 0b = 无影响 1b = 器件断电，读取引脚状态并将所有寄存器复位至其默认值。然后器件通过软启动周期再次上电。 读取该位始终返回 0。
6	SSCEN	R/W	0b	启用展频时钟。如果默认会启用 SSC，请参阅“器件选项”表。 0b = 禁用 SSC 操作 1b = 启用 SSC 操作
5	SWEN	R/W	1b	启用软件。 0b = 禁用开关（保留寄存器值） 1b = 启用开关（无使能延迟）
4	FPWMEN	R/W	0b	启用强制 PWM。 0b = 启用省电运行 1b = 启用强制 PWM 运行 该位与 MODE/SYNC 引脚进行逻辑或运算：如果向 MODE/SYNC 引脚施加高电平或同步时钟，则无论该位的状态如何，器件都会以强制 PWM 模式运行。
3	DISCHEN	R/W	1b	启用输出放电。 0b = 禁用输出放电。 1b = 启用输出放电。
2	HICCUPEN	R/W	xb	启用断续运行。 0b = 禁用断续运行 1b = 启用断续运行。请勿在堆叠运行期间启用断续运行。复位值取决于器件版本。
1-0	VRAMP	R/W	00b	从一个输出电压设置切换到另一个输出电压设置时的输出电压变化速度。 00b = 10 mV/µs 01b = 5 mV/µs 10b = 1.25 mV/µs 11b = 0.5 mV/µs

Copyright © 2025 Texas Instruments Incorporated

9.3 CONTROL2 寄存器（偏移 = 2h）[复位 = 0Xh]

图 9-3 显示了 CONTROL2，表 9-5 中对此进行了介绍。

返回到汇总表。

该寄存器控制各种器件配置选项

图 9-3. CONTROL2 寄存器

7	6	5	4	3	2	1	0
RESERVED			SYNC_OUT_PHASE	VRANGE		SSTIME	
R-0b			R/W-0b	R/W-xxb		R/W-10b	

表 9-5. CONTROL2 寄存器字段说明

位	字段	类型	复位	说明
7-5	RESERVED	R	0b	保留供将来使用。为了确保与未来器件型号兼容，请将这些位编程为 0。
4	SYNC_OUT_PHASE	R/W	0b	以在 MODE/SYNC 上应用的内部时钟或外部时钟为基准的 SYNC_OUT 相移。 0b = SYNC_OUT 相移 120° 1b = SYNC_OUT 相移 180°。180° 的相位关系仅针对从初级转换器到第一个辅助转换器有效。
3-2	VRANGE	R/W	xxb	输出电压范围。 00b = 0.4V 至 0.71875V（阶跃为 1.25mV） 01b = 0.4V 至 1.0375V（阶跃为 2.5mV） 10b = 0.4V 至 1.675V（阶跃为 5mV） 11b = 0.4V 至 1.675V（阶跃为 5mV） 复位值取决于器件版本
1-0	SSTIME	R/W	10b	软启动斜坡时间。 00b = 0.5ms 01b = 0.77ms 10b = 1ms 11b = 2ms

Copyright © 2025 Texas Instruments Incorporated

9.4 CONTROL3 寄存器（偏移 = 3h）[复位 = 0Xh]

图 9-4 显示了 CONTROL3，表 9-6 中对此进行了介绍。

返回到汇总表。

该寄存器控制各种器件配置选项

图 9-4. CONTROL3 寄存器

7	6	5	4	3	2	1	0
RESERVED					DROOPEN	SINGLE	PGBLNKDVS
R-0b					R/W-xb	R/W-0b	R/W-0b

表 9-6. CONTROL3 寄存器字段说明

位	字段	类型	复位	说明
7-3	RESERVED	R	0b	保留供将来使用。为了确保与未来器件型号兼容，请将这些位编程为 0。
2	DROOPEN	R/W	xb	启用压降补偿。如果默认会启用压降补偿，请参阅“器件选项”表。 0b = 禁用压降补偿 1b = 启用压降补偿 复位值取决于器件版本
1	SINGLE	R/W	0b	单器件运行。该位控制内部 EN 下拉和 SYNCOUT 功能。 0b = 启用 EN 引脚下拉和 SYNCOUT 1b = 禁用 EN 引脚下拉和 SYNCOUT。请勿在堆叠运行期间设置
0	PGBLNKDVS	R/W	0b	DVS 期间的电源正常状态消隐。 0b = PG 引脚反映窗口比较器的输出 1b = PG 引脚在 DVS 期间为高阻抗

Copyright © 2025 Texas Instruments Incorporated

9.5 STATUS 寄存器（偏移 = 4h）[复位 = 00h]

图 9-5 显示了 STATUS，表 9-7 中对此进行了介绍。

返回到汇总表。

该寄存器返回器件状态标志

图 9-5. STATUS 寄存器

7	6	5	4	3	2	1	0
RESERVED		断续	ILIM	TWARN	TSHUT	PBUV	PBOV
R-0b		R-0b	R-0b	R-0b	R-0b	R-0b	R-0b

表 9-7. 状态寄存器字段说明

位	字段	类型	复位	说明
7-6	RESERVED	R	0b	保留供将来使用。为确保与未来器件型号兼容，请忽略这些位。
5	断续	R	0b	断续。该位报告自上次读取 STATUS 寄存器以来是否发生断续事件。 0b = 未发生断续事件 1b = 发生了断续事件
4	ILIM	R	0b	电流限制。该位报告自上次读取 STATUS 寄存器以来是否发生电流限制事件。 0b = 未发生电流限制事件 1b = 发生了电流限制事件
3	TWARN	R	0b	热警告。该位报告自上次读取 STATUS 寄存器以来是否发生热警告事件。 0b = 未发生热警告事件 1b = 发生了热警告事件
2	TSHUT	R	0b	热关断。该位报告自上次读取 STATUS 寄存器以来是否发生关断事件。 0b = 未发生热关断事件 1b = 发生了热关断事件
1	PBUV	R	0b	电源不良欠压。该位报告自上次读取 STATUS 寄存器以来是否发生了电源不良事件（输出电压过低）。 0b = 未发生电源不良欠压事件 1b = 发生了电源不良欠压事件
0	PBOV	R	0b	电源不良过压。该位报告自上次读取 STATUS 寄存器以来是否发生了电源不良事件（输出电压过高）。 0b = 未发生电源不良过压事件 1b = 发生了电源不良过压事件

Copyright © 2025 Texas Instruments Incorporated

10 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

10.1 应用信息

下一节讨论如何选择外部元件来完成典型应用的电源设计。

10.2 典型应用

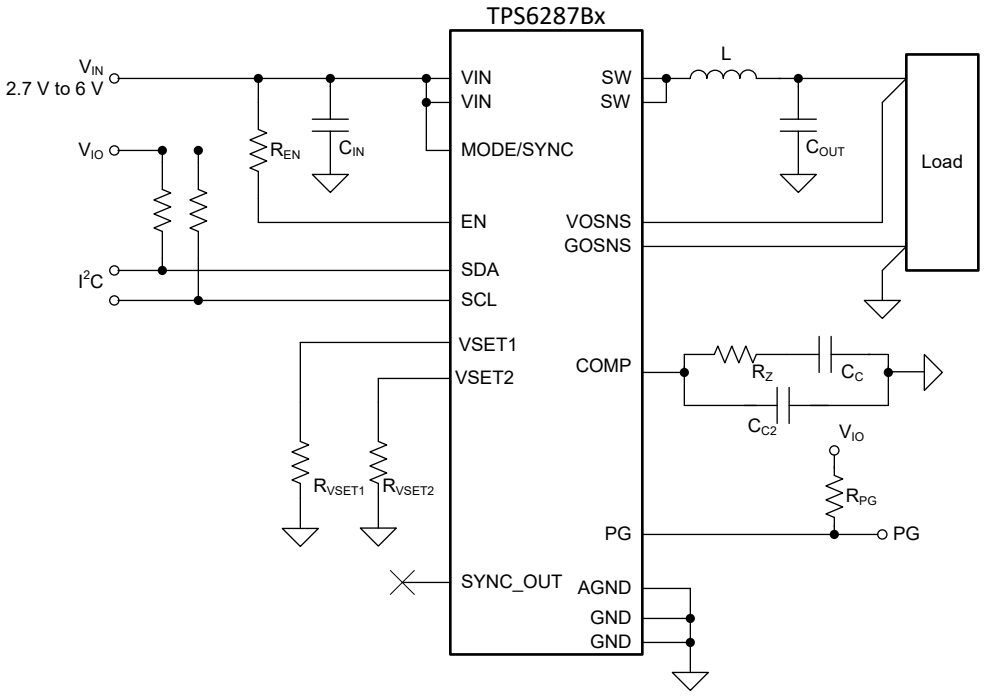


图 10-1. 典型应用原理图

10.2.1 设计要求

表 10-1 列出了该应用示例的运行参数。

表 10-1. 设计参数

符号	参数	值
V_{IN}	输入电压	3.3V
V_{OUT}	输出电压	0.75V
TOL_{VOUT}	应用允许的输出电压容差	±3.3%
TOL_{DC}	TPS6287Bxx 的输出电压容差（直流精度）	±0.8%
ΔI_{OUT}	输出电流负载阶跃	±7.5A
t_r	负载阶跃上升时间	1 µs
t_f	负载阶跃下降时间	1 µs
f_{SW}	开关频率	1.5MHz

Copyright © 2025 Texas Instruments Incorporated

表 10-1. 设计参数（续）

符号	参数	值
L	电感	105nH
g_m	误差放大器跨导	1.5mS
τ	仿真电流时间常数	12.5 µ s
k_{BW}	开关频率与转换器带宽之比（必须 ≥ 4）	4
k_{COUT}	最小输出电容与最大输出电容之比（通常为 2）	2
R_{PG}	电源正常状态输出引脚上的上拉电阻器	10k Ω
R_{EN}	使能引脚上的上拉电阻器	22k Ω
R_{SCL}、R_{SDA}	SDA 和 SCL 上的上拉电阻器	680 Ω

初步计算

对于 ±3.3% 的总允许输出电压容差和 ±0.8% 的最大直流误差，负载阶跃期间的允许输出电压容差由以下公式给出：

$$\Delta V_{OUT} = \pm V_{OUT} \times (TOL_{VOUT} - TOL_{DC}) \quad (4)$$

$$\Delta V_{OUT} = \pm 0.75 \times (0.033 - 0.008) = \pm 18.75\ mV \quad (5)$$

10.2.2 详细设计过程

以下各节介绍如何计算满足给定应用的指定瞬态要求所需的外部元件。计算包括元件的最坏情况变化，并使用 RMS 方法合并不相关参数的变化。

10.2.2.1 电感器选型

已针对 100nH 至 200nH 范围内的电感器优化 TPS6287Bxx 器件。如果转换器的瞬态响应受到电感器中电流转换率的限制，则使用较小的电感器可以提高性能。然而，输出纹波电流随着电感器感值的减小而增加，并且较高的输出电流纹波会产生较高的输出电压纹波，这会增加瞬态过冲或下冲。给定应用的最佳配置是多个参数之间权衡的结果。对于典型应用，TI 建议起始值为 105nH。

电感器纹波电流由以下公式给出：

$$I_{L(PP)} = \frac{V_{OUT}}{V_{IN}}\left(\frac{V_{IN} - V_{OUT}}{L \times f_{sw}}\right) \quad (6)$$

$$I_{L(PP)} = \frac{0.75}{3.3}\left(\frac{3.3 - 0.75}{105 \times 10^{-9} \times 1.5 \times 10^{6}}\right) A = 3.68\ A \quad (7)$$

下表列出了多个适用于该应用的电感器。然而，该列表并不详尽，其他制造商提供的其他电感器也可能非常适用。

Copyright © 2025 Texas Instruments Incorporated

表 10-2. 典型电感器

器件型号	电感 [µH]	电流 [A]	直流电阻	尺寸 [LxWxH] mm	制造商
XEL4030-101ME	0.10µH，±20%	22	1.5mΩ	4 × 4 × 3.2	Coilcraft
744302010	0.105µH	30	0.235mΩ	7 × 7 × 4.8	Wurth
XGL5030-161ME	0.16µH	25	1.3mΩ	5.3 × 5.5 × 3	Coilcraft
CLT32-R11	0.110µH	20	1mΩ	2.5 × 3.2 × 2.5	TDK

10.2.2.2 选择输入电容器

与所有降压转换器一样，TPS6287Bxx 器件的输入电流是不连续的。输入电容器为器件提供低阻抗能源，值、类型和位置对于正确运行至关重要。TI 建议使用低 ESR 多层陶瓷电容器，以便实现理想性能。实际上，总输入电容通常包括不同电容器的组合，其中较大的电容器在较低频率下提供去耦，而较小的电容器在较高频率下提供去耦。

TPS6287Bxx 器件采用*蝶形*布局，两个 VIN 引脚对位于封装的两个相对侧。这使得输入电容器可以对称地放置在 PCB 上，以使产生的电磁场相互抵消，从而降低 EMI。

转换器的占空比由以下公式给出：

$$D = \frac{V_{OUT}}{\eta \times V_{IN}} \tag{8}$$

其中：

- V_{IN} 是输入电压
- V_{OUT} 是输出电压
- η 是效率

$$D = \frac{0.75}{0.9 \times 3.3} = 0.253 \tag{9}$$

满足输入电压纹波要求所需的输入电容值由以下公式给出：

$$C_{IN} = \frac{D \times (1 - D) \times I_{OUT}}{V_{IN(PP)} \times f_{sw}} \tag{10}$$

其中：

- D 为占空比
- f_{sw} 是开关频率
- $V_{IN(PP)}$ 是输入电压纹波
- I_{OUT} 是输出电流

$$C_{IN} = \frac{0.253 \times (1 - 0.253) \times 11.3}{0.1 \times 1.5 \times 10^{6}} F = 14.2\ \mu F \tag{11}$$

通过方程式 10 计算得出的 C_{IN} 值是考虑所有降额、容差和老化影响后的*有效*电容。我们建议 C_{IN} 使用具有 X7R 电介质（或类似介质）的多层陶瓷电容器，并且这些电容器必须尽可能靠近 VIN 和 GND 引脚放置，以尽量减小环路面积。

表 10-3 列出了多个非常适合该应用的电容器。然而，该列表并不详尽，其他制造商提供的其他电容器也可能非常适用。

表 10-3. 建议的输入电容器列表

电容	尺寸	电压额定值	制造商，器件型号
	mm（英寸）		
470nF ±10%	1005 (0402)	10V	Murata，GCM155C71A474KE36D

Copyright © 2025 Texas Instruments Incorporated

表 10-3. 建议的输入电容器列表（续）

电容	尺寸 mm（英寸）	电压额定值	制造商，器件型号
470nF ±10%	1005 (0402)	10V	TDK，CGA2B3X7S1A474K050BB
10 µ F ±10%	2012 (0805)	10V	Murata，GCM21BR71A106KE22L
10 µ F ±10%	2012 (0805)	10V	TDK，CGA4J3X7S1A106K125AB
22 µ F ±10%	3216 (1206)	10V	Murata，GCM31CR71A226KE02L
22 µ F ±20%	3216 (1206)	10V	TDK，CGA5L1X7S1A226M160AC

10.2.2.3 选择补偿电阻器

使用方程式 12 来计算补偿电阻器 R_Z 的建议阻值：

$$R_Z = \frac{1}{g_m}\left(\frac{\pi \times \Delta I_{OUT} \times L}{4 \times \tau \times \Delta V_{OUT}}\right)(1 + TOL_{IND}) \tag{12}$$

$$R_Z = \frac{1}{1.5 \times 10^{-3}}\left(\frac{\pi \times 7.5 \times 105 \times 10^{-9}}{4 \times 12.5 \times 10^{-6} \times 18.75 \times 10^{-3}}\right)(1 + 0.2\ )\Omega = 2.114\ \text{k}\Omega \tag{13}$$

向上舍入后，E24 系列最接近的标准值是 2.1kΩ。

10.2.2.4 选择输出电容器

实际上，总输出电容通常包括不同电容器的组合，其中较大的电容器在较低频率下提供负载电流，而较小的电容器在较高频率下提供负载电流。输出电容器的容值、类型和位置对于正常运行而言至关重要。TI 建议使用具有 X7R 电介质（或类似电介质）的低 ESR 多层陶瓷电容器，以便实现理想性能。

TPS6287Bxx 器件采用蝶形布局，两个 GND 引脚位于封装的两个相对侧。这使得输出电容器可以对称地放置在 PCB 上，以使生成的电磁场相互抵消，从而降低 EMI。

转换器的瞬态响应由以下两个标准之一定义：

- 环路带宽必须至少小于开关频率的四分之一。
- 流经电感器和输出电容的电流的转换率。

  在典型的低输出电压应用中，这受到输出电压的值和电感器感值的限制。

上述哪个标准适用于任何给定的应用取决于运行条件和所使用的元件值。因此，我们建议计算这两种情况的输出电容，并选择两个值中较高的一个。

如果转换器保持在稳压状态，则所需的最小输出电容由以下公式给出：

$$C_{OUT(min)(reg)} = \left(\frac{\tau \times g_m \times R_Z}{2 \times \pi \times L \times \frac{f_{SW}}{4}}\right)\left(1 + \sqrt{TOL_{IND}{}^2 + TOL_{fSW}{}^2}\right) \tag{14}$$

$$C_{OUT(min)(reg)} = \left(\frac{12.5 \times 10^{-6} \times 1.5 \times 10^{-3} \times 2.1 \times 10^{3}}{2 \times \pi \times 105 \times 10^{-9} \times \frac{1.5 \times 10^{6}}{4}}\right)\left(1 + \sqrt{20\%^2 + 10\%^2}\right)F = 195\ \mu F \tag{15}$$

如果转换器环路饱和，则最小输出电容由以下公式给出：

$$C_{OUT(min)(sat)} = \frac{1}{\Delta V_{OUT}}\left(\frac{L \times \left(\Delta I_{OUT} + \frac{I_{L(PP)}}{2}\right)^2}{2 \times V_{OUT}} - \frac{\Delta I_{OUT} \times t_t}{2}\right)(1 + TOL_{IND}) \tag{16}$$

Copyright © 2025 Texas Instruments Incorporated

$$C_{OUT(min)(sat)} = \frac{1}{18.75 \times 10^{-3}} \left(\frac{105 \times 10^{-9} \times \left(7.5 + \frac{3.68}{2}\right)^2}{2 \times 0.75} - \frac{7.5 \times 1 \times 10^{-6}}{2} \right) (1 + 20\%)\ \mathrm{F} = 150\ \mu\mathrm{F} \quad (17)$$

在本例中，选择 $C_{OUT(min)}$ = 195 µ F 作为两个值中的较大者，用于输出电容。

计算最坏情况下的元件值时，请使用上面计算得出的值作为所需的*最小* 输出电容。对于陶瓷电容器，在考虑容差、直流偏置、温度和老化影响的情况下，*标称* 电容通常是最小电容的两倍。因此，在本例中，标称电容为 390 µ F。

表 10-4. 建议的输出电容器列表

电容	尺寸 mm (英寸)	电压额定值	制造商，器件型号
22 µ F ±20%	2012 (0805)	6.3V	TDK，CGA4J1X7T0J226M125AC
22 µ F ±10%	2012 (0805)	6.3V	Murata，GCM31CR71A226KE02
47 µ F ±20%	3216 (1206)	4V	TDK，CGA5L1X7T0G476M160AC
47 µ F ±20%	3225 (1210)	6.3V	Murata，GCM32ER70J476ME19
100 µ F ±20%	3225 (1210)	4V	TDK，CGA6P1X7T0G107M250AC
100 µ F ±20%	3216 (1210)	6.3V	Murata，GRT32EC70J107ME13

10.2.2.5 选择补偿电容器 C_C

首先，使用方程式 18 计算环路的带宽：

$$\mathrm{BW} = \frac{\tau \times g_m \times R_Z}{2 \times \pi \times L \times C_{OUT,min} \times k_{COUT}} \quad (18)$$

$$\mathrm{BW} = \frac{12.5 \times 10^{-6} \times 1.5 \times 10^{-3} \times 2.1 \times 10^{3}}{2 \times \pi \times 105 \times 10^{-9} \times 195 \times 10^{-6} \times 2} = 153.1 kHz \quad (19)$$

使用方程式 20 计算 C_C 的建议容值。

$$C_C = \frac{k_{BW}}{2 \times \pi \times BW \times R_Z} \quad (20)$$

$$C_C = \frac{4}{2 \times \pi \times 153 \times 10^{3} \times 2.1 \times 10^{3}} = 1.981\ nF \quad (21)$$

E12 系列最接近的标准值为 1.8nF。

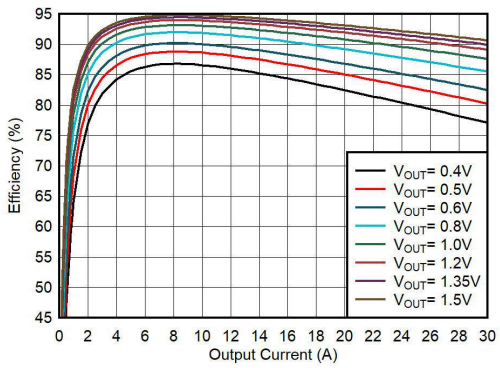
10.2.2.6 选择补偿电容器 C_{C2}

补偿电容器 C_{C2} 是一个可选电容器，TI 建议您使用该电容器来旁路来自 COMP 引脚的高频噪声。该电容器的容值并不重要；10pF 或 22pF 电容器非常适合典型应用。

Copyright © 2025 Texas Instruments Incorporated

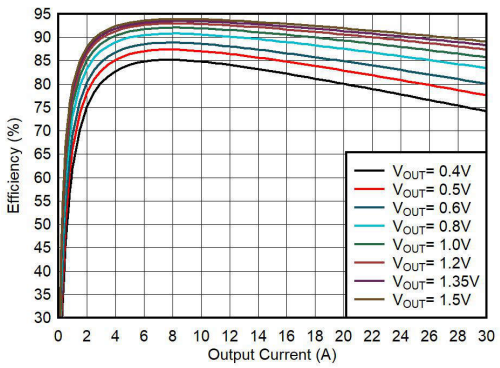
10.2.3 应用曲线

除非另有说明，在此部分中使用 TPS6287B25EVM-024 BOM 且 f_{SW}= 1.5MHz。



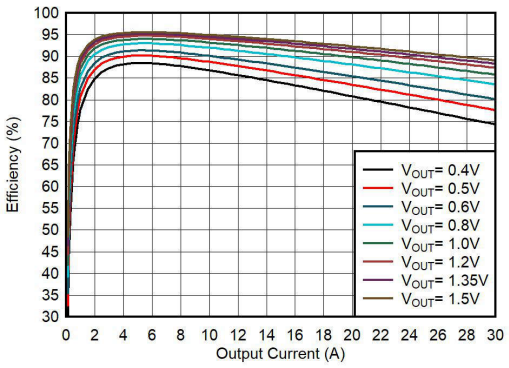
V_{IN} = 5.0V FPWM T_A = 25°C

图 10-2. 效率与输出电流之间的关系



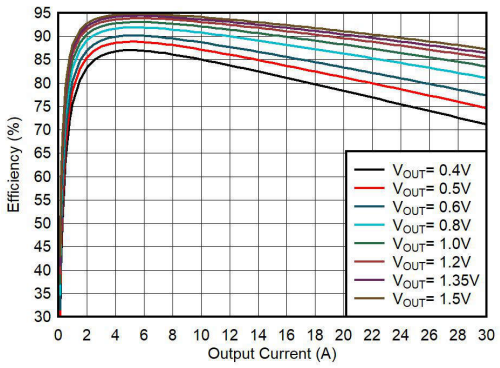
V_{IN} = 5.0V FPWM T_A = 85°C

图 10-3. 效率与输出电流之间的关系



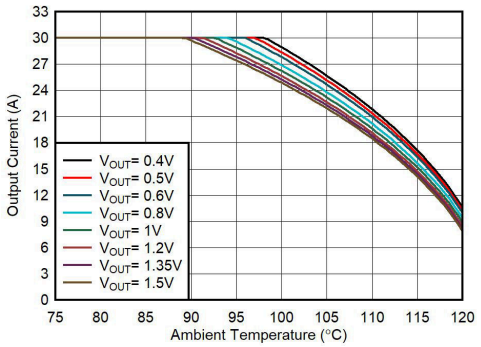
V_{IN} = 3.3V FPWM T_A = 25°C

图 10-4. 效率与输出电流之间的关系



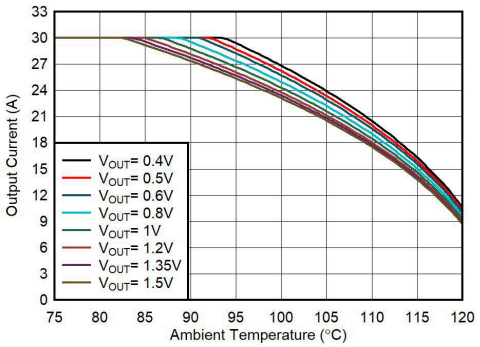
V_{IN} = 3.3V FPWM T_A = 85°C

图 10-5. 效率与输出电流之间的关系



V_{IN} = 5.0V 自然对流 T_{JMAX} = 125°C

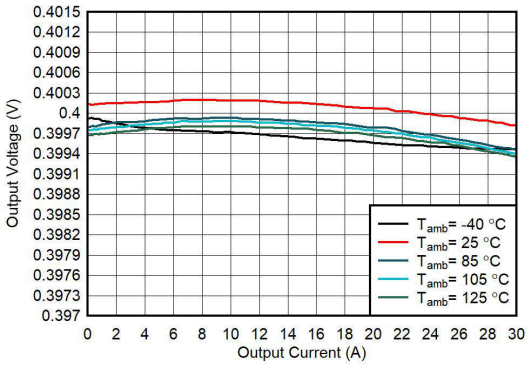
图 10-6. 安全工作区



V_{IN} = 3.3V 自然对流 T_{JMAX} = 125°C

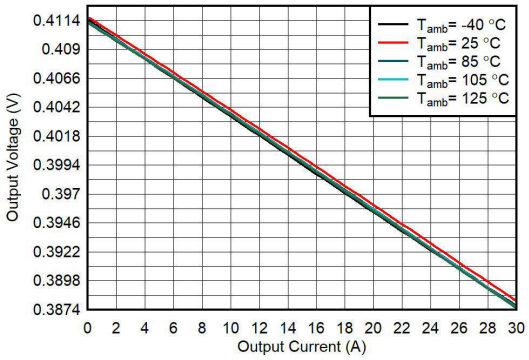
图 10-7. 安全工作区

Copyright © 2025 Texas Instruments Incorporated



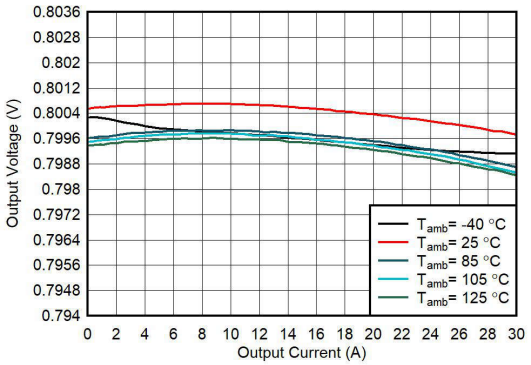
V_{IN} = 5.0V FPWM；TPS6287B25 V_{OUT} = 0.4V
压降禁用

图 10-8. 输出电压与输出电流间的关系



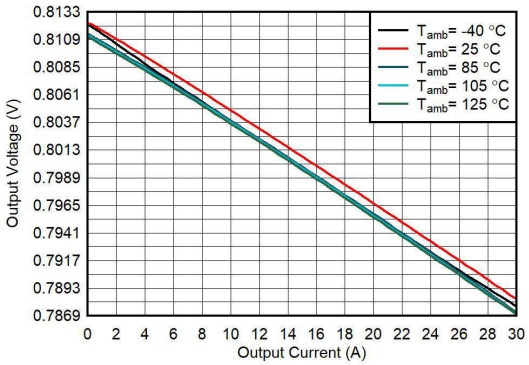
V_{IN} = 5.0V FPWM；TPS6287B25 V_{OUT} = 0.4V
压降启用

图 10-9. 输出电压与输出电流间的关系



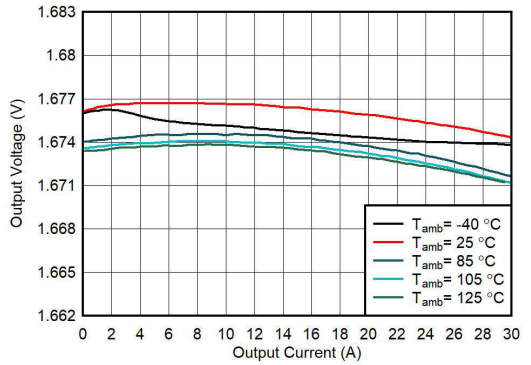
V_{IN} = 5.0V FPWM；TPS6287B25 V_{OUT} = 0.8V
压降禁用

图 10-10. 输出电压与输出电流间的关系



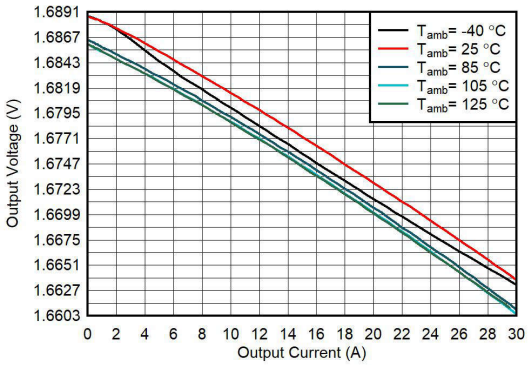
V_{IN} = 5.0V FPWM；TPS6287B25 V_{OUT} = 0.8V
压降启用

图 10-11. 输出电压与输出电流间的关系



V_{IN} = 5.0V FPWM；TPS6287B25 V_{OUT} = 1.675V
压降禁用

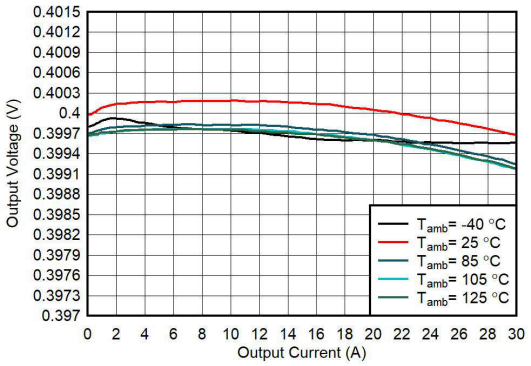
图 10-12. 输出电压与输出电流间的关系



V_{IN} = 5.0V FPWM；TPS6287B25 V_{OUT} = 1.675V
压降启用

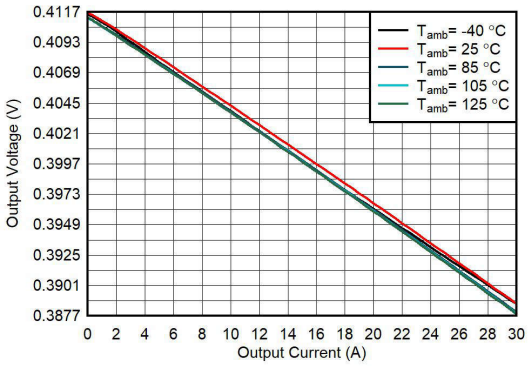
图 10-13. 输出电压与输出电流间的关系

Copyright © 2025 Texas Instruments Incorporated



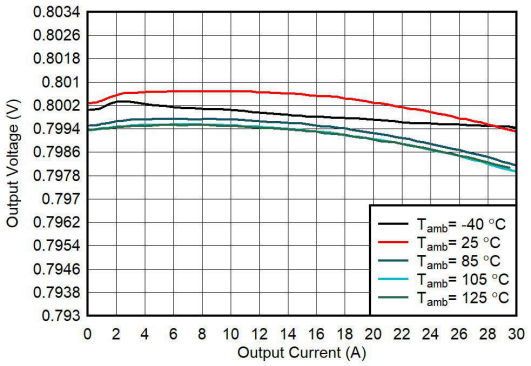
V_{IN} = 3.3V FPWM；TPS6287B25 压降禁用 V_{OUT} = 0.4V

图 10-14. 输出电压与输出电流间的关系



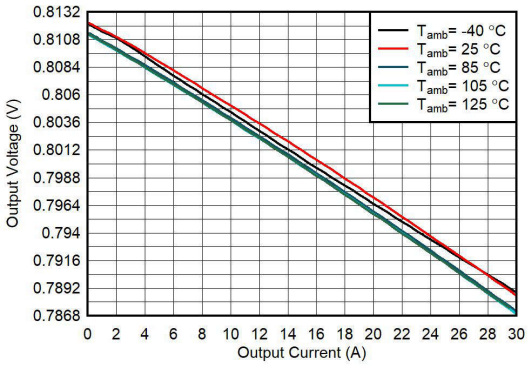
V_{IN} = 3.3V FPWM；TPS6287B25 压降启用 V_{OUT} = 0.4V

图 10-15. 输出电压与输出电流间的关系



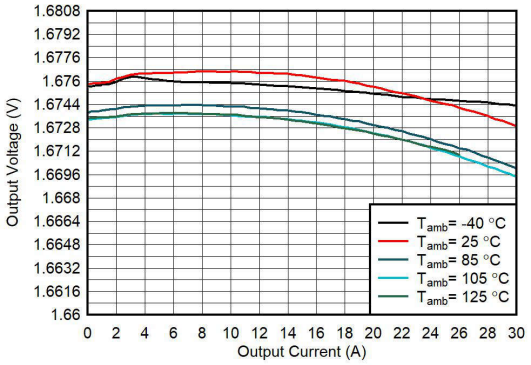
V_{IN} = 3.3V FPWM；TPS6287B25 压降禁用 V_{OUT} = 0.8V

图 10-16. 输出电压与输出电流间的关系



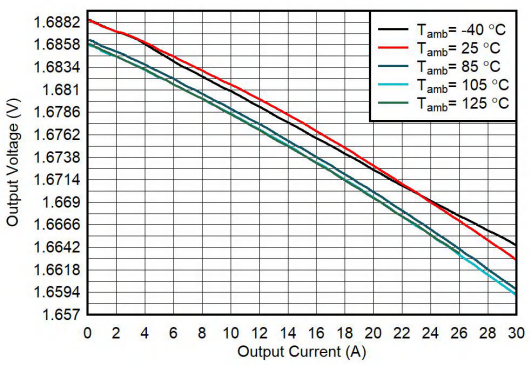
V_{IN} = 3.3V FPWM；TPS6287B25 压降启用 V_{OUT} = 0.8V

图 10-17. 输出电压与输出电流间的关系



V_{IN} = 3.3V FPWM；TPS6287B25 压降禁用 V_{OUT} = 1.675V

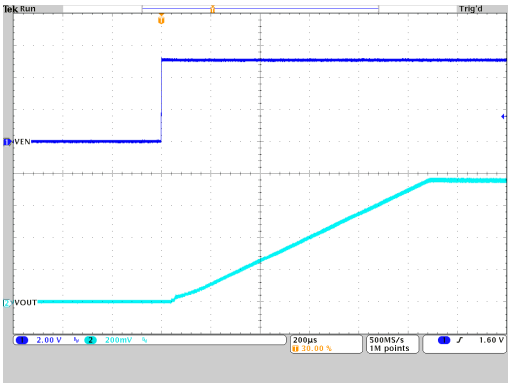
图 10-18. 输出电压与输出电流间的关系



V_{IN} = 3.3V FPWM；TPS6287B25 压降启用 V_{OUT} = 1.675V

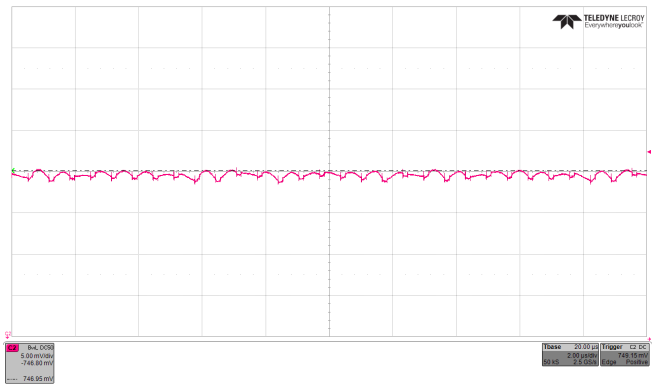
图 10-19. 输出电压与输出电流间的关系

Copyright © 2025 Texas Instruments Incorporated



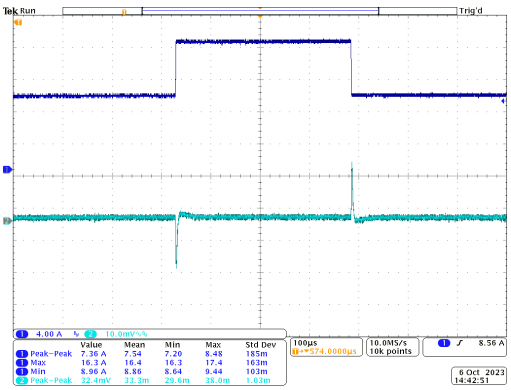
V_{OUT} = 0.75V　　PWM　　T_A = 25°C
V_{IN} = 5V　　R_{LOAD} = 66mΩ

图 10-20. 启动时序



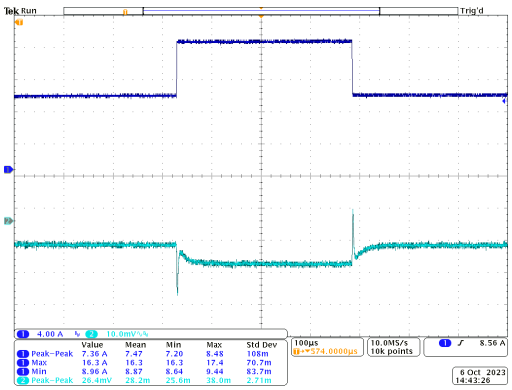
V_{OUT} = 0.75V　　PWM　　T_A = 25°C
V_{IN} = 3.3V　　Iout = 11.3A

图 10-21. 输出电压纹波



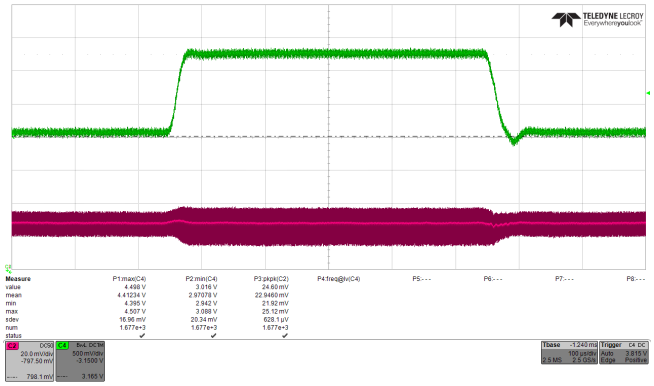
V_{OUT} = 0.75V　　PWM；TPS6287B25 压降禁用　　T_A = 25°C
V_{IN} = 3.3V　　Iout = 8.75A 至 16.25A 至 8.75A

图 10-22. 负载瞬态响应



V_{OUT} = 0.75V　　PWM，TPS6287B25 压降启用　　T_A = 25°C
V_{IN} = 3.3V　　Iout = 8.75A 至 16.25A 至 8.75A

图 10-23. 负载瞬态响应



V_{OUT} = 0.75V　　FPWM　　T_A = 25°C
V_{IN} = 3.0V 至 4.5V 至 3.0V　　I_{OUT} = 16.25A

图 10-24. 线路瞬态响应

Copyright © 2025 Texas Instruments Incorporated

10.3 典型应用 - TPS6287BxV 器件

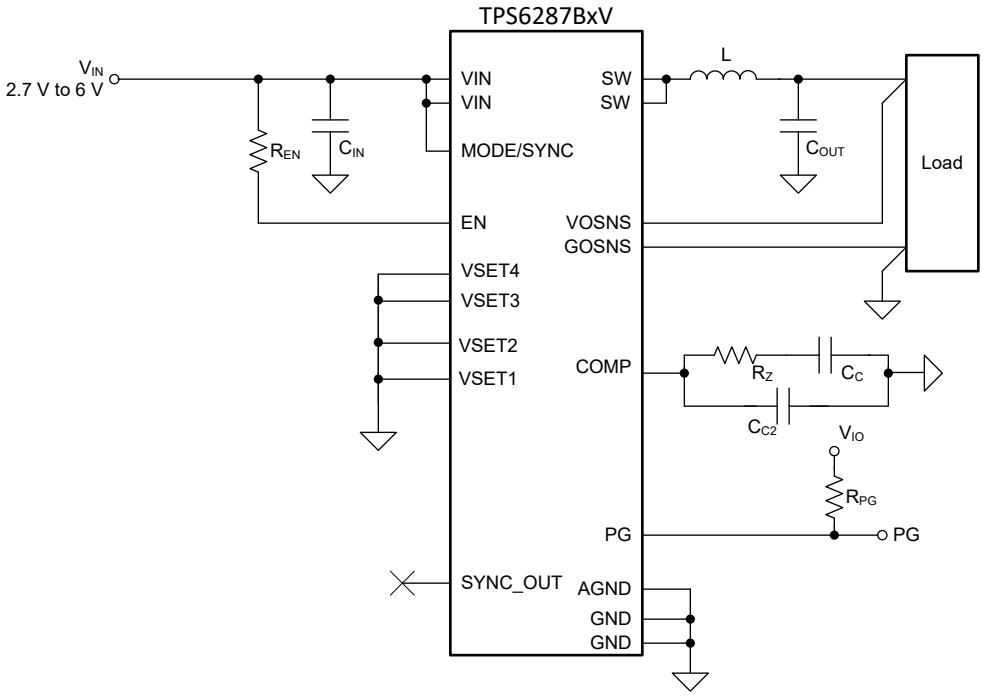


图 10-25. TPS6287BxV 的典型应用原理图

10.3.1 TPS6287BxV 的设计要求

对于该设计示例，请参阅表 10-5 了解运行参数，参阅表 8-7 了解启动时的不同 V_{OUT} 组合。

表 10-5. 设计参数

符号	参数	值
V_{IN}	输入电压	2.7V 至 6V
V_{OUT}	输出电压	0.4V
I_{OUT}	最大输出电流	25A
L	电感	105nH

Copyright © 2025 Texas Instruments Incorporated

10.4 关于在堆叠配置中使用两个 TPS6287B25 的典型应用

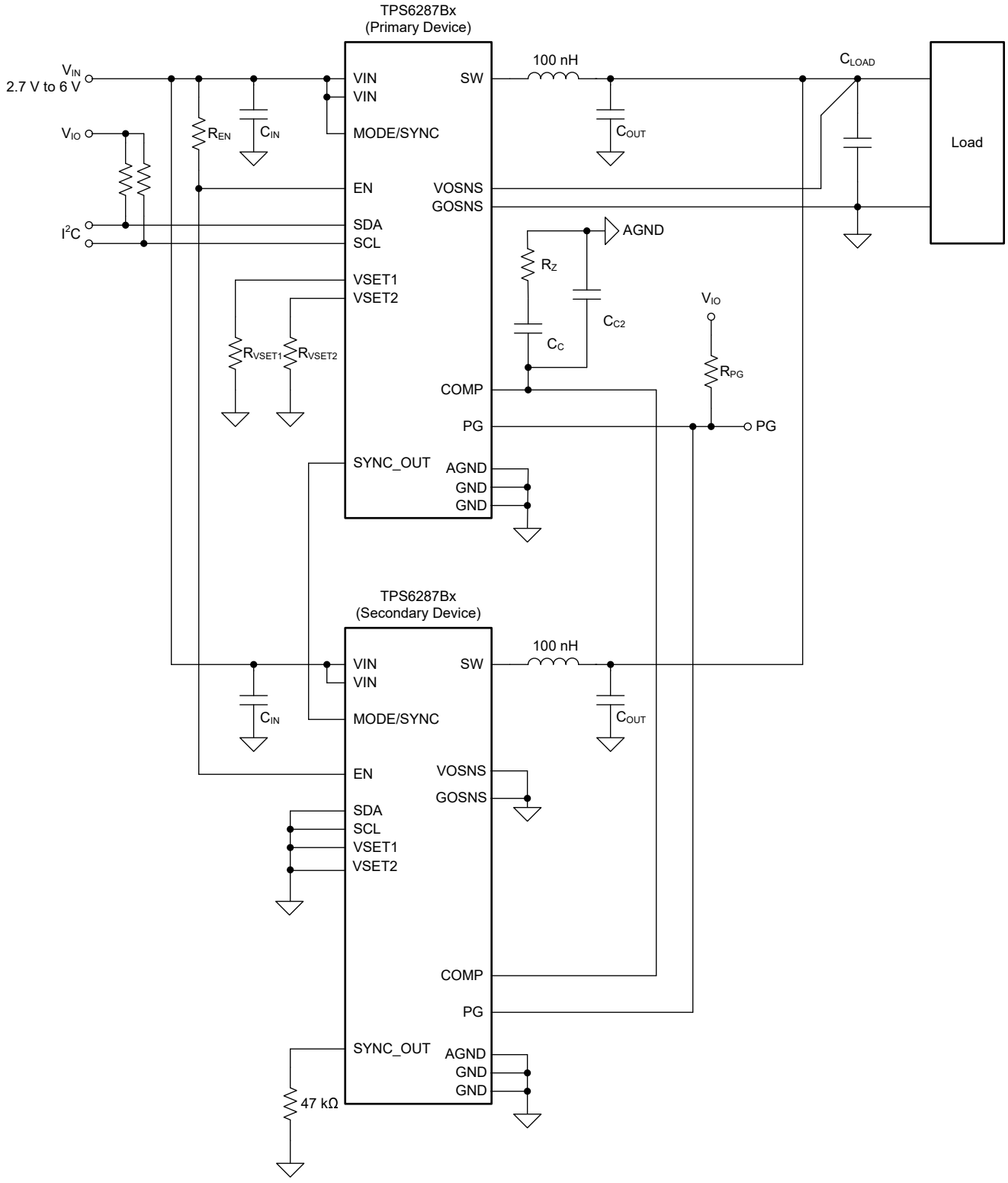


图 10-26. 堆叠两个器件，电流高达 50A

Copyright © 2025 Texas Instruments Incorporated

10.4.1 两个堆叠器件的设计要求

表 10-6 列出了该应用示例的运行参数。

表 10-6. 设计参数

符号	参数	值
V_{IN}	输入电压	3.3V
V_{OUT}	输出电压	0.75V
TOL_{VOUT}	应用允许的输出电压容差	±4%
TOL_{DC}	TPS6287B25 的输出电压容差（直流精度）	±0.8%
ΔI_{OUT}	输出电流负载阶跃	±24A
t_r	负载阶跃上升时间	1 µs
t_f	负载阶跃下降时间	1 µs
f_{SW}	开关频率	1.5MHz
L	电感	105nH
g_m	误差放大器跨导	1.5mS
τ	仿真电流时间常数	12.5 µs
k_{BW}	开关频率与转换器带宽之比（必须 ≥ 4）	4
N_Φ	相位数（堆叠器件数）	2
k_{COUT}	最小输出电容与最大输出电容之比（通常为 2）	2
R_{PG}	电源正常状态输出引脚上的上拉电阻器	10kΩ
R_{EN}	使能引脚上的上拉电阻器	22kΩ
R_{SCL}、R_{SDA}	SDA 和 SCL 上的上拉电阻器	680Ω

初步计算

对于 ±4% 的总允许输出电压容差和 ±0.8% 的最大直流误差，负载阶跃期间的允许输出电压容差由以下公式给出：

$$\Delta V_{OUT} = \pm V_{OUT} \times (TOL_{VOUT} - TOL_{DC}) \quad (22)$$

$$\Delta V_{OUT} = \pm 0.75 \times (0.04 - 0.008) = \pm 24\ mV \quad (23)$$

10.4.2 详细设计过程

10.4.2.1 选择补偿电阻器

包含两个转换器的堆栈的计算与单个器件类似，只是公式中添加了参数“相位数”N_Φ。使用方程式 24 来计算补偿电阻器 R_Z 的建议阻值：

$$R_Z = \frac{1}{g_m}\left(\frac{\pi \times \Delta I_{OUT} \times L}{4 \times \tau \times N_\phi \times \Delta V_{OUT}}\right)(1 + TOL_{IND}) \quad (24)$$

$$R_Z = \frac{1}{1.5 \times 10^{-3}}\left(\frac{\pi \times 24 \times 105 \times 10^{-9}}{4 \times 12.5 \times 10^{-6} \times 2 \times 24 \times 10^{-3}}\right)(1 + 0.2)\Omega = 3.382\ k\Omega \quad (25)$$

向上舍入后，E24 系列最接近的标准值是 3.3kΩ。

10.4.2.2 选择输出电容器

如果转换器保持在稳压状态，则所需的最小输出电容由以下公式给出：

$$C_{OUT(min)(reg)} = \left(\frac{\tau \times g_m \times R_Z}{2 \times \pi \times \frac{L}{N_\phi} \times \frac{f_{SW}}{4}} \right) \left(1 + \sqrt{TOL_{IND}{}^2 + TOL_{fSW}{}^2} \right) \quad (26)$$

$$C_{OUT(min)(reg)} = \left(\frac{12.5 \times 10^{-6} \times 1.5 \times 10^{-3} \times 3.3 \times 10^{3}}{2 \times \pi \times \frac{105 \times 10^{-9}}{2} \times \frac{1.5 \times 10^{6}}{4}} \right) \left(1 + \sqrt{20\%^2 + 10\%^2} \right) F = 612.7\ \mu F \quad (27)$$

如果转换器环路饱和，则最小输出电容由以下公式给出：

$$C_{OUT(min)(sat)} = \frac{1}{\Delta V_{OUT}} \left(\frac{\frac{L}{N_\phi} \times \left(\Delta I_{OUT} + \frac{I_{L(PP)}}{2} \right)^2}{2 \times V_{OUT}} - \frac{\Delta I_{OUT} \times t_t}{2} \right) (1 + TOL_{IND}) \quad (28)$$

$$C_{OUT(min)(sat)} = \frac{1}{24 \times 10^{-3}} \left(\frac{105 \times 10^{-9} \times \left(24 + \frac{1.84}{2} \right)^2}{2 \times 0.75} - \frac{24 \times 1 \times 10^{-6}}{2} \right) (1 + 20\%)\ F = 623\ \mu F \quad (29)$$

在本例中，选择 $C_{OUT(min)}$ = 623µF 作为两个值中的较大者，用于输出电容。

计算最坏情况下的元件值时，请使用上面计算得出的值作为所需的*最小* 输出电容。对于陶瓷电容器，在考虑容差、直流偏置、温度和老化影响的情况下，*标称* 电容通常是最小电容的两倍。因此，在本例中，标称电容为 1246µF。

10.4.2.3 选择补偿电容器 C_C

$$BW = \frac{\tau \times g_m \times R_Z}{2 \times \pi \times \frac{L}{N_\emptyset} \times C_{OUT,min} \times k_{COUT}} \quad (30)$$

$$BW = \frac{12.5 \times 10^{-6} \times 1.5 \times 10^{-3} \times 3.3 \times 10^{3}}{2 \times \pi \times \frac{105 \times 10^{-9}}{2} \times 623 \times 10^{-6} \times 2} = 150.5\ kHz \quad (31)$$

接下来，计算 C_C：

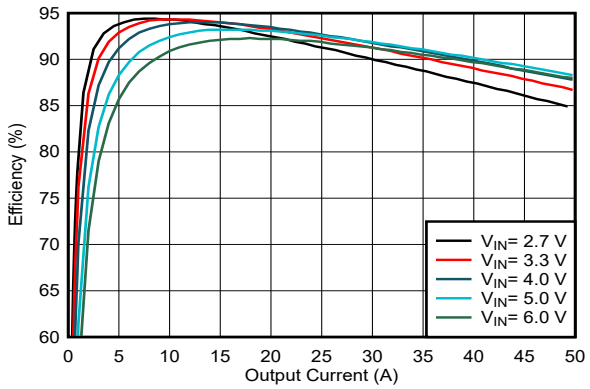
$$C_C = \frac{k_{BW}}{2 \times \pi \times BW \times R_Z} \quad (32)$$

$$C_C = \frac{4}{2 \times \pi \times 150.5 \times 10^{3} \times 3.3 \times 10^{3}} = 1.282\ nF \quad (33)$$

E12 系列最接近的标准值为 1.5nF。

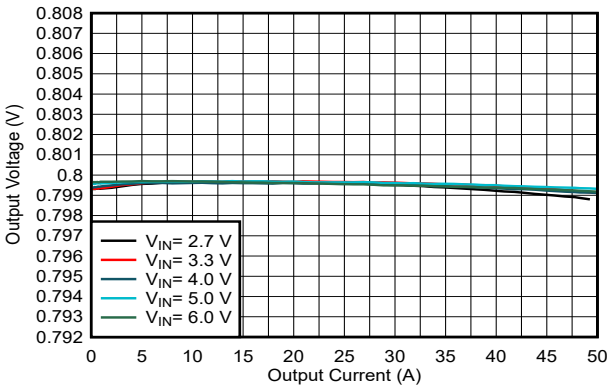
Copyright © 2025 Texas Instruments Incorporated

10.4.3 两个堆叠器件的应用曲线



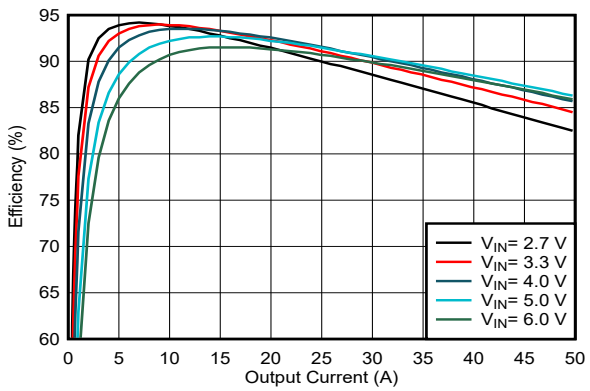
V_{OUT} = 0.8V PWM T_A = 25°C

图 10-27. 效率与输出电流之间的关系



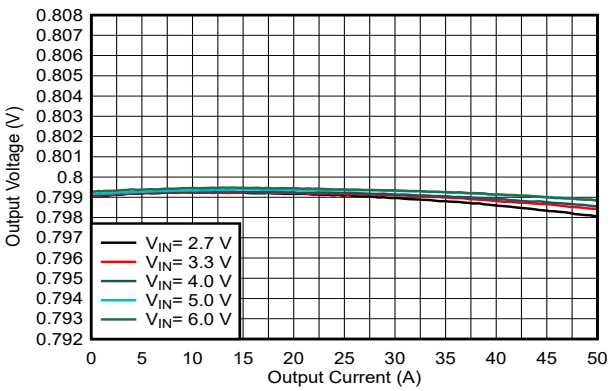
V_{OUT} = 0.8V PWM T_A = 25°C

图 10-28. 输出电压与输出电流间的关系



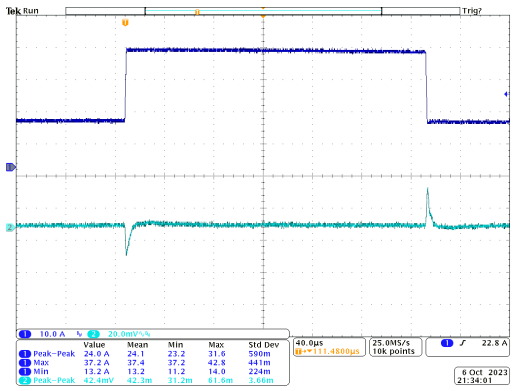
V_{OUT} = 0.8V PWM T_A = 85°C

图 10-29. 效率与输出电流之间的关系



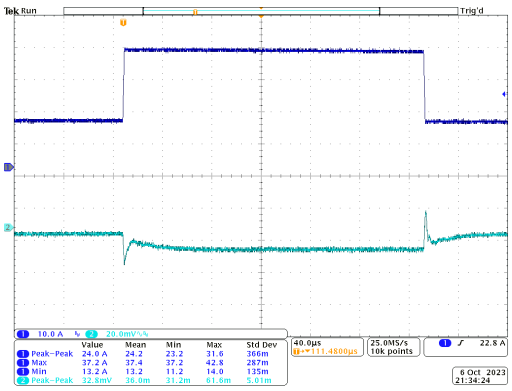
V_{OUT} = 0.8V PWM T_A = 85°C

图 10-30. 输出电压与输出电流间的关系



V_{OUT} = 0.75V PWM；TPS6287B25 T_A = 25°C
压降禁用
V_{IN} = 5V Iout = 13.0A 至 37.0A 至 13.0A

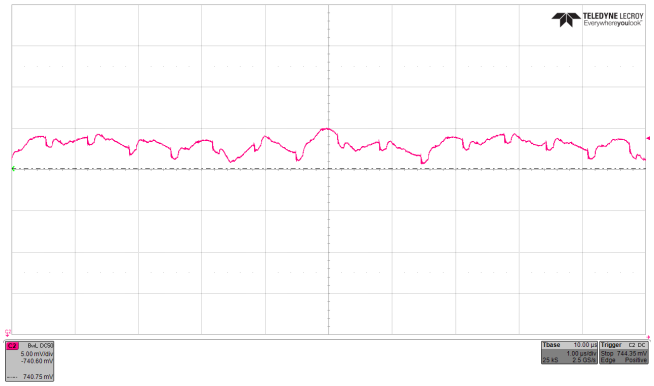
图 10-31. 负载瞬态响应



V_{OUT} = 0.75V PWM；TPS62876 压 T_A = 25°C
降启用
V_{IN} = 5V Iout = 13.0A 至 37.0A 至 13.0A

图 10-32. 负载瞬态响应

Copyright © 2025 Texas Instruments Incorporated



V_{OUT} = 0.75V
V_{IN} = 5V
PWM
T_A = 25°C
R_{LOAD} = 20mΩ

图 10-33. 输出电压纹波

Copyright © 2025 Texas Instruments Incorporated

10.5 关于在堆叠配置中使用三个 TPS6287B25 的典型应用

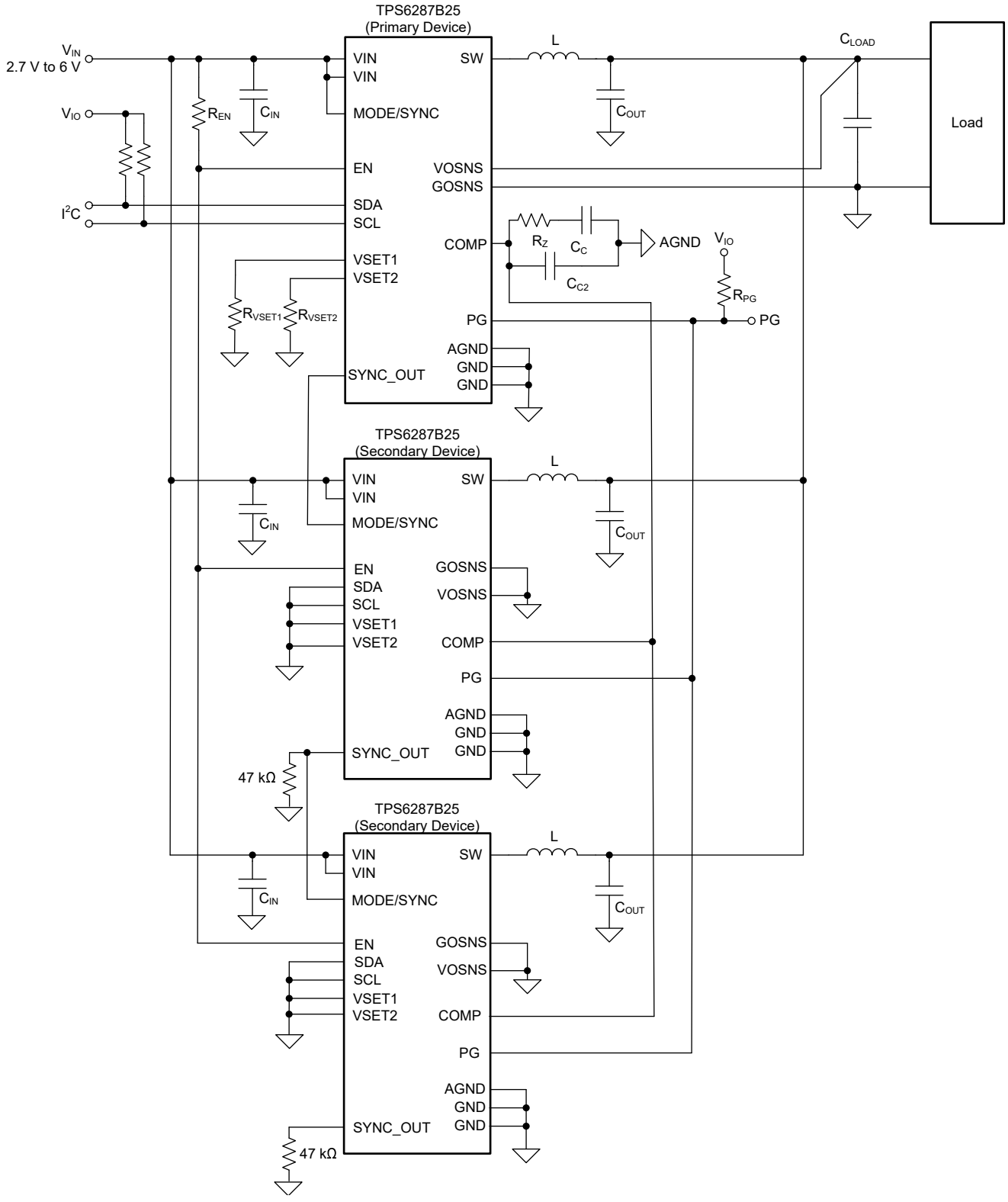


图 10-35. 堆叠三个器件

10.5.1 应用曲线

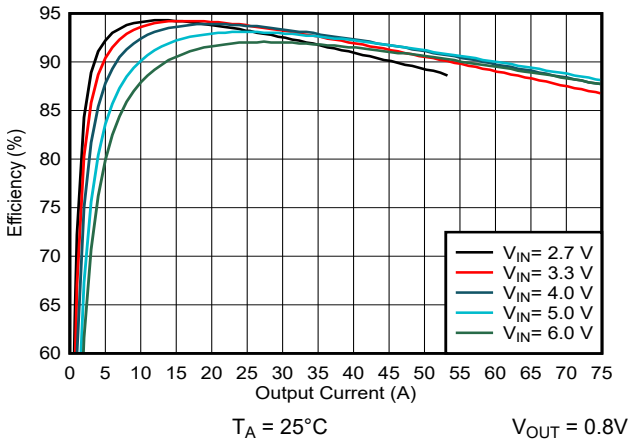


图 10-36. 效率与输出电流之间的关系

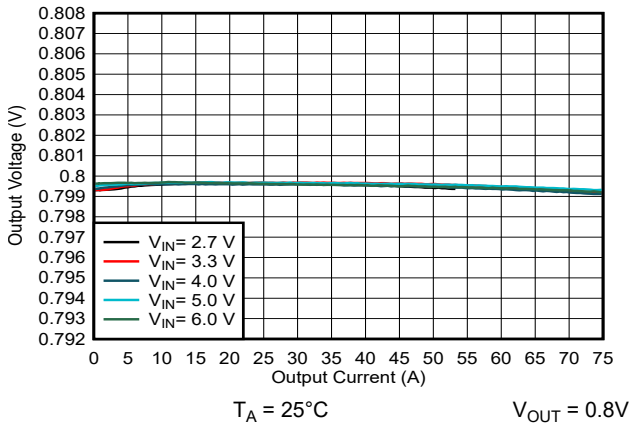


图 10-37. 输出电压与输出电流间的关系

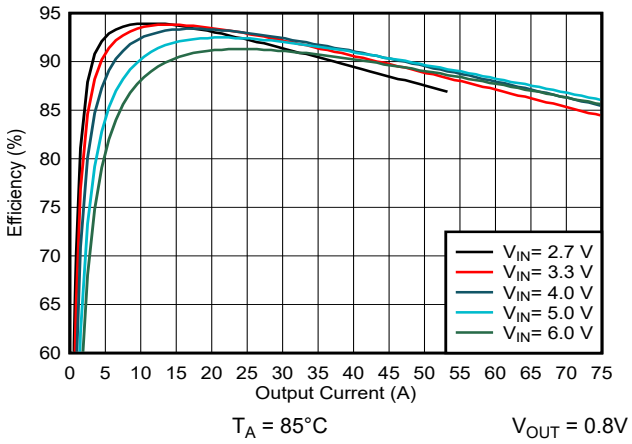


图 10-38. 效率与输出电流之间的关系

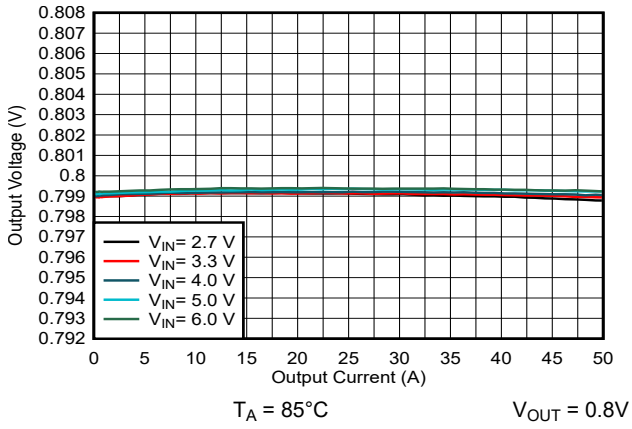


图 10-39. 输出电压与输出电流间的关系

10.6 电源相关建议

TPS6287Bxx 器件系列对输入电源没有特殊要求。必须根据 TPS6287Bxx 的电源电压、输出电压和输出电流来确定输入电源输出电流的额定值。

10.7 布局

要实现 TPS6287Bxx 器件能够提供的性能，需要采用正确的 PDN 和 PCB 设计。因此，TI 建议用户对设计进行电源完整性分析。有大量市售的电源完整性软件工具，用户可以使用这些工具针对 PCB 布局和无源器件对性能的影响进行建模。

除了使用电源完整性工具外，TI 还建议遵循以下基本原则：

- 将输入电容器靠近 VIN 和 GND 引脚放置。从最靠近 VIN 和 GND 引脚的最小电容器开始按照尺寸递增的顺序放置输入电容器。对封装的两个 VIN-GND 引脚对使用相同的布局，以从蝶形配置中获得最大收益。
- 将电感器放置在靠近器件的位置，并使 SW 节点保持较小。
- 将外露散热焊盘和器件的 GND 引脚连接在一起。使用多个散热过孔将器件的裸露散热焊盘连接到一个或多个接地平面（TI 的 EVM 使用九个 150µm 散热过孔）。
- 使用多个电源平面和接地平面。

Copyright © 2025 Texas Instruments Incorporated

- 在主器件上将 VOSNS 和 GOSNS 遥感线路作为差分对进行布线，并将其连接到 PDN 的最低阻抗点。如果所需的连接点不是 PDN 的最低阻抗点，请优化 PDN，直到所需连接点为 PDN 的最低阻抗点为止。请勿将 VOSNS 和 GOSNS 排布放到任何开关节点附近。
- 在 COMP 和 AGND 之间连接补偿元件。请勿将补偿元件直接连接至电源接地端。
- 如果可能，请将输出电容器均匀分布在 TPS6287Bxx 器件和负载点之间，而不是将其全部放置在一处。
- 使用多个过孔将每个电容器焊盘连接到电源平面和接地平面（TI 的 EVM 通常在每个焊盘上使用四个过孔）。
- 使用大量拼接过孔，以确保在不同电源平面和接地平面之间实现低阻抗连接。

10.7.1 布局指南

图 10-40 显示了该器件的一个评估模块的顶层。该图展示了前面列出的 PCB 布局原则的实际实施。用户可以在评估模块用户指南 *TPS6287B25 降压转换器评估模块用户指南* 中找到该 PCB 中使用的所有层的整套图。

10.7.2 布局示例

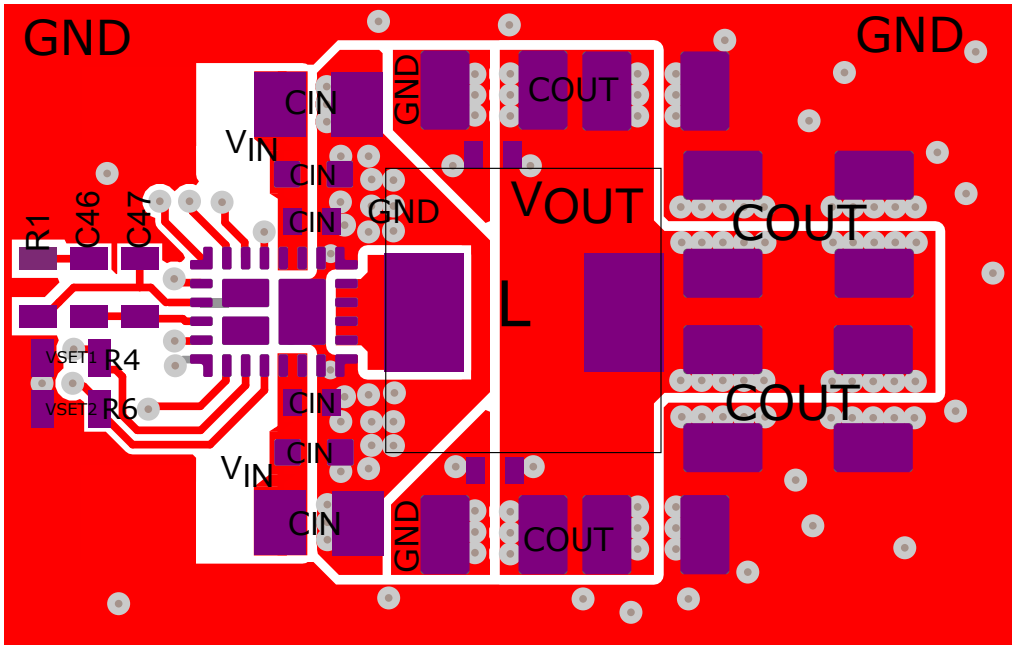


图 10-40. TPS6287B25 EVM 顶层

11 器件和文档支持

11.1 文档支持

11.1.1 相关文档

请参阅以下相关文档：

德州仪器 (TI)， *TPS6287B25 降压转换器评估模块* EVM 用户指南

11.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

11.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

11.4 商标

I2C™ is a trademark of NXP Semiconductors.
TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

11.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

11.6 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

12 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision D (April 2025) to Revision E (October 2025)	Page
• 向说明中添加了 VSET3、VSET4 和 FSET 引脚	19
• 更新了器件名称	46

Changes from Revision C (October 2024) to Revision D (April 2025)	Page
• 在*器件选项*表中添加了 TPS6287B10VA1WRZVR	3
• 将*补偿 (COMP)* 中的“GND”更改为“AGND”	25
• 将*应用曲线*中的效率、安全工作区和输出电压精度图更新为输出电流最高 30A	49

Copyright © 2025 Texas Instruments Incorporated

13 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS6287B10HA0WRZVR	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B10HA0
TPS6287B10HA0WRZVR.A	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B10HA0
TPS6287B10LA0WRZVR	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B10LA0
TPS6287B10LA0WRZVR.A	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B10LA0
TPS6287B10VA0WRZVR	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B10VA0
TPS6287B10VA0WRZVR.A	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B10VA0
TPS6287B10VA1WRZVR	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B10VA1
TPS6287B10VA1WRZVR.A	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B10VA1
TPS6287B15HA0WRZVR	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B15HA0
TPS6287B15HA0WRZVR.A	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B15HA0
TPS6287B15JE2WRZVR	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B15JE2
TPS6287B15JE2WRZVR.A	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B15JE2
TPS6287B15LA0WRZVR	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B15LA0
TPS6287B15LA0WRZVR.A	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B15LA0
TPS6287B15VA0WRZVR	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B15VA0
TPS6287B15VA0WRZVR.A	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B15VA0

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS6287B20HA0WRZVR	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B20HA0
TPS6287B20HA0WRZVR.A	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B20HA0
TPS6287B20JE2WRZVR	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B20JE2
TPS6287B20JE2WRZVR.A	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B20JE2
TPS6287B20LA0WRZVR	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B20LA0
TPS6287B20LA0WRZVR.A	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B20LA0
TPS6287B20VA0WRZVR	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B20VA0
TPS6287B20VA0WRZVR.A	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B20VA0
TPS6287B25HA0WRZVR	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B25HA0
TPS6287B25HA0WRZVR.A	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B25HA0
TPS6287B25JE2WRZVR	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B25JE2
TPS6287B25JE2WRZVR.A	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B25JE2
TPS6287B25LA0WRZVR	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B25LA0
TPS6287B25LA0WRZVR.A	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B25LA0
TPS6287B25VA0WRZVR	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B25VA0
TPS6287B25VA0WRZVR.A	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B25VA0
TPS6287B30LA0WRZVR	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B30LA0

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS6287B30LA0WRZVR.A	Active	Production	WQFN-FCRLF (RZV) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	7B30LA0

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

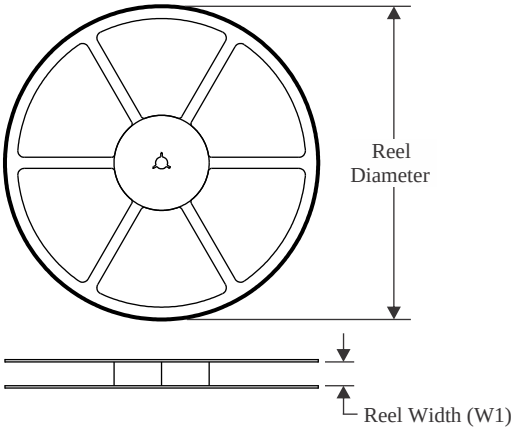
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

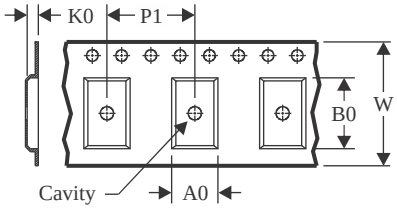
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

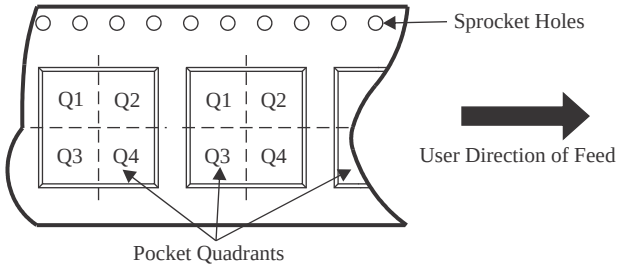


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

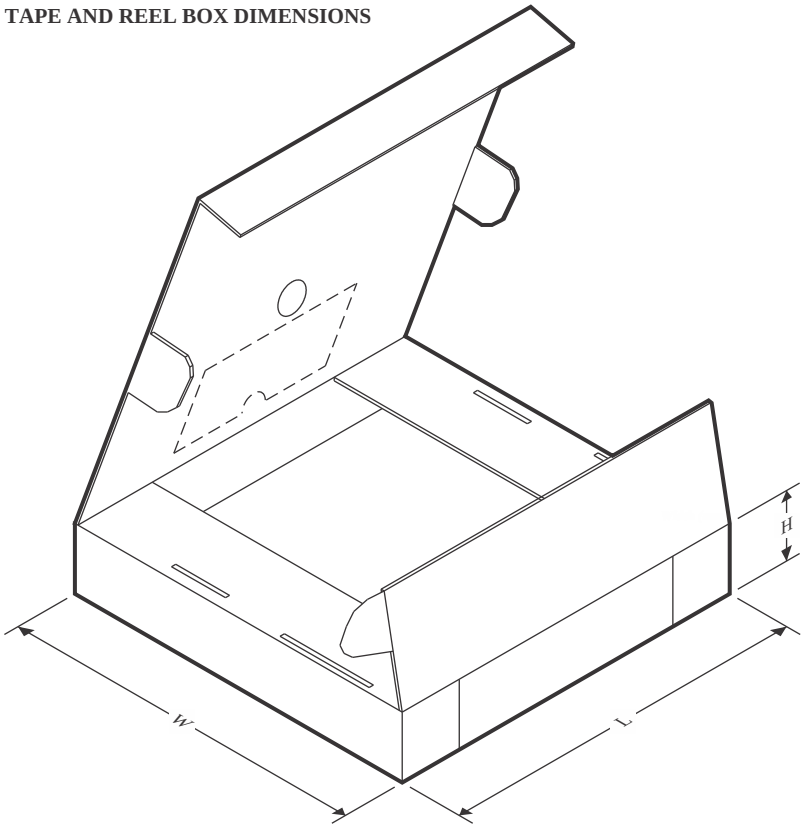


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS6287B10HA0WRZVR	WQFN-FCRLF	RZV	24	3000	330.0	12.4	3.3	4.4	0.8	8.0	12.0	Q1
TPS6287B10LA0WRZVR	WQFN-FCRLF	RZV	24	3000	330.0	12.4	3.3	4.4	0.8	8.0	12.0	Q1
TPS6287B10VA0WRZVR	WQFN-FCRLF	RZV	24	3000	330.0	12.4	3.3	4.4	0.8	8.0	12.0	Q1
TPS6287B10VA1WRZVR	WQFN-FCRLF	RZV	24	3000	330.0	12.4	3.3	4.4	0.8	8.0	12.0	Q1
TPS6287B15HA0WRZVR	WQFN-FCRLF	RZV	24	3000	330.0	12.4	3.3	4.4	0.8	8.0	12.0	Q1
TPS6287B15JE2WRZVR	WQFN-FCRLF	RZV	24	3000	330.0	12.4	3.3	4.4	0.8	8.0	12.0	Q1
TPS6287B15LA0WRZVR	WQFN-FCRLF	RZV	24	3000	330.0	12.4	3.3	4.4	0.8	8.0	12.0	Q1
TPS6287B15VA0WRZVR	WQFN-FCRLF	RZV	24	3000	330.0	12.4	3.3	4.4	0.8	8.0	12.0	Q1
TPS6287B20HA0WRZVR	WQFN-FCRLF	RZV	24	3000	330.0	12.4	3.3	4.4	0.8	8.0	12.0	Q1

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS6287B20JE2WRZVR	WQFN-FCRLF	RZV	24	3000	330.0	12.4	3.3	4.4	0.8	8.0	12.0	Q1
TPS6287B20LA0WRZVR	WQFN-FCRLF	RZV	24	3000	330.0	12.4	3.3	4.4	0.8	8.0	12.0	Q1
TPS6287B20VA0WRZVR	WQFN-FCRLF	RZV	24	3000	330.0	12.4	3.3	4.4	0.8	8.0	12.0	Q1
TPS6287B25HA0WRZVR	WQFN-FCRLF	RZV	24	3000	330.0	12.4	3.3	4.4	0.8	8.0	12.0	Q1
TPS6287B25JE2WRZVR	WQFN-FCRLF	RZV	24	3000	330.0	12.4	3.3	4.4	0.8	8.0	12.0	Q1
TPS6287B25LA0WRZVR	WQFN-FCRLF	RZV	24	3000	330.0	12.4	3.3	4.4	0.8	8.0	12.0	Q1
TPS6287B25VA0WRZVR	WQFN-FCRLF	RZV	24	3000	330.0	12.4	3.3	4.4	0.8	8.0	12.0	Q1
TPS6287B30LA0WRZVR	WQFN-FCRLF	RZV	24	3000	330.0	12.4	3.3	4.4	0.8	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

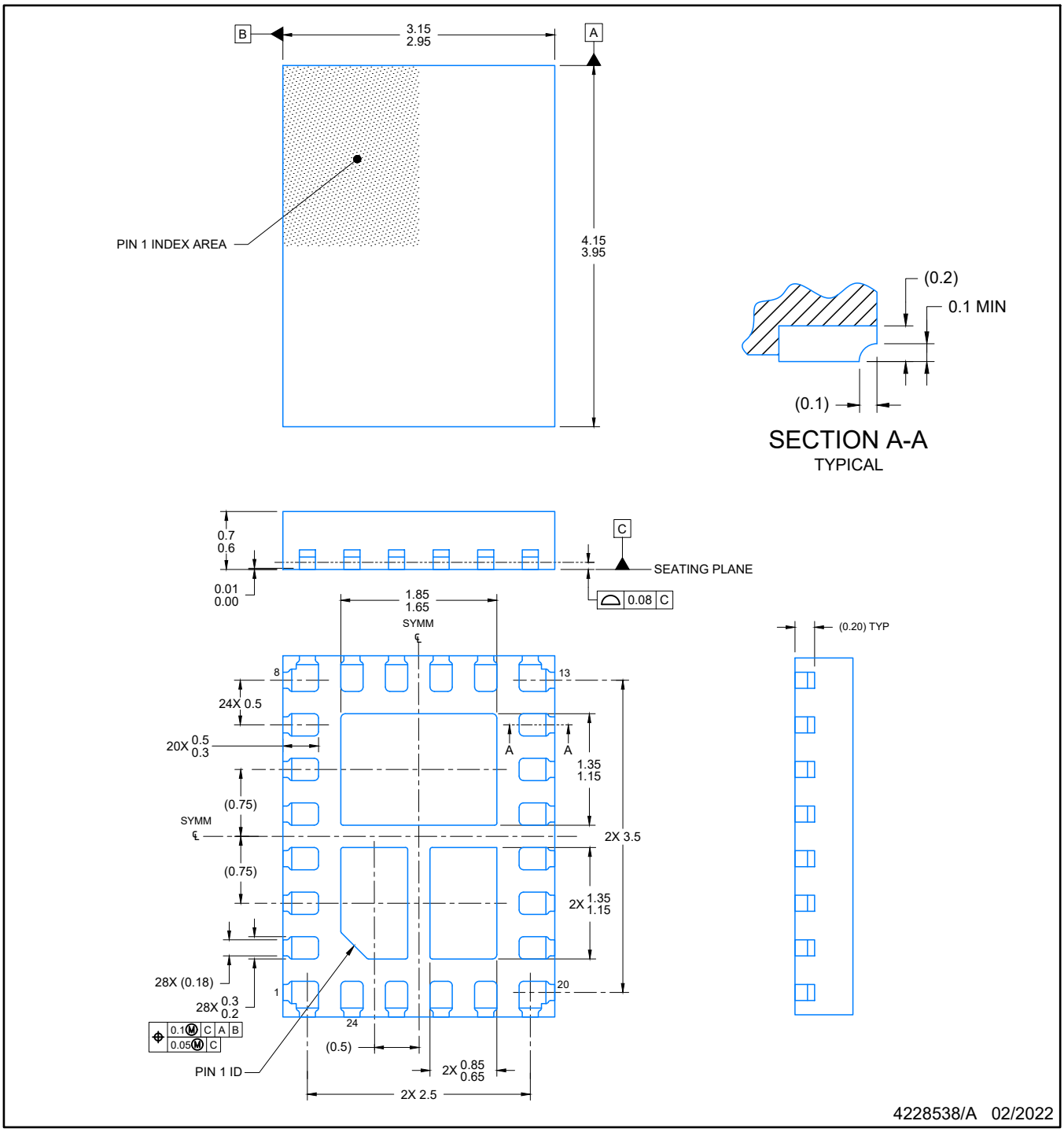
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS6287B10HA0WRZVR	WQFN-FCRLF	RZV	24	3000	338.0	355.0	50.0
TPS6287B10LA0WRZVR	WQFN-FCRLF	RZV	24	3000	338.0	355.0	50.0
TPS6287B10VA0WRZVR	WQFN-FCRLF	RZV	24	3000	338.0	355.0	50.0
TPS6287B10VA1WRZVR	WQFN-FCRLF	RZV	24	3000	338.0	355.0	50.0
TPS6287B15HA0WRZVR	WQFN-FCRLF	RZV	24	3000	338.0	355.0	50.0
TPS6287B15JE2WRZVR	WQFN-FCRLF	RZV	24	3000	338.0	355.0	50.0
TPS6287B15LA0WRZVR	WQFN-FCRLF	RZV	24	3000	338.0	355.0	50.0
TPS6287B15VA0WRZVR	WQFN-FCRLF	RZV	24	3000	338.0	355.0	50.0
TPS6287B20HA0WRZVR	WQFN-FCRLF	RZV	24	3000	338.0	355.0	50.0
TPS6287B20JE2WRZVR	WQFN-FCRLF	RZV	24	3000	338.0	355.0	50.0
TPS6287B20LA0WRZVR	WQFN-FCRLF	RZV	24	3000	338.0	355.0	50.0
TPS6287B20VA0WRZVR	WQFN-FCRLF	RZV	24	3000	338.0	355.0	50.0
TPS6287B25HA0WRZVR	WQFN-FCRLF	RZV	24	3000	338.0	355.0	50.0
TPS6287B25JE2WRZVR	WQFN-FCRLF	RZV	24	3000	338.0	355.0	50.0
TPS6287B25LA0WRZVR	WQFN-FCRLF	RZV	24	3000	338.0	355.0	50.0
TPS6287B25VA0WRZVR	WQFN-FCRLF	RZV	24	3000	338.0	355.0	50.0
TPS6287B30LA0WRZVR	WQFN-FCRLF	RZV	24	3000	338.0	355.0	50.0

PACKAGE OUTLINE

RZV0024A

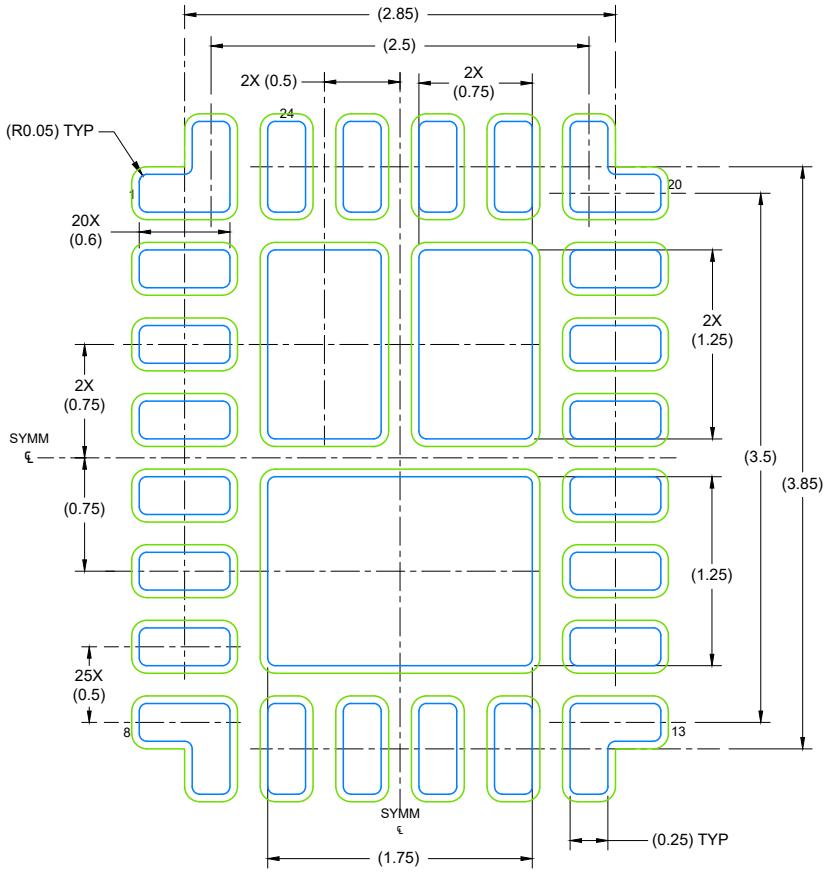
WQFN-FCRLF - 0.7 mm max height

PLASTIC QUAD FLAT PACK- NO LEAD

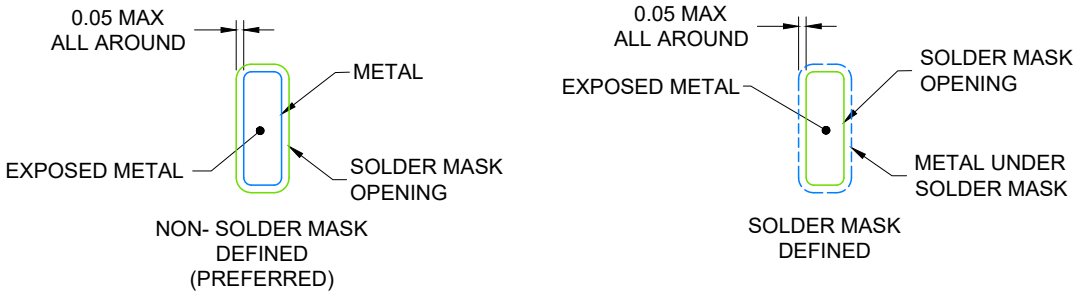


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X

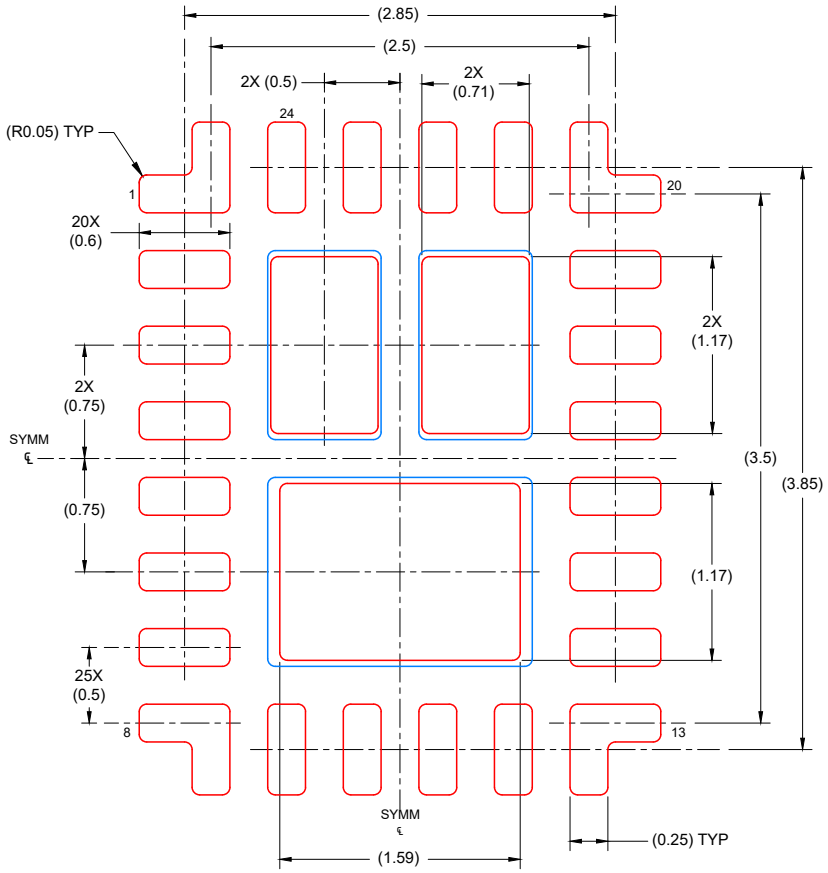


SOLDER MASK DETAILS

4228538/A 02/2022

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL

SCALE: 15X

4228538/A 02/2022

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月