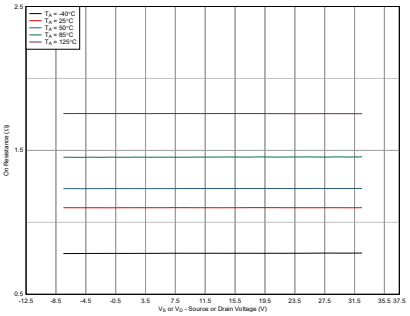
TMUX7612 具有 1.8V 逻辑电平的 50V、低 RON、1:1 (SPST)、4 通道精密开关

1 特性

- 双电源电压范围：±4.5V 至 ±25 V
- 单电源电压范围：4.5V 至 50V
- 非对称双电源支持（例如：V_{DD} = 37.5V，V_{SS} = -12.5V）
- 兼容 1.8V 逻辑电平
- 精密性能：
  - 低导通电阻：1.1Ω（典型值）
  - 低电容：27pF（典型值）
  - 超低导通电阻平坦度：0.0003Ω（典型值）
  - 大电流支持：470mA（最大值）
  - 低导通漏电流：3.7pA（典型值），0.3nA（最大值）
  - 低关断漏电流：30pA（典型值），0.15nA（最大值）
  - 超低电荷注入：2pC（典型值）
- 工作温度范围：-40°C 至 +125°C
- 轨到轨运行
- 双向运行
- 先断后合开关

2 应用

- 半导体测试设备
- SSR 和光继电器替代产品
- 自动测试设备
- LCD 测试设备
- 记忆测试设备
- 可编程逻辑控制器 (PLC)
- 工厂自动化和控制
- 仪表：实验、分析、便携
- 数据采集系统 (DAQ)
- 光学测试设备



V_{DD} = 37.5V，V_{SS} = -12.5V

导通电阻与源极或漏极电压之间的关系

3 说明

TMUX7612 是互补金属氧化物半导体 (CMOS) 开关器件，具有四个独立可选的 1:1 单极单掷 (SPST) 开关通道。该器件支持单电源（4.5V 至 50V）、双电源（±4.5V 至 ±25 V）或非对称电源（例如，V_{DD} = 37.5V，V_{SS} = –12.5V）。TMUX7612 可支持源极 (Sx) 和漏极 (Dx) 引脚上 V_{SS} 到 V_{DD} 范围的双向模拟和数字信号。

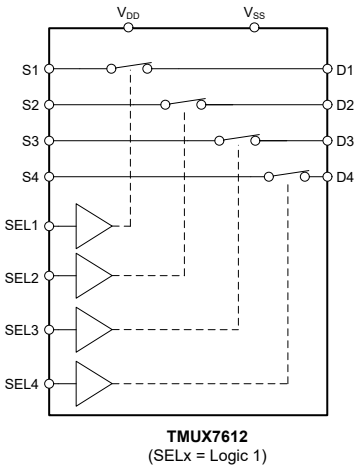
TMUX7612 的开关通过 SELx 引脚上适当的逻辑控制输入控制。TMUX7612 具有特殊架构，可实现超低电荷注入。此特性有助于防止器件的控制输入与模拟输出之间出现不必要的耦合，并减少交流噪声和失调电压误差。

TMUX7612 是精密开关和多路复用器系列器件，具有非常低的导通和关断漏电流，因此可用于高精度测量应用。

封装信息

器件型号	封装(1)	封装尺寸(2)
TMUX7612	PW（TSSOP，16）	5mm × 6.4mm
	RUM（WQFN，16）	4mm × 4mm

(1) 如需了解所有可用封装，请参阅数据表末尾的封装选项附录。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



TMUX7612
(SELx = Logic 1)

TMUX7612 方框图

本资源的原文使用英文撰写。为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性 1
2 应用 1
3 说明 1
4 引脚配置和功能 3
5 规格 4
5.1 绝对最大额定值 4
5.2 ESD 等级 4
5.3 热性能信息 5
5.4 流经开关的源极或漏极电流 5
5.5 建议运行条件 5
5.6 电气特性（全局） 6
5.7 电气特性（±15V 双电源） 7
5.8 开关特性（±15V 双电源） 9
5.9 电气特性（±20V 双电源） 10
5.10 开关特性（±20V 双电源） 12
5.11 电气特性（+37.5V/-12.5V 双电源） 13
5.12 开关特性（+37.5V/-12.5V 双电源） 15
5.13 电气特性（12V 单电源） 16
5.14 开关特性（12V 单电源） 17
5.15 典型特性 18
6 参数测量信息 22
6.1 导通电阻 22
6.2 关断漏电流 22
6.3 导通漏电流 23
6.4 t_{ON} 和 t_{OFF} 时间 23
6.5 传播延迟 24
6.6 电荷注入 25
6.7 关断隔离 25
6.8 通道-通道串扰 26
6.9 带宽 26
6.10 THD + 噪声 27
6.11 电源抑制比 (PSRR) 27
7 详细说明 28
7.1 概述 28
7.2 功能方框图 28
7.3 特性说明 28
7.4 器件功能模式 29
8 应用和实施 31
8.1 应用信息 31
8.2 典型应用 31
8.3 散热注意事项 33
8.4 电源相关建议 34
8.5 布局 34
9 器件和文档支持 36
9.1 文档支持 36
9.2 接收文档更新通知 36
9.3 支持资源 36
9.4 商标 36
9.5 静电放电警告 36
9.6 术语表 36
10 修订历史记录 36
11 机械、封装和可订购信息 36
11.1 卷带包装信息 37
11.2 机械数据 39

Copyright © 2025 Texas Instruments Incorporated

4 引脚配置和功能

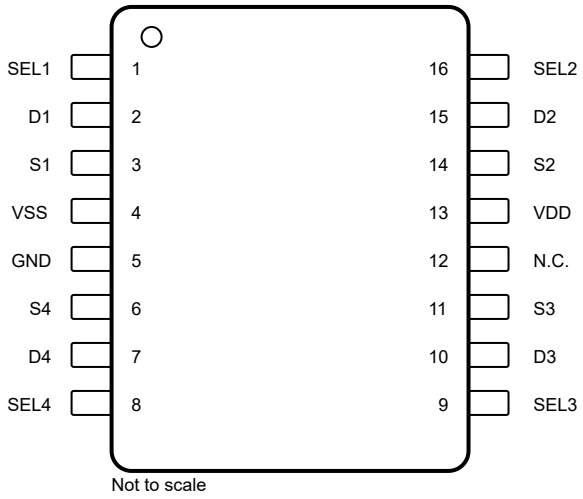


图 4-1. PW 封装，16 引脚 TSSOP（顶视图）

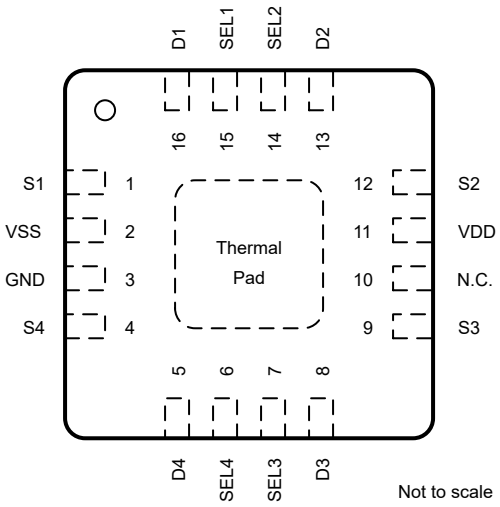


图 4-2. RUM 封装，16 引脚 WQFN（顶视图）

表 4-1. 引脚功能

引脚			类型(1)	说明
名称	TSSOP	WQFN		
D1	2	16	I/O	漏极引脚 1。可以是输入或输出。
D2	15	13	I/O	漏极引脚 2。可以是输入或输出。
D3	10	8	I/O	漏极引脚 3。可以是输入或输出。
D4	7	5	I/O	漏极引脚 4。可以是输入或输出。
GND	5	3	P	接地 (0V) 基准。
N.C.	12	10	—	无内部连接。可短接到 GND 或保持悬空
S1	3	1	I/O	源极引脚 1。可以是输入或输出。
S2	14	12	I/O	源极引脚 2。可以是输入或输出。
S3	11	9	I/O	源极引脚 3。可以是输入或输出。
S4	6	4	I/O	源极引脚 4。可以是输入或输出。
SEL1	1	15	I	逻辑控制输入 1，具有内部下拉电阻。控制通道 1 的状态，如表 7-1 所示。
SEL2	16	14	I	逻辑控制输入 2，具有内部下拉电阻。控制通道 2 的状态，如表 7-1 所示。
SEL3	9	7	I	逻辑控制输入 3，具有内部下拉电阻。控制通道 3 的状态，如表 7-1 所示。
SEL4	8	6	I	逻辑控制输入 4，具有内部下拉电阻。控制通道 4 的状态，如表 7-1 所示。
VDD	13	11	P	正电源。该引脚是正电源电势最高的引脚。为了可靠运行，在 VDD 和 GND 之间连接一个 0.1μF 至 10μF 的去耦电容器
VSS	4	2	P	负电源。该引脚是负电源电势最高的引脚。为了实现可靠运行，应在 VSS 和 GND 之间连接一个 0.1μF 至 10μF 的去耦电容器。在单电源应用中，该引脚应接地。
散热焊盘			—	外露散热焊盘在内部进行连接。建议将焊盘连接至 VSS 以获得出色性能。

(1) I = 输入，O = 输出，I/O = 输入和输出，P = 电源。

Copyright © 2025 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1) (2)

		最小值	最大值	单位
V_{DD} – V_{SS}	电源电压		53	V
V_{DD}		-0.5	53	V
V_{SS}		-32	0.5	V
V_{SEL}	逻辑电源电压	-0.5	53	V
I_{SEL}	逻辑控制输入引脚电流（SEL 引脚）	-30	30	mA
V_S 或 V_D	源极或漏极电压（Sx、Dx）	V_{SS} – 0.5	V_{DD}+0.5	V
I_{IK}	二极管钳位电流(3)	-30	30	mA
I_S 或 $I_{D\ (CONT)}$	源极或漏极电流（Sx、Dx）		I_{DC} + 10%(4)	mA
T_A	环境温度	-55	150	°C
T_{stg}	贮存温度	-65	150	°C
T_J	结温		150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 除非另有说明，否则所有电压均以接地为基准。
(3) 引脚被二极管钳制至电源轨。过压信号的电压和电流必须限制在最大额定值内。
(4) 有关 I_{DC} 规格，请参阅*源极或漏极电流*表。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚(1)	±3000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准，所有引脚(2)	±1500	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

Copyright © 2025 Texas Instruments Incorporated

5.3 热性能信息

热指标(1)		TMUX7612		单位
		RUM (QFN)	PW (TSSOP)	
		16 引脚	16 引脚	
$R_{\theta JA}$	结至环境热阻	42.8	99.3	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	27.9	27.7	°C/W
$R_{\theta JB}$	结至电路板热阻	17.9	46.5	°C/W
Ψ_{JT}	结至顶部特征参数	0.3	1.3	°C/W
Ψ_{JB}	结至电路板特征参数	17.9	45.7	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	3.8	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用报告。

5.4 流经开关的源极或漏极电流

流经开关的电流	测试条件	T_J = 25°C	T_J = 50°C	T_J = 85°C	T_J = 105°C	T_J = 125°C	T_J = 135°C	T_J = 150°C	单位
I_{DC} (1)	V_{SS} 至 V_{DD} - 2.5V	470	470	470	309	143	100	60	mA
I_{peak} (2)	V_{SS} 至 V_{DD} - 2.5V	470	470	470	470	470	470	470	mA

(1) 有关更多详细信息，请参阅 ***散热注意事项*** 一节
(2) 1ms 的脉冲电流，占空比为 10%

5.5 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

			最小值	标称值	最大值	单位
V_{DD} – V_{SS} (1)	电源电压差		4.5		50	V
V_{DD}	正电源电压		4.5		50	V
V_S 或 V_D	信号路径输入/输出电压（源极或漏极引脚）（Sx、D）		V_{SS}		V_{DD}	V
V_{SEL}	逻辑电源电压	逻辑电源电压	0		44	V
I_S 或 $I_{D\ (CONT)}$	源极或漏极连续电流（Sx、D）				I_{DC} (2)	mA
T_A	环境温度		-40		125	°C

(1) 只要满足 4.5V ≤ (V_{DD} – V_{SS}) ≤ 50V 以及最小 V_{DD} 条件，V_{DD} 和 V_{SS} 就可以是任意值。
(2) 有关 I_{DC} 规格，请参阅流经开关的*源极或漏极电流*表。

Copyright © 2025 Texas Instruments Incorporated

5.6 电气特性（全局）

典型值在 V_{DD} = +15V、V_{SS} = -15V、V_L = 3.3V、T_A = 25℃ 的条件下测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
逻辑输入							
V_{IH}	逻辑电压高电平		-40°C 至 +125°C	1.3		44	V
V_{IL}	逻辑电压低电平		-40°C 至 +125°C	0		0.8	V
I_{IH}	输入漏电流		-40°C 至 +125°C		0.005	2	μA
I_{IL}	输入漏电流		-40°C 至 +125°C	-2	-0.005		μA
T_{SD}	热关断				165		°C
T_{SD_HYST}	热关断迟滞				15		°C
C_{IN}	逻辑输入电容		-40°C 至 +125°C		4		pF

Copyright © 2025 Texas Instruments Incorporated

5.7 电气特性（±15V 双电源）

V_{DD} = +15V ± 10%，V_{SS} = –15V ± 10%，GND = 0V（除非另有说明）
典型值在 V_{DD} = +15V、V_{SS} = –15V、T_A = 25°C 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
模拟开关							
R_{ON}	导通电阻	V_S = -10V 至 +10V I_D = -10mA	25°C		1.1	1.4	Ω
			-40°C 至 +50°C			1.6	
			-40°C 至 +85°C			1.8	
			-40°C 至 +125°C			2.2	
ΔR_{ON}	通道间的导通电阻不匹配	V_S = -10V 至 +10V I_D = -10mA	25°C		0.005		Ω
			-40°C 至 +50°C			0.045	
			-40°C 至 +85°C			0.055	
			-40°C 至 +125°C			0.060	
$R_{ON\ FLAT}$	导通电阻平坦度	V_S = -10V 至 +10V I_D = -10mA	25°C		0.0003		Ω
			-40°C 至 +50°C			0.045	
			-40°C 至 +85°C			0.055	
			-40°C 至 +125°C			0.060	
$R_{ON\ DRIFT}$	导通电阻漂移	V_S = 0V，I_S = –10mA	-40°C 至 +125°C		0.006		Ω/°C
$I_{S(OFF)}$	源极关断漏电流(1)	V_{DD} = 16.5V，V_{SS} = -16.5V 开关状态为关断 V_S = +10V/-10V V_D = -10V/10V	25°C	-0.15	0.03	0.15	nA
			-40°C 至 +50°C	-0.3		0.3	
			-40°C 至 +85°C	-0.65		0.65	
			-40°C 至 +125°C	-4		4	
$I_{D(OFF)}$	漏极关断漏电流(1)	V_{DD} = 16.5V，V_{SS} = -16.5V 开关状态为关断 V_S = +10V/-10V V_D = -10V/10V	25°C	-0.15	0.03	0.15	nA
			-40°C 至 +50°C	-0.3		0.3	
			-40°C 至 +85°C	-0.65		0.65	
			-40°C 至 +125°C	-4		4	
$I_{S(ON)}$ $I_{D(ON)}$	通道导通漏电流(2)	V_{DD} = 16.5V，V_{SS} = -16.5V 开关状态为导通 V_S = V_D = ±10V	25°C	-0.3	0.0037	0.3	nA
			-40°C 至 +50°C	-0.4		0.4	
			-40°C 至 +85°C	-0.55		0.55	
			-40°C 至 +125°C	-4		4	
$\Delta I_{S(ON)}$ $\Delta I_{D(ON)}$	通道之间的漏电流不匹配(2)	V_{DD} = 16.5V，V_{SS} = -16.5V 开关状态为导通 V_S = V_D = ±10V	25°C		10		pA
			-40°C 至 +50°C		13		
			-40°C 至 +85°C		22		
			-40°C 至 +125°C		32		
电源							
I_{DDQ}	V_{DD} 静态电源电流	V_{DD} = 16.5V，V_{SS} = -16.5V 所有开关均关闭	25°C		35	45	µA
			-40°C 至 +85°C			55	
			-40°C 至 +125°C			65	
I_{DD}	V_{DD} 电源电流	V_{DD} = 16.5V，V_{SS} = -16.5V 所有开关均打开	25°C		435	480	µA
			-40°C 至 +85°C			520	
			-40°C 至 +125°C			545	
I_{SSQ}	V_{SS} 静态电源电流	V_{DD} = 16.5V，V_{SS} = -16.5V 所有开关均关闭	25°C		15	20	µA
			-40°C 至 +85°C			25	
			-40°C 至 +125°C			40	

Copyright © 2025 Texas Instruments Incorporated

5.7 电气特性（±15V 双电源）（续）

V_{DD} = +15V ± 10%，V_{SS} = –15V ± 10%，GND = 0V（除非另有说明）
典型值在 V_{DD} = +15V、V_{SS} = –15V、T_A = 25°C 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
I_{SS}	V_{SS} 电源电流	V_{DD} = 16.5V，V_{SS} = -16.5V 所有开关均打开	25°C		340	380	μA
			-40°C 至 +85°C			410	
			-40°C 至 +125°C			425	

(1) 当 V_S 为正时，V_D 为负，或当 V_S 为负时，V_D 为正。
(2) 当 V_S 处于电压电势时，V_D 处于浮动状态，或当 V_D 处于电压电势时，V_S 处于浮动状态。

Copyright © 2025 Texas Instruments Incorporated

5.8 开关特性（±15V 双电源）

V_{DD} = +15V ± 10%，V_{SS} = -15V ± 10%，GND = 0V（除非另有说明）
典型值在 V_{DD} = +15V，V_{SS} = -15V，T_A = 25°C 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
t_{ON}	控制输入的开通时间	V_S = 10V R_L = 300Ω，C_L = 35pF	25°C		2.0	2.5	μs
			-40°C 至 +85°C			2.75	μs
			-40°C 至 +125°C			3	μs
t_{OFF}	控制输入的关断时间	V_S = 10V R_L = 300Ω，C_L = 35pF	25°C		1.7	2.2	μs
			-40°C 至 +85°C			2.5	μs
			-40°C 至 +125°C			3	μs
t_{BBM}	先断后合延时时间	V_S = 10V， R_L = 300Ω，C_L = 35pF	25°C		310		ns
			-40°C 至 +85°C	125			ns
			-40°C 至 +125°C	125			ns
Q_{INJ}	电荷注入	V_S = 0V，C_L = 100pF	25°C		-2		pC
O_{ISO}	关断隔离	R_L = 50Ω，C_L = 5pF V_S = 200mV$_{RMS}$，V_{BIAS} = 0V，f = 100kHz	25°C		-105		dB
O_{ISO}	关断隔离	R_L = 50Ω，C_L = 5pF V_S = 200mV$_{RMS}$，V_{BIAS} = 0V，f = 1MHz	25°C		-74		dB
X_{TALK}	串扰	R_L = 50Ω，C_L = 5pF V_S = 200mV$_{RMS}$，V_{BIAS} = 0V，f = 100kHz	25°C		-114		dB
X_{TALK}	串扰	R_L = 50Ω，C_L = 5pF V_S = 200mV$_{RMS}$，V_{BIAS} = 0V，f = 1MHz	25°C		-105		dB
BW	-3dB 带宽	R_L = 50Ω，C_L = 5pF V_S = 200mV$_{RMS}$，V_{BIAS} = 0V	25°C		180		MHz
I_L	插入损耗	R_L = 50Ω，C_L = 5pF V_S = 200mV$_{RMS}$，V_{BIAS} = 0V，f = 1MHz	25°C		-0.095		dB
ACPSRR	交流电源抑制比	V_{PP} = 0.62V（V_{DD} 和 V_{SS}） R_L = 50Ω，C_L = 5pF， f = 1MHz	25°C		-80		dB
THD+N	总谐波失真 + 噪声	V_{PP} = 15V，V_{BIAS} = 0V R_L = 110Ω，C_L = 5pF， f = 20Hz 至 20kHz	25°C		0.0006		%
$C_{S(OFF)}$	源极关断电容接地	V_S = 0V，f = 1MHz	25°C		27		pF
$C_{D(OFF)}$	接地漏极关断电容	V_S = 0V，f = 1MHz	25°C		27		pF
$C_{S(ON)}$， $C_{D(ON)}$	接地导通电容	V_S = 0V，f = 1MHz	25°C		22		pF

Copyright © 2025 Texas Instruments Incorporated

5.9 电气特性（±20V 双电源）

V_{DD} = +20V ± 10%，V_{SS} = –20V ±10%，GND = 0V（除非另有说明）
典型值在 V_{DD} = +20V、V_{SS} = –20V、T_A = 25°C 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
模拟开关							
R_{ON}	导通电阻	V_S = -15V 至 +15V I_D = -10mA	25°C		1.1	1.4	Ω
			-40°C 至 +50°C			1.6	
			-40°C 至 +85°C			1.9	
			-40°C 至 +125°C			2.2	
ΔR_{ON}	通道间的导通电阻不匹配	V_S = -15V 至 +15V I_D = -10mA	25°C		0.007		Ω
			-40°C 至 +50°C			0.04	
			-40°C 至 +85°C			0.05	
			-40°C 至 +125°C			0.06	
$R_{ON\ FLAT}$	导通电阻平坦度	V_S = -15V 至 +15V I_D = -10mA	25°C		0.006		Ω
			-40°C 至 +50°C			0.065	
			-40°C 至 +85°C			0.070	
			-40°C 至 +125°C			0.075	
$R_{ON\ DRIFT}$	导通电阻漂移	V_S = 0V，I_S = –10mA	-40°C 至 +125°C		0.005		Ω/°C
$I_{S(OFF)}$	源极关断漏电流(1)	V_{DD} = 22V，V_{SS} = -22V 开关状态为关断 V_S = +15V/-15V V_D = -15V/15V	25°C	-0.16	0.012	0.16	nA
			-40°C 至 +50°C	-0.6	0.05	0.6	
			-40°C 至 +85°C	-5	0.3	5	
			-40°C 至 +125°C	-40	1.8	40	
$I_{D(OFF)}$	漏极关断漏电流(1)	V_{DD} = 22V，V_{SS} = -22V 开关状态为关断 V_S = +15V/-15V V_D = -15V/15V	25°C	-0.16	0.012	0.16	nA
			-40°C 至 +50°C	-0.6	0.05	0.6	
			-40°C 至 +85°C	-5	0.3	5	
			-40°C 至 +125°C	-40	1.8	40	
$I_{S(ON)}$ $I_{D(ON)}$	通道导通漏电流(2)	V_{DD} = 22V，V_{SS} = -22V 开关状态为导通 V_S = V_D = ±15V	25°C	-0.35	0.0045	0.35	nA
			-40°C 至 +50°C	-0.45		0.45	
			-40°C 至 +85°C	-0.6		0.6	
			-40°C 至 +125°C	-6.5		6.5	
电源							
I_{DDQ}	V_{DD} 静态电源电流	V_{DD} = 22V，V_{SS} = -22V 所有开关均关闭	25°C		35	45	μA
			-40°C 至 +85°C			55	
			-40°C 至 +125°C			75	
I_{DD}	V_{DD} 电源电流	V_{DD} = 22V，V_{SS} = -22V 所有开关均打开	25°C		435	480	μA
			-40°C 至 +85°C			520	
			-40°C 至 +125°C			545	
I_{SSQ}	V_{SS} 静态电源电流	V_{DD} = 22V，V_{SS} = -22V 所有开关均关闭	25°C		15	20	μA
			-40°C 至 +85°C			30	
			-40°C 至 +125°C			40	
I_{SS}	V_{SS} 电源电流	V_{DD} = 22V，V_{SS} = -22V 所有开关均打开	25°C		340	400	μA
			-40°C 至 +85°C			425	
			-40°C 至 +125°C			450	

(1) 当 V_S 为正时，V_D 为负，或当 V_S 为负时，V_D 为正。

Copyright © 2025 Texas Instruments Incorporated

(2) 当 V_S 处于电压电势时，V_D 处于浮动状态，或当 V_D 处于电压电势时，V_S 处于浮动状态。

Copyright © 2025 Texas Instruments Incorporated

5.10 开关特性（±20V 双电源）

V_{DD} = +20V ± 10%，V_{SS} = –20V ±10%，GND = 0V（除非另有说明）
典型值在 V_{DD} = +20V、V_{SS} = –20V、T_A = 25°C 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
t_{ON}	控制输入的开通时间	V_S = 10V R_L = 300Ω，C_L = 35pF	25°C		2	2.5	µs
			-40°C 至 +85°C			2.9	µs
			-40°C 至 +125°C			3	µs
t_{OFF}	控制输入的关断时间	V_S = 10V R_L = 300Ω，C_L = 35pF	25°C		1.8	2.2	µs
			-40°C 至 +85°C			2.5	µs
			-40°C 至 +125°C			2.8	µs
t_{BBM}	先断后合延时时间	V_S = 10V， R_L = 300Ω，C_L = 35pF	25°C		320		ns
			-40°C 至 +85°C	150			ns
			-40°C 至 +125°C	150			ns
Q_{INJ}	电荷注入	V_S = 0V，C_L = 100pF	25°C		-3		pC
O_{ISO}	关断隔离	R_L = 50Ω，C_L = 5pF V_S = 200mV_{RMS}，V_{BIAS} = 0V，f = 100kHz	25°C		-105		dB
O_{ISO}	关断隔离	R_L = 50Ω，C_L = 5pF V_S = 200mV_{RMS}，V_{BIAS} = 0V，f = 1MHz	25°C		-76		dB
X_{TALK}	串扰	R_L = 50Ω，C_L = 5pF V_S = 200mV_{RMS}，V_{BIAS} = 0V，f = 100kHz	25°C		-114		dB
X_{TALK}	串扰	R_L = 50Ω，C_L = 5pF V_S = 200mV_{RMS}，V_{BIAS} = 0V，f = 1MHz	25°C		-105		dB
BW	-3dB 带宽	R_L = 50Ω，C_L = 5pF V_S = 200mV_{RMS}，V_{BIAS} = 0V	25°C		200		MHz
I_L	插入损耗	R_L = 50Ω，C_L = 5pF V_S = 200mV_{RMS}，V_{BIAS} = 0V，f = 1MHz	25°C		-0.093		dB
ACPSRR	交流电源抑制比	V_{PP} = 0.62V（V_{DD} 和 V_{SS}） R_L = 50Ω，C_L = 5pF， f = 1MHz	25°C		-76		dB
THD+N	总谐波失真 + 噪声	V_{PP} = 20V，V_{BIAS} = 0V R_L = 110Ω，C_L = 5pF， f = 20Hz 至 20kHz	25°C		0.0003		%
$C_{S(OFF)}$	源极关断电容接地	V_S = 0V，f = 1MHz	25°C		24		pF
$C_{D(OFF)}$	接地漏极关断电容	V_S = 0V，f = 1MHz	25°C		24		pF
$C_{S(ON)}$， $C_{D(ON)}$	接地导通电容	V_S = 0V，f = 1MHz	25°C		21		pF

Copyright © 2025 Texas Instruments Incorporated

5.11 电气特性（+37.5V/-12.5V 双电源）

V_{DD} = +37.5V - 10%，V_{SS} = –12.5V -10%，GND = 0V（除非另有说明）
典型值在 V_{DD} = +37.5V - 10%、V_{SS} = –12.5V、T_A = 25℃ 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
模拟开关							
R_{ON}	导通电阻	V_S = -7.5V 至 32.5V I_D = -10mA	25°C		1.1	1.35	Ω
			-40°C 至 +50°C			1.6	
			-40°C 至 +85°C			1.8	
			-40°C 至 +125°C			2.1	
ΔR_{ON}	通道间的导通电阻不匹配	V_S = -7.5V 至 32.5V I_D = -10mA	25°C		0.005		Ω
			-40°C 至 +50°C			0.055	
			-40°C 至 +85°C			0.065	
			-40°C 至 +125°C			0.07	
$R_{ON\ FLAT}$	导通电阻平坦度	V_S = -7.5V 至 32.5V I_D = -10mA	25°C		0.006		Ω
			-40°C 至 +50°C			0.075	
			-40°C 至 +85°C			0.080	
			-40°C 至 +125°C			0.085	
$R_{ON\ DRIFT}$	导通电阻漂移	V_S = 0V，I_S = –10mA	-40°C 至 +125°C		0.006		Ω/°C
$I_{S(OFF)}$	源极关断漏电流(1)	V_{DD} = 37.5V，V_{SS} = -12.5V 开关状态为关断 V_S = 32.5V/-7.5V V_D = -7.5V/32.5V	25°C	-0.3	0.021	0.3	nA
			-40°C 至 +50°C	-0.8	0.07	0.8	
			-40°C 至 +85°C	-6	0.4	6	
			-40°C 至 +125°C	-50	2.9	50	
$I_{D(OFF)}$	漏极关断漏电流(1)	V_{DD} = 37.5V，V_{SS} = -12.5V 开关状态为关断 V_S = 32.5V/-7.5V V_D = -7.5V/32.5V	25°C	-0.3	0.021	0.3	nA
			-40°C 至 +50°C	-0.8	0.07	0.8	
			-40°C 至 +85°C	-6	0.4	6	
			-40°C 至 +125°C	-50	2.9	50	
$I_{S(ON)}$ $I_{D(ON)}$	通道导通漏电流(2)	V_{DD} = 37.5V，V_{SS} = -12.5V 开关状态为导通 V_S = V_D = 32.5V 或 -7.5V	25°C	-0.35	0.02	0.35	nA
			-40°C 至 +50°C	-0.45		0.45	
			-40°C 至 +85°C	-1.1		1.1	
			-40°C 至 +125°C	-8		8	
$\Delta I_{S(ON)}$ $\Delta I_{D(ON)}$	通道之间的漏电流不匹配(2)	V_{DD} = 37.5V，V_{SS} = -12.5V 开关状态为导通 V_S = V_D = 32.5V 或 -7.5V	25°C		1.1		pA
			-40°C 至 +50°C		2.1		
			-40°C 至 +85°C		4		
			-40°C 至 +125°C		12.1		
电源							
I_{DDQ}	V_{DD} 静态电源电流	V_{DD} = 37.5V，V_{SS} = -12.5V 所有开关均关闭	25°C		38	50	μA
			-40°C 至 +85°C			60	
			-40°C 至 +125°C			75	
I_{DD}	V_{DD} 电源电流	V_{DD} = 37.5V，V_{SS} = -12.5V 所有开关均打开	25°C		435	480	μA
			-40°C 至 +85°C			520	
			-40°C 至 +125°C			545	
I_{SSQ}	V_{SS} 静态电源电流	V_{DD} = 37.5V，V_{SS} = -12.5V 所有开关均关闭	25°C		17	25	μA
			-40°C 至 +85°C			30	
			-40°C 至 +125°C			45	

Copyright © 2025 Texas Instruments Incorporated

5.11 电气特性（+37.5V/-12.5V 双电源）（续）

V_{DD} = +37.5V - 10%，V_{SS} = –12.5V -10%，GND = 0V（除非另有说明）
典型值在 V_{DD} = +37.5V - 10%、V_{SS} = –12.5V、T_A = 25℃ 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
I_{SS}	V_{SS} 电源电流	V_{DD} = 37.5V，V_{SS} = -12.5V 所有开关均打开	25°C		340	380	μA
			-40°C 至 +85°C			400	
			-40°C 至 +125°C			430	

(1) 当 V_S 为正时，V_D 为负，或当 V_S 为负时，V_D 为正。
(2) 当 V_S 处于电压电势时，V_D 处于浮动状态，或当 V_D 处于电压电势时，V_S 处于浮动状态。

Copyright © 2025 Texas Instruments Incorporated

5.12 开关特性（+37.5V/-12.5V 双电源）

V_{DD} = +37.5V ± 10%，V_{SS} = –12.5V ±10%，GND = 0V（除非另有说明）
典型值在 V_{DD} = +37.5V ± 10%、V_{SS} = –12.5V、T_A = 25℃ 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
t_{ON}	控制输入的开通时间	V_S = 10V R_L = 300Ω，C_L = 35pF	25°C		2.1	3	µs
			-40°C 至 +85°C			3.5	µs
			-40°C 至 +125°C			4	µs
t_{OFF}	控制输入的关断时间	V_S = 10V R_L = 300Ω，C_L = 35pF	25°C		1.74	2	µs
			-40°C 至 +85°C			2.1	µs
			-40°C 至 +125°C			2.5	µs
t_{BBM}	先断后合延时时间	V_S = 10V， R_L = 300Ω，C_L = 35pF	25°C		350		ns
			-40°C 至 +85°C	310			ns
			-40°C 至 +125°C	300			ns
Q_{INJ}	电荷注入	V_S = 12.5V，C_L = 100pF	25°C		6.5		pC
O_{ISO}	关断隔离	R_L = 50Ω，C_L = 5pF V_S = 200mV_{RMS}，VBIAS = 12.5V，f = 100kHz	25°C		-105		dB
O_{ISO}	关断隔离	R_L = 50Ω，C_L = 5pF V_S = 200mV_{RMS}，VBIAS = 12.5V，f = 1MHz	25°C		-75		dB
X_{TALK}	串扰	R_L = 50Ω，C_L = 5pF V_S = 200mV_{RMS}，VBIAS = 12.5V，f = 100kHz	25°C		-110		dB
X_{TALK}	串扰	R_L = 50Ω，C_L = 5pF V_S = 200mV_{RMS}，VBIAS = 12.5V，f = 1MHz	25°C		-100		dB
BW	-3dB 带宽	R_L = 50Ω，C_L = 5pF V_S = 200mV_{RMS}，VBIAS = 12.5V，	25°C		200		MHz
I_L	插入损耗	R_L = 50Ω，C_L = 5pF V_S = 200mV_{RMS}，VBIAS = 12.5V，f = 1MHz	25°C		-0.093		dB
ACPSRR	交流电源抑制比	V_{PP} = 0.62V（V_{DD} 和 V_{SS}） R_L = 50Ω，C_L = 5pF， f = 1MHz	25°C		-80		dB
THD+N	总谐波失真 + 噪声	V_{PP} = 15V，V_{BIAS} = 0V R_L = 110Ω，C_L = 5pF， f = 20Hz 至 20kHz	25°C		0.0005		%
$C_{S(OFF)}$	源极关断电容接地	V_S = 12.5V，f = 1MHz	25°C		24		pF
$C_{D(OFF)}$	接地漏极关断电容	V_S = 12.5V，f = 1MHz	25°C		24		pF
$C_{S(ON)}$， $C_{D(ON)}$	接地导通电容	V_S = 12.5V，f = 1MHz	25°C		21		pF

Copyright © 2025 Texas Instruments Incorporated

5.13 电气特性（12V 单电源）

V_{DD} = +12V ± 10%，V_{SS} = 0V，GND = 0V（除非另有说明）
典型值在 V_{DD} = +12V、V_{SS} = 0V、T_A = 25°C 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
模拟开关							
R_{ON}	导通电阻	V_S = 3V 至 9V I_D = -10mA	25°C		1.15	1.6	Ω
			-40°C 至 +50°C			1.75	
			-40°C 至 +85°C			2	
			-40°C 至 +125°C			2.3	
ΔR_{ON}	通道间的导通电阻不匹配	V_S = 3V 至 9V I_D = -10mA	25°C		0.005		Ω
			-40°C 至 +50°C			0.05	
			-40°C 至 +85°C			0.05	
			-40°C 至 +125°C			0.05	
$R_{ON\ FLAT}$	导通电阻平坦度	V_S = 3V 至 9V I_D = -10mA	25°C		0.084		Ω
			-40°C 至 +50°C			0.13	
			-40°C 至 +85°C			0.15	
			-40°C 至 +125°C			0.16	
$R_{ON\ DRIFT}$	导通电阻漂移	V_S = 0V，I_S = – 10mA	-40°C 至 +125°C		0.006		Ω/°C
$I_{S(OFF)}$	源极关断漏电流(1)	V_{DD} = 12V，V_{SS} = 0V 开关状态为关断 V_S = 1V/10V V_D = 10V/1V	25°C	-0.07	0.0035	0.07	nA
			-40°C 至 +50°C	-0.16		0.16	
			-40°C 至 +85°C	-0.6		0.6	
			-40°C 至 +125°C	-12		12	
$I_{D(OFF)}$	漏极关断漏电流(1)	V_{DD} = 12V，V_{SS} = 0V 开关状态为关断 V_S = 1V/10V V_D = 10V/1V	25°C	-0.07	0.0027	0.07	nA
			-40°C 至 +50°C	-0.16		0.16	
			-40°C 至 +85°C	-0.6		0.6	
			-40°C 至 +125°C	-12		12	
$I_{S(ON)}$ $I_{D(ON)}$	通道导通漏电流(2)	V_{DD} = 12 V，V_{SS} = 0 V 开关状态为导通 V_S = V_D = 1 V 或 10 V	25°C	-0.3	0.003	0.3	nA
			-40°C 至 +50°C	-0.4		0.4	
			-40°C 至 +85°C	-0.5		0.5	
			-40°C 至 +125°C	-6		6	
电源							
I_{DDQ}	V_{DD} 静态电源电流	V_{DD} = 12V，V_{SS} = 0V 所有开关均关闭	25°C		30	40	μA
			-40°C 至 +85°C			45	
			-40°C 至 +125°C			55	
I_{DD}	V_{DD} 电源电流	V_{DD} = 12V，V_{SS} = 0V 所有开关均打开	25°C		385	440	μA
			-40°C 至 +85°C			470	
			-40°C 至 +125°C			480	

(1) 当 V_S 为正时，V_D 为负，或当 V_S 为负时，V_D 为正。
(2) 当 V_S 处于电压电势时，V_D 处于浮动状态，或当 V_D 处于电压电势时，V_S 处于浮动状态。

Copyright © 2025 Texas Instruments Incorporated

5.14 开关特性（12V 单电源）

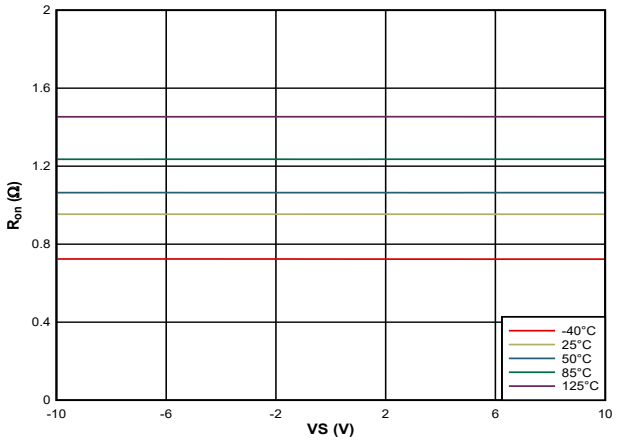
V_{DD} = +12V ± 10%，V_{SS} = 0V，GND = 0V（除非另有说明）
典型值在 V_{DD} = +12V、V_{SS} = 0V、T_A = 25°C 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
t_{ON}	控制输入的开通时间	V_S = 8V R_L = 300Ω，C_L = 35pF	25°C		2	2.5	µs
			-40°C 至 +85°C			3	µs
			-40°C 至 +125°C			3.5	µs
t_{OFF}	控制输入的关断时间	V_S = 8V R_L = 300Ω，C_L = 35pF	25°C		1.7	2.2	µs
			-40°C 至 +85°C			2.5	µs
			-40°C 至 +125°C			3	µs
t_{BBM}	先断后合延时时间	V_S = 8V， R_L = 300Ω，C_L = 35pF	25°C		320		ns
			-40°C 至 +85°C	160			ns
			-40°C 至 +125°C	160			ns
Q_{INJ}	电荷注入	V_S = 6V，C_L = 100pF	25°C		4		pC
O_{ISO}	关断隔离	R_L = 50Ω，C_L = 5pF V_S = 200mV_{RMS}，VBIAS = 6V，f = 100kHz	25°C		-100		dB
O_{ISO}	关断隔离	R_L = 50Ω，C_L = 5pF V_S = 200mV_{RMS}，VBIAS = 6V，f = 1MHz	25°C		-70		dB
X_{TALK}	串扰	R_L = 50Ω，C_L = 5pF V_S = 200mV_{RMS}，VBIAS = 6V，f = 100kHz	25°C		-114		dB
X_{TALK}	串扰	R_L = 50Ω，C_L = 5pF V_S = 200mV_{RMS}，VBIAS = 6V，f = 1MHz	25°C		-105		dB
BW	-3dB 带宽	R_L = 50Ω，C_L = 5pF V_S = 200mV_{RMS}，VBIAS = 6V	25°C		165		MHz
I_L	插入损耗	R_L = 50Ω，C_L = 5pF V_S = 200mV_{RMS}，VBIAS = 6V，f = 1MHz	25°C		-0.095		dB
ACPSRR	交流电源抑制比	V_{PP} = 0.62V（V_{DD} 和 V_{SS}） R_L = 50Ω，C_L = 5pF， f = 1MHz	25°C		-78		dB
THD+N	总谐波失真 + 噪声	V_{PP} = 6V，V_{BIAS} = 6V R_L = 110Ω，C_L = 5pF， f = 20Hz 至 20kHz	25°C		0.0095		%
$C_{S(OFF)}$	源极关断电容接地	V_S = 6V，f = 1MHz	25°C		37		pF
$C_{D(OFF)}$	接地漏极关断电容	V_S = 6V，f = 1MHz	25°C		37		pF
$C_{S(ON)}$， $C_{D(ON)}$	接地导通电容	V_S = 6V，f = 1MHz	25°C		27		pF

Copyright © 2025 Texas Instruments Incorporated

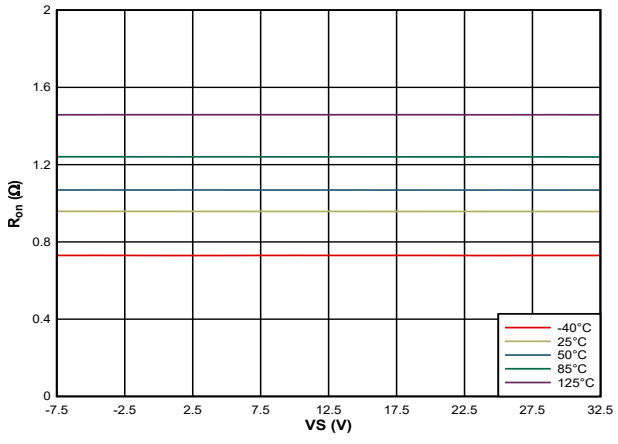
5.15 典型特性

T_A = 25°C（除非另有说明）



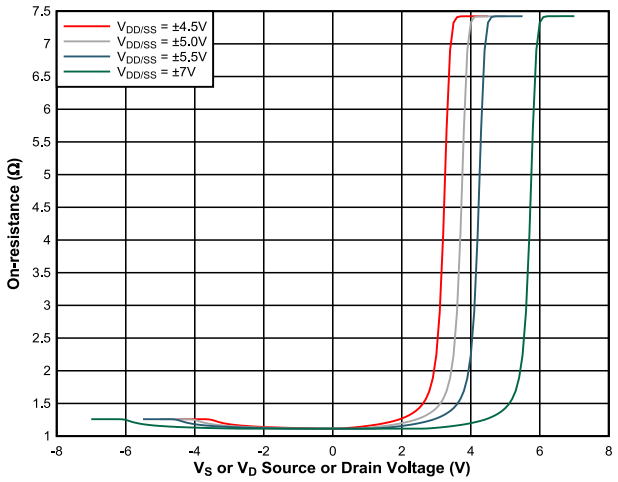
V_{DD} = 15V，V_{SS} = -15V

图 5-1. 导通电阻与源极或漏极工作电压之间的关系



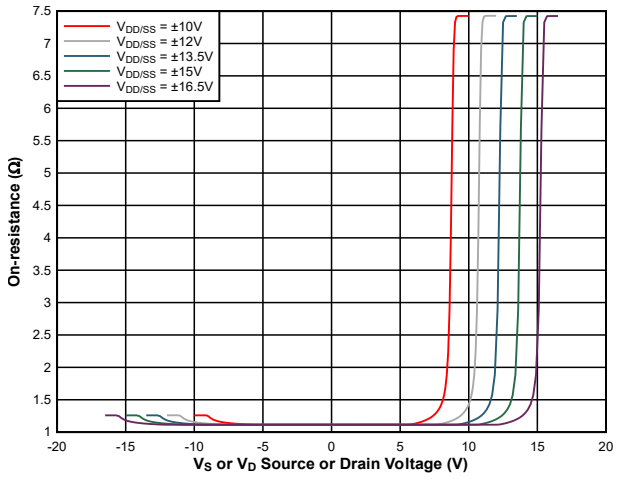
V_{DD} = 37.5V，V_{SS} = -12.5V

图 5-2. 导通电阻与源极或漏极工作电压之间的关系



T_A = 25°

图 5-3. 双电源的导通电阻与源极或漏极电压间的关系



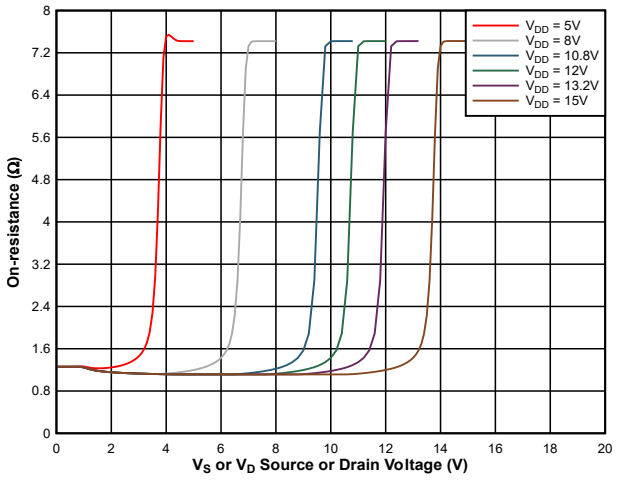
T_A = 25°

图 5-4. 双电源的导通电阻与源极或漏极电压间的关系

Copyright © 2025 Texas Instruments Incorporated

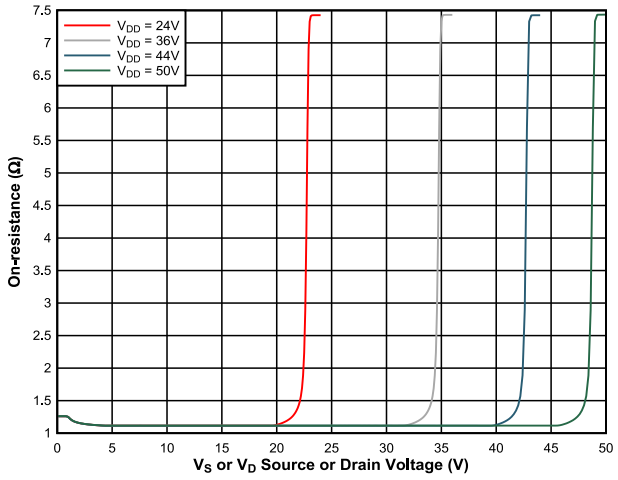
5.15 典型特性（续）

T_A = 25°C（除非另有说明）



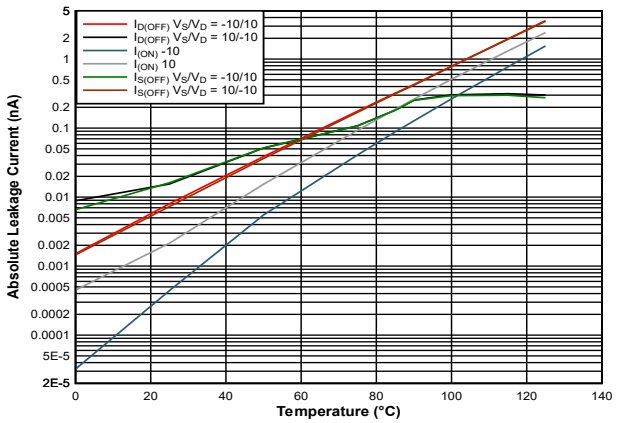
T_A = 25°

图 5-5. 单电源的导通电阻与源极或漏极电压间的关系



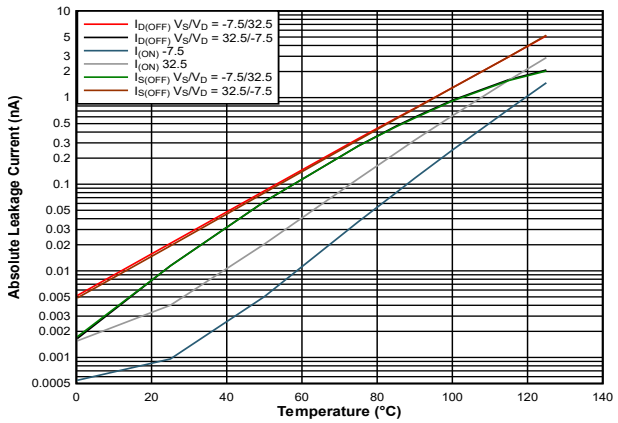
T_A = 25°

图 5-6. 导通电阻与源极或漏极电压之间的关系



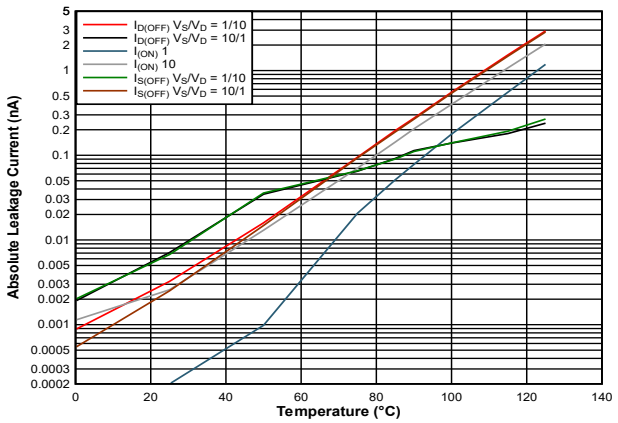
V_{DD} = 15V，V_{SS} = -15V

图 5-7. 漏电流与温度间的关系



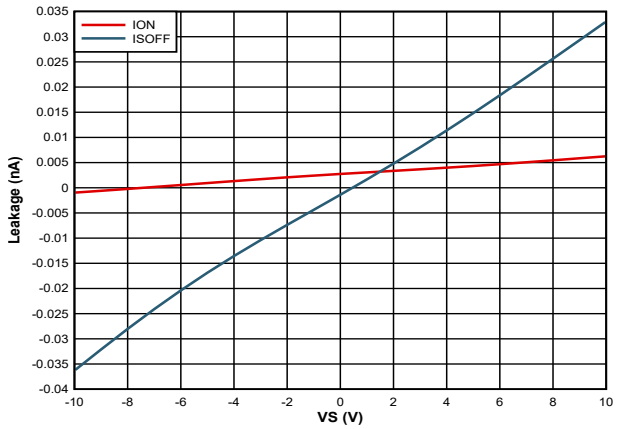
V_{DD} = 37.5V，V_{SS} = -12.5V

图 5-8. 漏电流与温度间的关系



V_{DD} = 12V，V_{SS} = 0V

图 5-9. 漏电流与温度间的关系



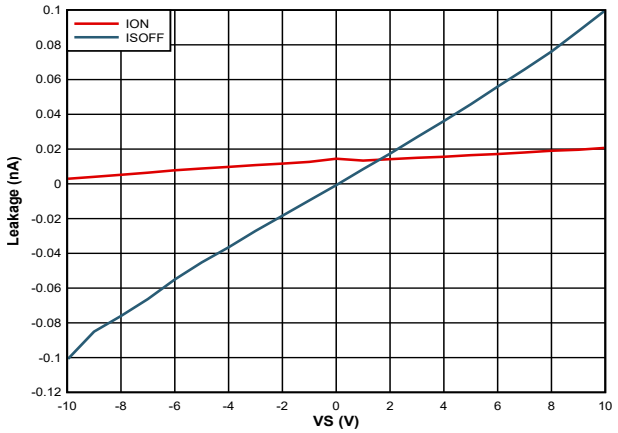
V_{DD} = 15V，V_{SS} = -15V，T_A = 25°C

图 5-10. 漏电流与 V_S 间的关系

Copyright © 2025 Texas Instruments Incorporated

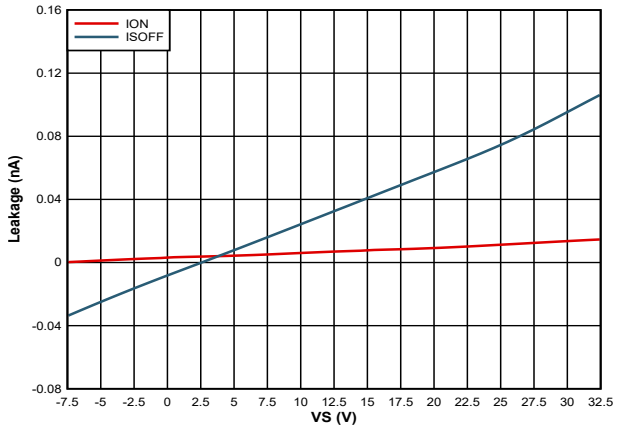
5.15 典型特性（续）

T_A = 25°C（除非另有说明）



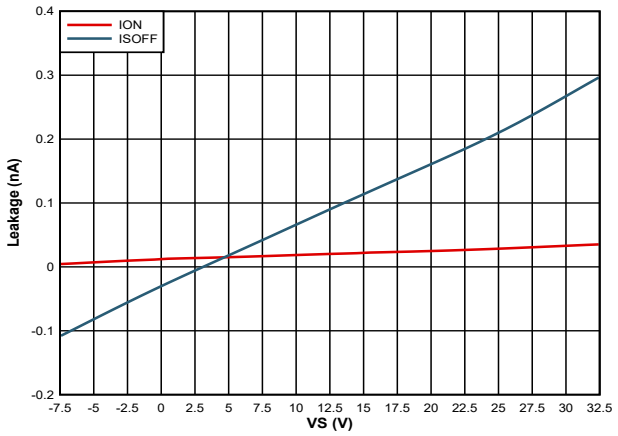
V_{DD} = 15V，V_{SS} = -15V，T_A = 50°C

图 5-11. 漏电流与 V_S 间的关系



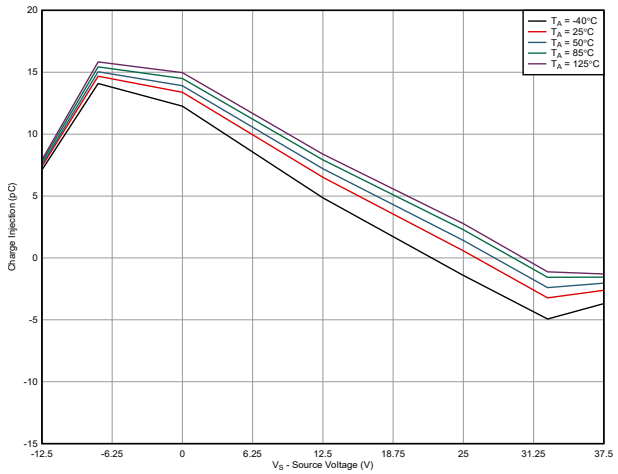
V_{DD} = 37.5V，V_{SS} = -12.5V，T_A = 25°C

图 5-12. 漏电流与温度间的关系



V_{DD} = 37.5V，V_{SS} = -12.5V，T_A = 50°C

图 5-13. 漏电流与温度间的关系



V_{DD} = 37.5V，V_{SS} = -12.5V

图 5-14. 电荷注入与源极电压间的关系

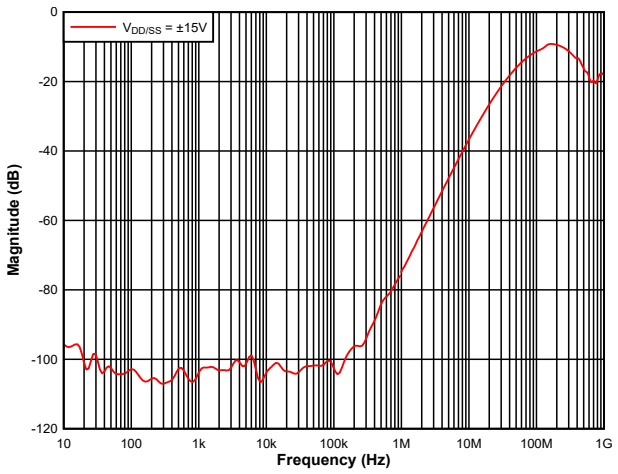


图 5-15. 关断隔离与频率间的关系

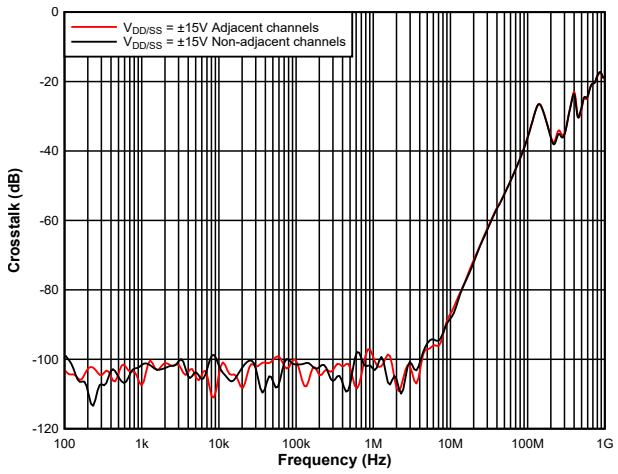


图 5-16. 串扰与频率间的关系

Copyright © 2025 Texas Instruments Incorporated

5.15 典型特性（续）

T_A = 25°C（除非另有说明）

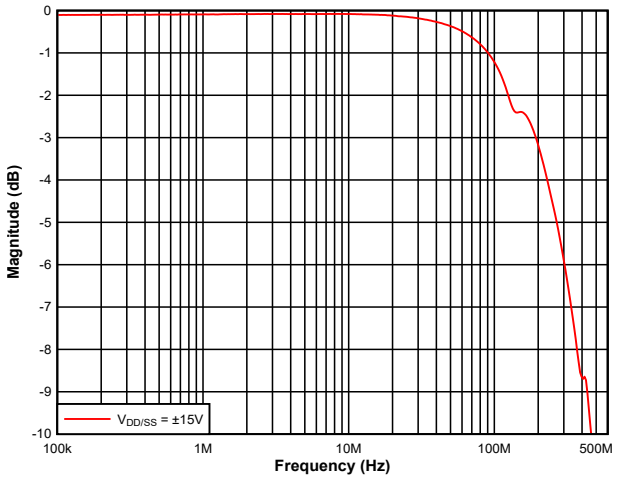


图 5-17. 带宽与频率间的关系

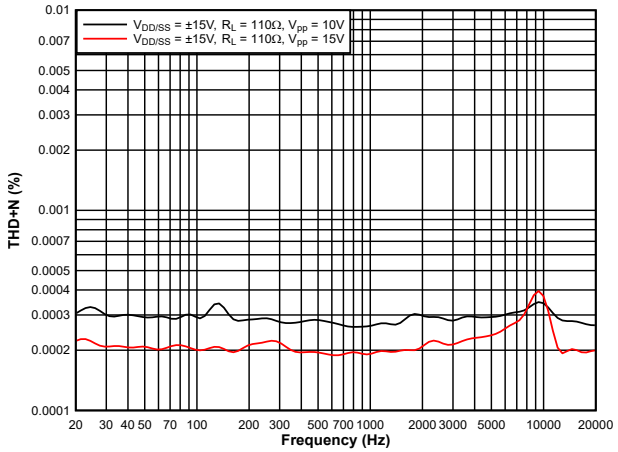


图 5-18. THD+N 与频率间的关系

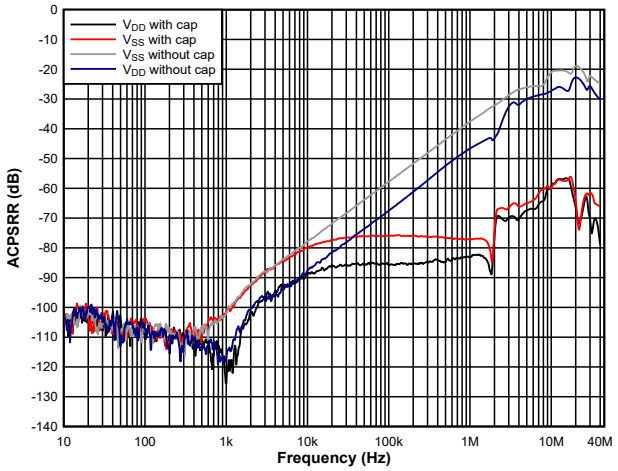
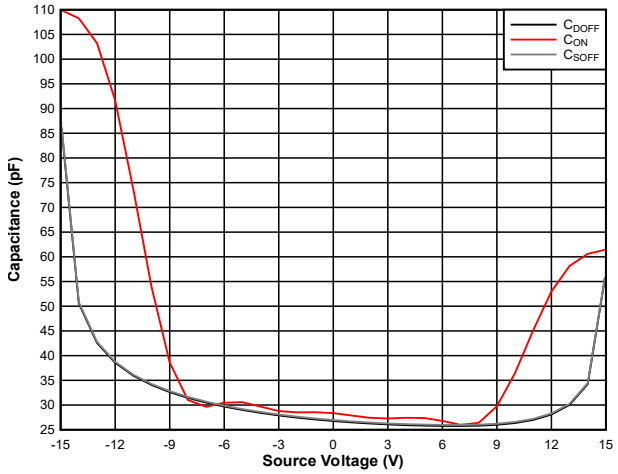


图 5-19. ACPSRR 与频率间的关系



V_{DD} = 15V，V_{SS} = -15V

图 5-20. 电容与源极电压或漏极电压间的关系

Copyright © 2025 Texas Instruments Incorporated

6 参数测量信息

6.1 导通电阻

器件的导通电阻是器件源极 (Sx) 和漏极 (Dx) 引脚之间的欧姆电阻。导通电阻随输入电压和电源电压的变化而变化。符号 R_{ON} 用于表示导通电阻。图 6-1 展示了用于测量 R_{ON} 的测量设置。电压 (V) 和电流 (I_{SD}) 可通过此设置进行测量，而 R_{ON} 可通过 $R_{ON} = V/I_{SD}$ 来计算：

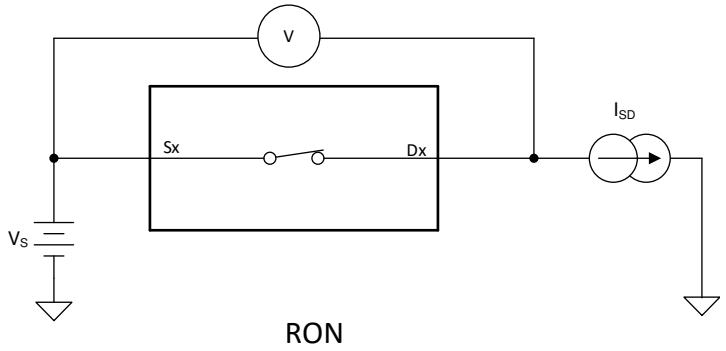


图 6-1. 导通电阻测量设置

6.2 关断漏电流

在关断状态下，开关有两种类型的漏电流：

1. 源极关断漏电流。
2. 漏极关断漏电流。

源极漏电流定义为开关断开时流入或流出源极引脚的漏电流。该电流用符号 $I_{S(OFF)}$ 表示。

漏极漏电流定义为开关断开时流入或流出漏极引脚的漏电流。该电流用符号 $I_{D(OFF)}$ 表示。

图 6-2 显示了用于测量两个关断漏电流的设置。

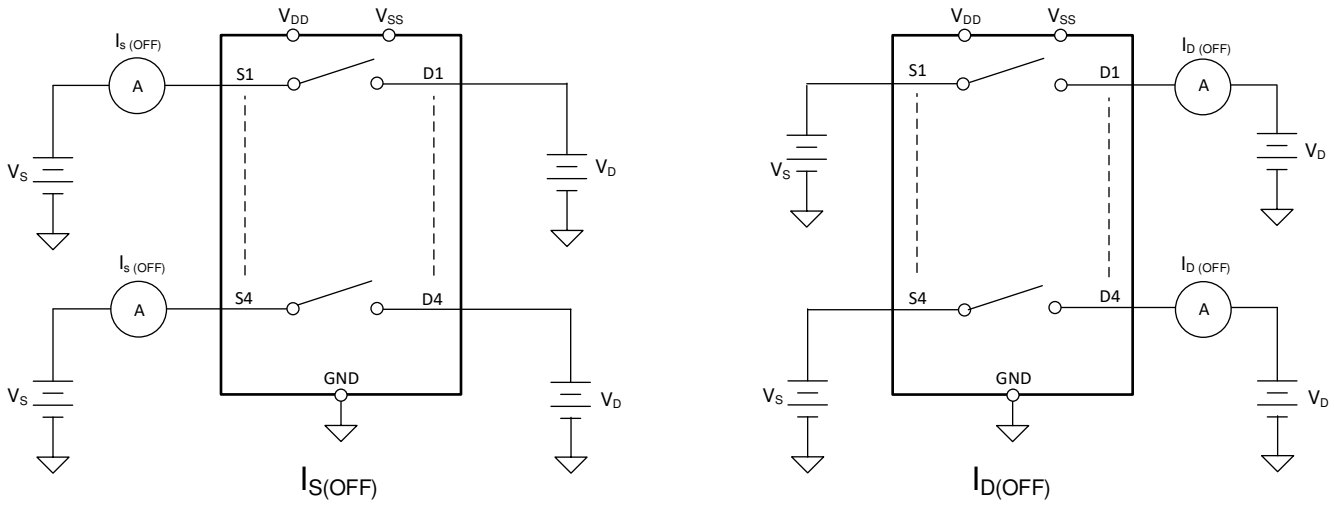


图 6-2. 关断漏电流测量设置

Copyright © 2025 Texas Instruments Incorporated

6.3 导通漏电流

源极导通漏电流定义为开关闭合时流入或流出源极引脚的漏电流。该电流用符号 $I_{S(ON)}$ 表示。

漏极导通漏电流定义为开关闭合时流入或流出漏极引脚的漏电流。该电流用符号 $I_{D(ON)}$ 表示。

在测量期间，源极引脚或漏极引脚均保持悬空。图 6-3 显示了用于测量导通漏电流（用 $I_{S(ON)}$ 或 $I_{D(ON)}$ 表示）的电路。

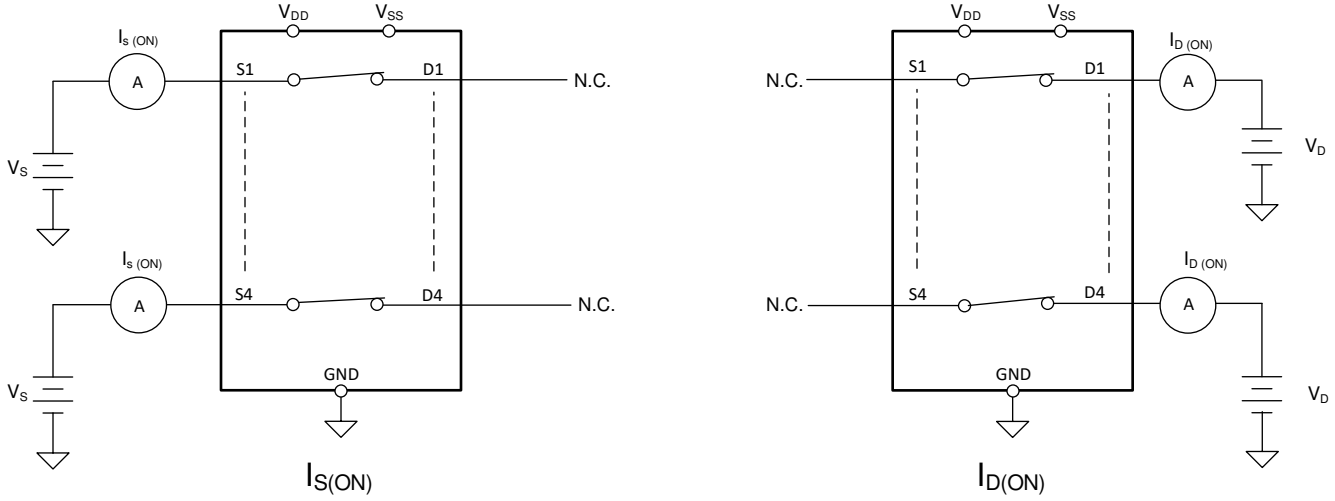


图 6-3. 导通漏电流测量设置

6.4 t_{ON} 和 t_{OFF} 时间

开通时间定义为使能上升到超过逻辑阈值后器件输出上升至 90% 所需的时间。90% 的测量值用于提供器件的时序。然后，系统级时序可以考虑负载电阻和负载电容所增加的时间常数。图 6-4 显示了用于测量开通时间（用符号 t_{ON} 表示）的设置。

关断时间定义为使能下降到超过逻辑阈值后器件输出下降至 10% 所需的时间。10% 的测量值用于提供器件的时序。然后，系统级时序可以考虑负载电阻和负载电容所增加的时间常数。图 6-4 显示了用于测量关断时间（用符号 t_{OFF} 表示）的设置。

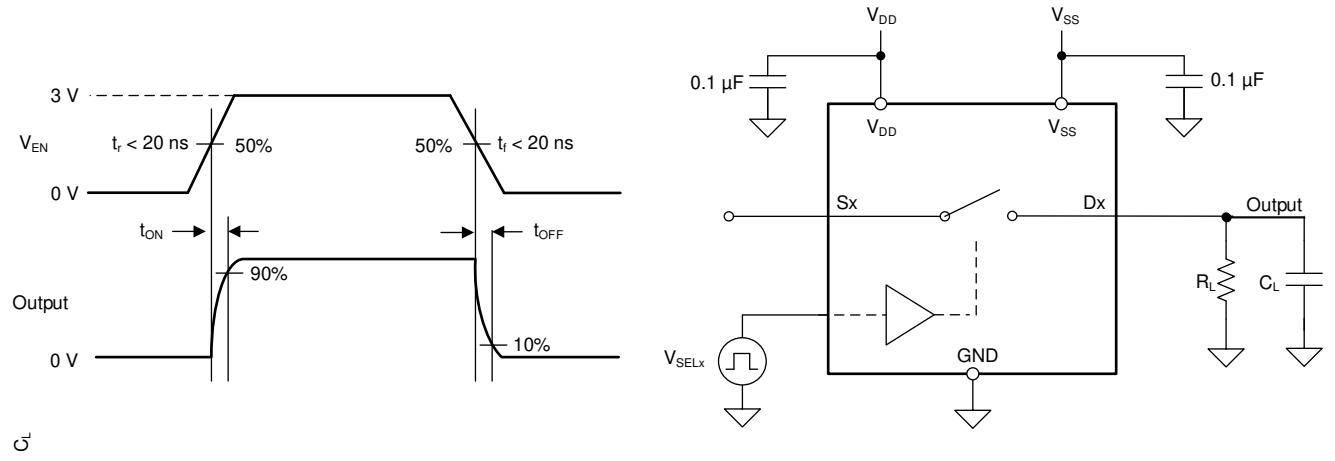


图 6-4. 导通和关断时间测量设置

6.5 传播延迟

传播延迟定义为在输入信号上升或下降至超过 50% 阈值后器件输出上升或下降 50% 所需的时间。图 6-5 展示了用于测量传播延迟 (用符号 t_{PD} 表示) 的设置。

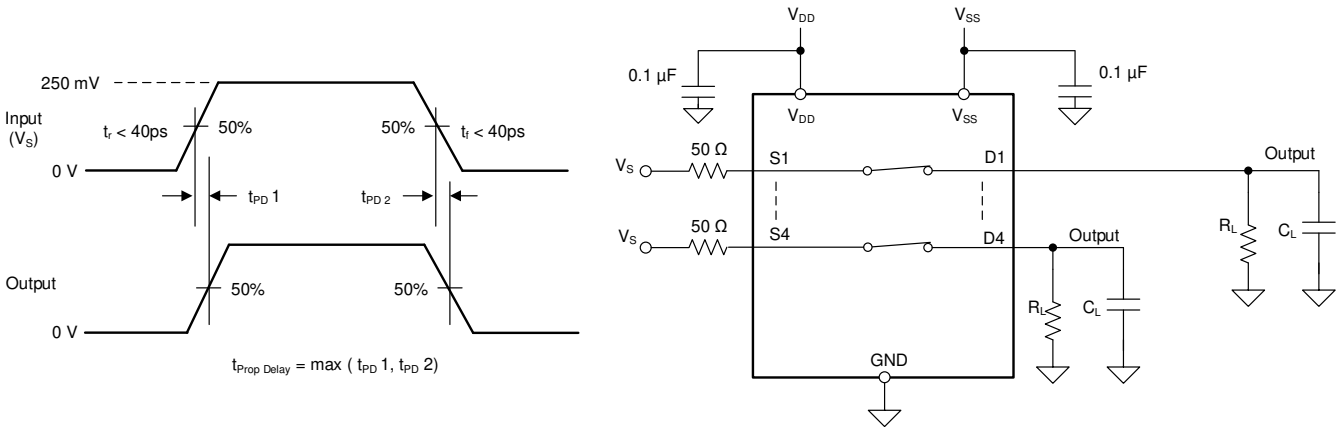


图 6-5. 传播延迟测量设置

Copyright © 2025 Texas Instruments Incorporated

6.6 电荷注入

该器件具有传输门拓扑。NMOS 和 PMOS 晶体管之间电容的任何不匹配都会导致在栅极信号的下降沿或上升沿期间向漏极或源极注入电荷。注入器件源极或漏极的电荷量称为电荷注入，用符号 Q_C 表示。图 6-6 展示了用于测量从源极 (Sx) 到漏极 (Dx) 的电荷注入的设置。

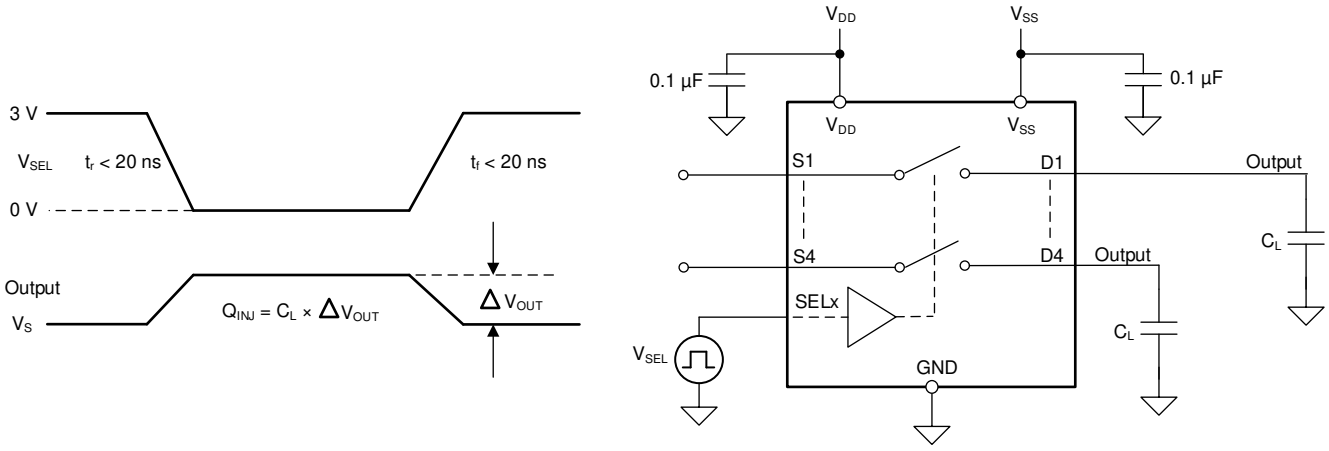
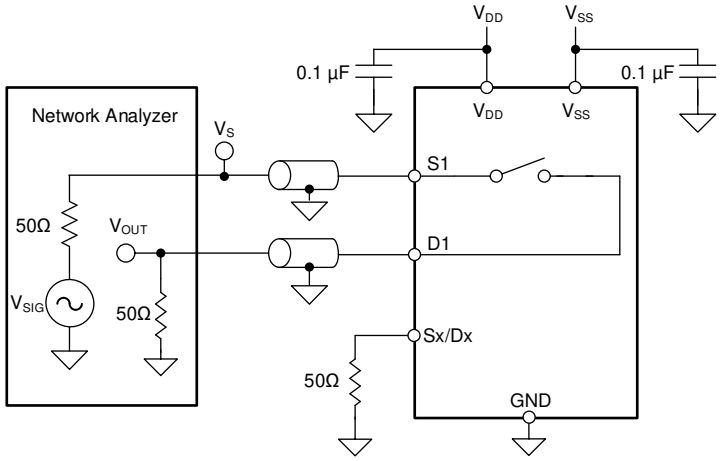


图 6-6. 电荷注入测量设置

6.7 关断隔离

关断隔离定义为器件漏极引脚 (Dx) 处的信号与关断通道的源极引脚 (Sx) 上施加的信号之比。特性阻抗 Z_0 测量值为 50 Ω。图 6-7 显示了用于测量关断隔离的设置。使用关断隔离公式来计算关断隔离。

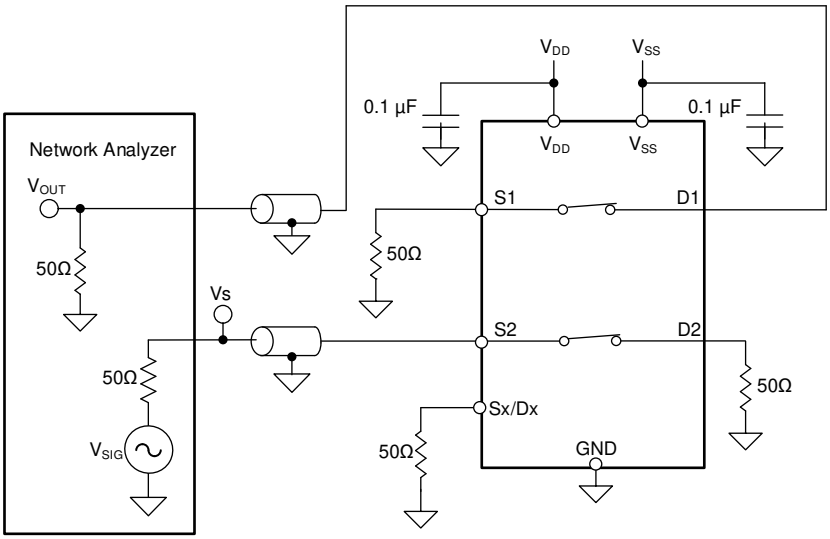


$$Off\ Isolation = 20 \times Log \frac{V_{OUT}}{V_S}$$

图 6-7. 关断隔离测量设置

6.8 通道-通道串扰

串扰定义为不同通道的漏极引脚 (Dx) 处的信号与导通通道的源极引脚 (Sx) 上施加的信号之比。特性阻抗 Z_0 测量值为 50Ω。图 6-8 显示了用于测量串扰的设置和用于计算串扰的公式。

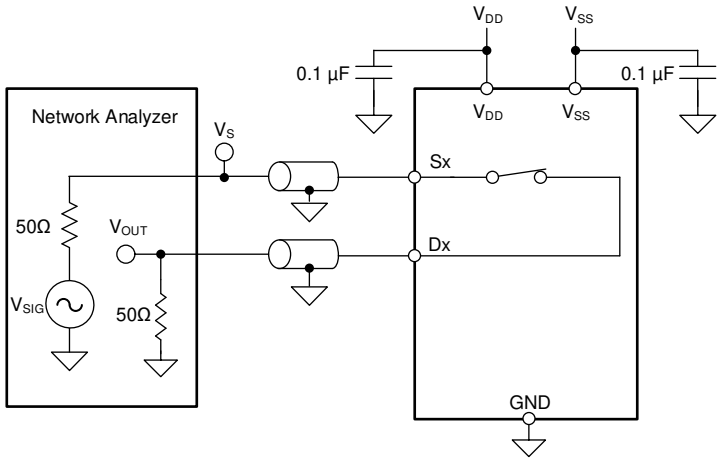


$$Crosstalk = 20 \times Log \frac{V_{OUT}}{V_S}$$

图 6-8. 通道间串扰测量设置

6.9 带宽

带宽定义为当输入施加到开启通道的源极引脚 (Sx) 且输出在器件的漏极引脚 (Dx) 处测量时衰减小于 3dB 的频率范围。特性阻抗 Z_0 测量值为 50Ω。图 6-9 显示了用于测量带宽的设置。



$$Bandwidth = 20 \times Log \frac{V_{OUT}}{V_S}$$

图 6-9. 带宽测量设置

Copyright © 2025 Texas Instruments Incorporated

6.10 THD + 噪声

信号的总谐波失真 (THD) 是对谐波失真的度量，定义为多路复用器输出端所有谐波分量的功率之和与基频功率之比。该器件的导通电阻随输入信号振幅的变化而变化，当漏极引脚连接到低阻抗负载时，会导致失真。总谐波失真加噪声表示为 THD + N。

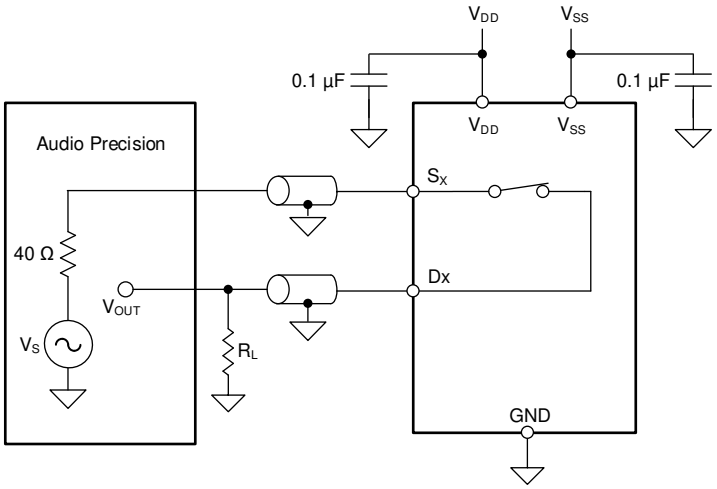
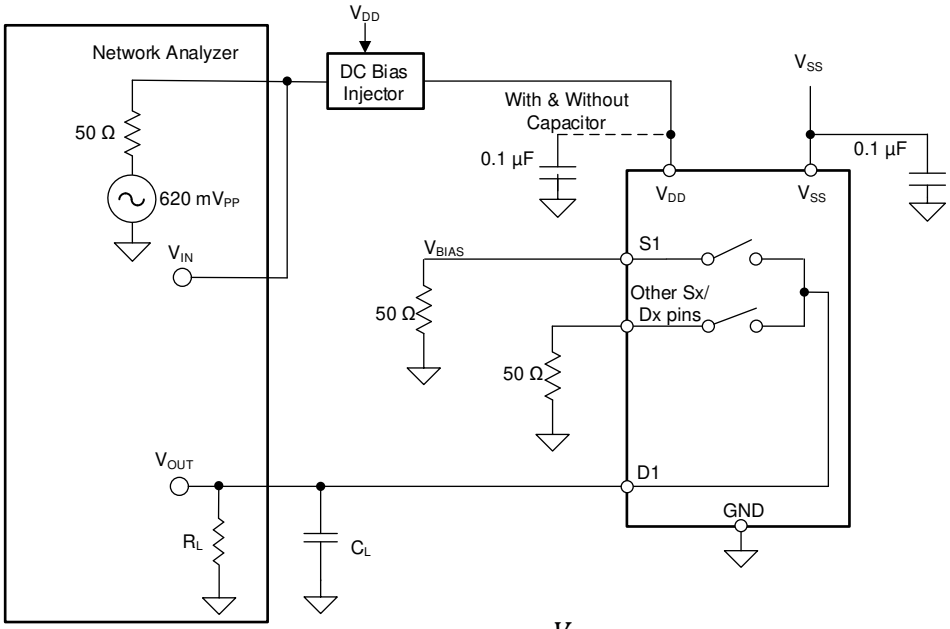


图 6-10. THD + N 测量设置

6.11 电源抑制比 (PSRR)

PSRR 衡量器件防止出现在电源电压引脚上的噪声和杂散信号耦合到开关输出的能力。器件电源上的直流电压由 100mV$_{PP}$ 的正弦波调制。输出端信号振幅与调制信号振幅之比为交流 PSRR。



$$PSRR = 20 \times Log \frac{V_{OUT}}{V_{IN}}$$

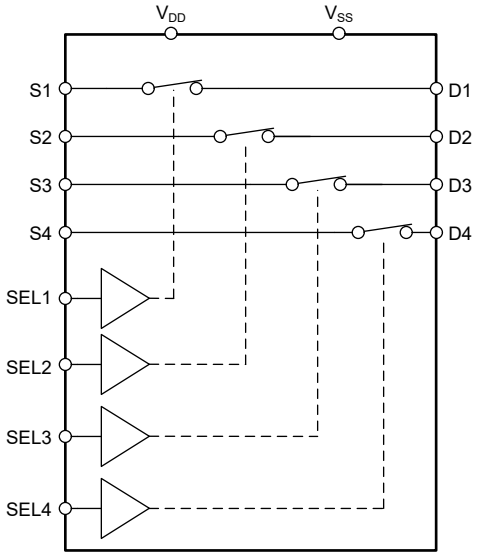
图 6-11. 交流 PSRR 测量设置

7 详细说明

7.1 概述

TMUX7612 是一款 1:1 (SPST) 4 通道开关。该器件具有四个独立可选的单刀单掷开关，这些开关会根据相应选择引脚的状态进行开启或关闭。此器件可与双电源、单电源或非对称电源（例如 V_{DD} = 37.5V，V_{SS} = -12.5V）配合使用。

7.2 功能方框图



TMUX7612
(SELx = Logic 1)

7.3 特性说明

7.3.1 双向运行

TMUX7612 从源极 (Sx) 到漏极 (Dx) 或从漏极 (Dx) 到源极 (Sx) 的导电性能同样出色。每个通道在两个方向上都有非常相似的特性，并都支持模拟和数字信号。

7.3.2 轨到轨运行

TMUX7612 的有效信号路径输入和输出电压范围为 V_{SS} 至 V_{DD}。

7.3.3 1.8V 逻辑兼容输入

对于所有逻辑控制输入，TMUX7612 支持 1.8V 逻辑兼容控制。1.8V 逻辑电平输入支持 TMUX7612 连接具有较低逻辑 I/O 电源轨的处理器，并且无需外部转换器，从而节省了空间和 BOM 成本。有关 1.8V 逻辑实现的更多信息，请参阅*使用 1.8V 逻辑多路复用器和开关简化设计*。

7.3.4 平缓的导通电阻

TMUX7612 采用特殊的开关架构设计，可在大部分开关输入操作区域产生超平坦的导通电阻 (RON)。平坦的 RON 响应允许该器件用于精密应用，因为无论采样的信号如何，RON 都会得到控制。该架构在没有电荷泵的情况下实现，因此器件不会产生不必要的噪声来影响采样精度。

这种架构还可确保 RON 保持不变，无论电源电压如何都是如此。最平坦的导通电阻区域大约从比 VSS 高 5V 延伸到比 VDD 低 5V。只要保持该余量，TMUX7612 便会呈现出极高的线性响应。

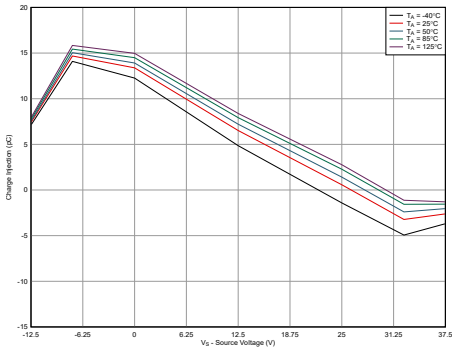
Copyright © 2025 Texas Instruments Incorporated

7.3.5 上电时序不受限制

TMUX7612 支持任何上电时序。利用电源轨（VDD 和 VSS），可以先对任何电源轨进行上电。类似地，在断电时，电源轨可按任何顺序断电。

7.3.6 超低电荷注入

TMUX7612 包含可显著减少电荷注入的专用架构，从而在整个电源和偏置条件下保持一致。与其他低导通电阻多路复用器或开关相比，这一结果会使开关时的交流噪声显著下降。

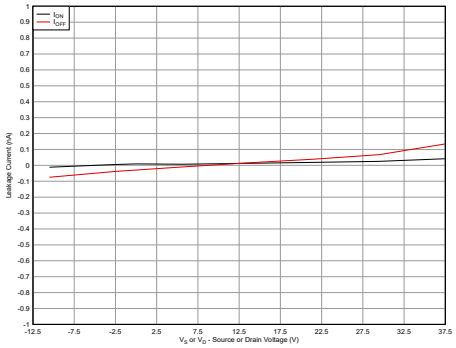


V_{DD} = 37.5V，V_{SS} = -12.5V

图 7-1. 电荷注入与源极电压间的关系

7.3.7 超低漏电流

TMUX7612 器件提供超低的导通漏电流和关断漏电流。该器件由于具有超低漏电流，因此能够将来自高源阻抗输入的信号切换至高输入阻抗运算放大器，并且失调电压误差非常小。图 7-2 展示了 V_{DD} = 32.5V、V_{SS} = -12.5V 和 50°C 时 TMUX7612 器件的典型漏电流与源极或漏极电压间的关系。此处所示的典型性能在 50°C 下小于 0.2nA，从而使 TMUX7612 可用于各种精密应用。



V_{DD} = 37.5V，V_{SS} = -12.5V

图 7-2. 50°C 时的漏电流与偏置电压间的关系

7.4 器件功能模式

TMUX7612 具有四个独立可选的单刀单掷开关，这些开关会根据相应选择引脚的状态进行开启或关闭。控制引脚在低至 1.8V 逻辑电压下运行，并可在高达 44V 的电压下运行。

TMUX7612 器件无需任何外部元件（电源去耦电容器除外）即可运行。SELx 引脚具有内部下拉电阻。

Copyright © 2025 Texas Instruments Incorporated

7.4.1 真值表

表 7-1 提供了 TMUX7612 的真值表。

表 7-1. TMUX7612 真值表

SEL x (1)	通道 x
0	通道 x 关闭
1	通道 x 开启

(1) x 表示相应通道的 1、2、3 或 4。

Copyright © 2025 Texas Instruments Incorporated

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

TMUX7612 是精密开关和多路复用器器件系列的一部分。该器件在双电源（±4.5V 至 ±25 V）、单电源（4.5V 至 50V）或非对称电源（如 V_{DD} = 37.5V，V_{SS} = –12.5V）供电时均能正常运行，并提供真正的轨到轨输入和输出信号范围。TMUX7612 具有低 R_{ON}、低导通和关断漏电流以及超低电荷注入性能。这些特性使得 TMUX7612 成为高性能和高电压工业应用的理想选择。

8.2 典型应用

新一代 LCD 测试设备通常需要同步的高精度、高电压、多通道测量功能，并在测量期间尽量减少通道间变化。

在 LCD 测试系统中，参数测量单元 (PMU) 的任务是测量器件 (DUT) LCD 驱动器的电压和电流参数信息。为测量电流，需要在 DUT 引脚上施加电压。为测量电压，需要在 DUT 引脚上施加电流。在两种测量模式下，4 通道 SPST 开关可用于在反馈路径和测量路径中选择适当的信号。PMU 通常支持 -12V 至 35V 的电压范围，并且可以是高电流或低电流的任意组合。具有低导通电阻的适当开关（如 TMUX7612）适合用在这些应用中，可增加更高电流的能力，甚至在多个 PMU 通道并联的情况下增加 PMU 成组，从而实现更高的电流输出。图 8-1 展示了此类实现的简化示意图。极其平坦的导通电阻曲线减少了开关上的 IR 压降变化，从而实现更加简化的校准。

对于校准和诊断，LCD 测试设备还包括路由到输入路径以进行校准的信号，以确保系统在产品生命周期内或安装后进行校准。多路复用器将选定的信号连接到适当的引脚。TMUX7612 器件具有极低的 RON（典型值为 1.35Ω）和导通漏电流（最大值为 1nA），因此可用于精密测量应用，从而提供适用于高压测试的轨到轨运行。

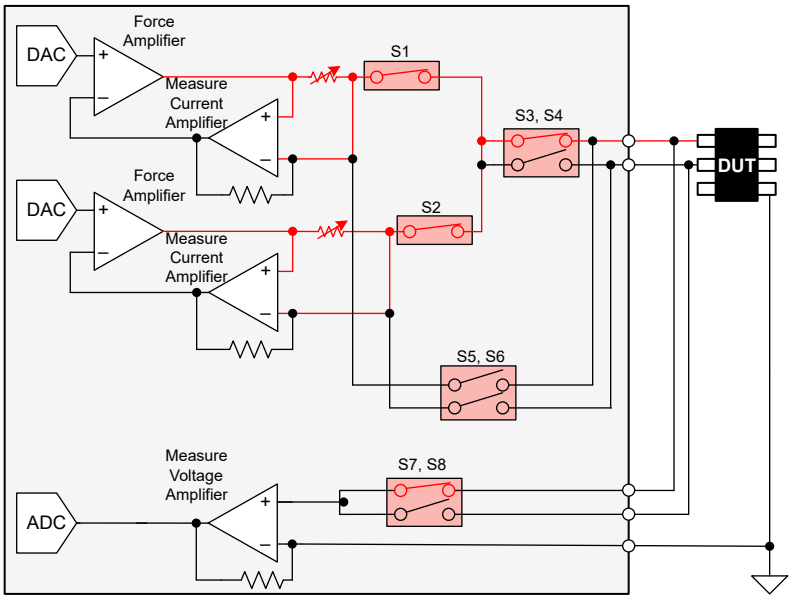


图 8-1. PMU 并联多个通道

8.2.1 详细设计过程

图 9-1 展示了一个示例，其中说明了如何使用两个 TMUX7612 将两个 PMU 通道组合在一起，以进行更高电流的串行测量，同时保留更低电流的并联测量选项。此处，开关 S1 和 S2 用于将两个强制放大器的输出电流并联组合在一起，以实现更高的电流输出。测量电流放大器会检测通过分流电阻器的电流以作为强制放大器的反馈。S3 和

S4 用于选择 DUT（受测器件）通道。S7 和 S8 会切换，以便测量电压放大器可以测量正确的 DUT 通道电压。最后，当 S1、S2、S3 和 S4 断开时，可以使用 S5 和 S6，以便在不需要较高电流时强制在两个 DUT 通道上并联电流。这只是一种双 PMU 通道解决方案，但可以通过添加更多开关将通道数量增加到任意数量。

TMUX7612 可在控制输入端支持 1.8V 逻辑信号，从而实现该器件与 FPGA 或 MCU 的低逻辑控制相连接。开关的所有输入必须处于 TMUX7612 的建议运行条件范围内，包括信号范围和持续电流。对于此设计，V_{DD} 上的正电源为 37.5V，V_{SS} 上的负电源为 -12.5V，信号范围可以为 37.5V 至 -12.5V。为了获得出色线性性能，信号范围应保持在低于正电源和高于负电源的 5V 余量范围内。最大持续电流 (I_{DC}) 可高达 470mA，如建议运行条件 表中所示，用于宽范围电流测量。

8.2.2 设计要求

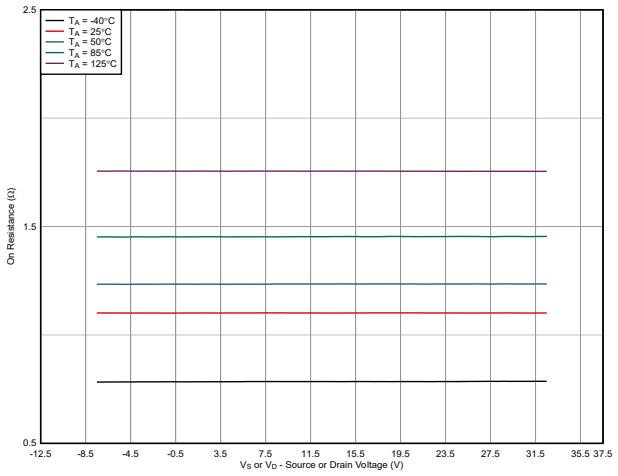
对于这个设计示例，请使用表 8-1 中列出的参数。

表 8-1. 设计参数

参数	值
电源 (V_{DD})	37.5V
电源 (V_{SS})	-12.5V
输入/输出信号范围	-12.5V 至 37.5V（轨到轨运行）
	– 10V 至 32.5V（带余量的出色性能）
通过每个通道的最大电流	470mA
控制逻辑阈值	1.8V 兼容

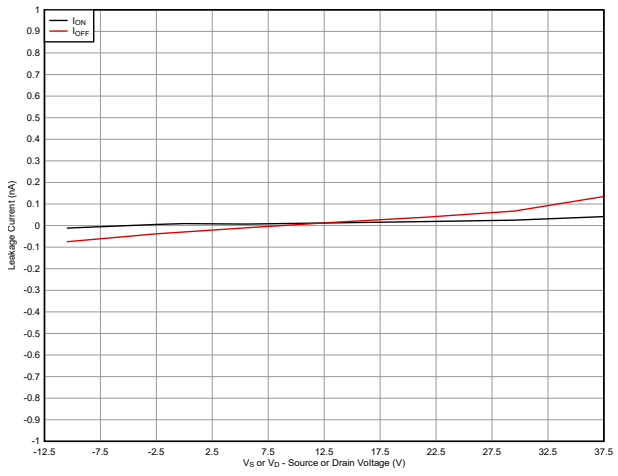
8.2.3 应用曲线

TMUX7612 具有出色的线性度、漏电流和电荷注入性能，因此非常适合用于更大限度地降低精密应用和超低电流范围测量的噪声和失调电压误差。



V_{DD} = 37.5V，V_{SS} = -12.5V

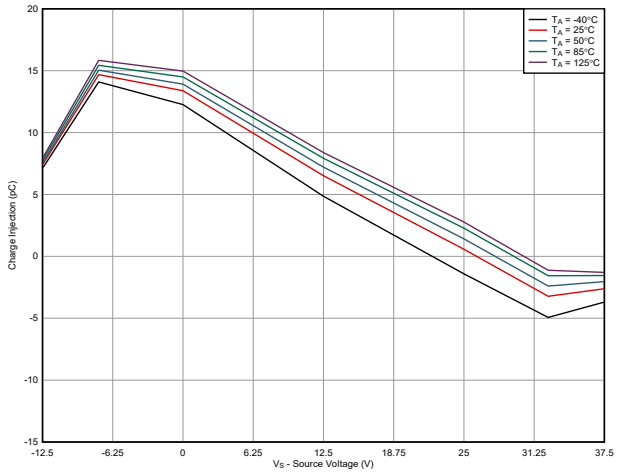
图 8-2. 导通电阻与源极或漏极电压之间的关系



V_{DD} = 37.5V，V_{SS} = -12.5V

图 8-3. 漏电流与偏置电压间的关系

Copyright © 2025 Texas Instruments Incorporated



V_{DD} = 37.5V，V_{SS} = -12.5V

图 8-4. 电荷注入与源极电压间的关系

8.3 散热注意事项

对于许多应用中的模拟开关，需要通过开关支持几百 mA 的电流（从源极到漏极，或从 NO/NC 到 COM）。许多器件已经具有根据环境温度指定的最大电流，但如果器件指定了结温，或者您希望针对具体用例（温度、电源电压、并联通道）进行计算，则可以使用以下公式和方案。

此最大电流主要有 2 个限制：

1. 器件的固有金属限制
2. 热自热限制

要计算特定设置的最大电流，您需要以下信息：

- T_A = 最高环境温度
- $R_{\Theta JA}$ = 封装热系数
- R_{ON} = 导通电阻
- n = 并联通道数
- 数据表中基于结温的最大电流限制

下面是一个使用 TMUX7612 规格的示例：

器件最大值 T_J= 150°C

在本示例中，我们假设在最大 T_A = 105°C 时自发热为 20°C，并在 ±15V 时一次使用 4 个通道运行。我们可以假设最坏情况下 R_{ON} = 2.2Ω。由于规格假定不存在自发热，因此该数字取自 T_A = 125°C 且 T_J = 125°C 时的最大额定值。使用以下公式，我们可以计算出最大热限制。

同样，您可以通过以下公式计算这些示例中的 T_J 和耗散的总功率。请注意，器件的电源电流耗散的功率很小，在此处已被忽略。

$$T_J = R_{\theta JA} \times I^2 \times R_{ON} \times n + T_A \quad (1)$$

$$P_{total} = \frac{T_J - T_A}{R_{\theta JA}} \quad (2)$$

脉冲电流的计算方法相同，但使用占空比 d。通常，在 10% 占空比下指定脉冲电流；但是，即使占空比较短，也不要超过脉冲电流表中提供的最大电流。

Copyright © 2025 Texas Instruments Incorporated

$$I = \frac{1}{d}\sqrt{\frac{T_J - T_A}{R_{\theta JA} \times R_{ON} \times n}} \quad (3)$$

$$T_J = R_{\theta JA} \times (d \times I)^2 \times R_{ON} \times n + T_A \quad (4)$$

8.4 电源相关建议

TMUX7612 器件在 ±4.5V 至 ±25 V (单电源模式下为 4.5V 至 50V) 的宽电源电压范围内运行。该器件还适用于非对称电源，例如 V_{DD} = 37.5V 和 V_{SS} = -12.5V。

电源旁路可提高噪声容限并防止开关噪声从电源轨传播到其他元件。良好的电源去耦对于实现卓越性能至关重要。为提高电源噪声抗扰度，可在 V_{DD} 和 V_{SS} 引脚与接地端之间使用 0.1 µ F 至 10 µ F 的电源去耦电容器。使用低阻抗接头将旁路电容器放置在尽可能靠近器件电源引脚的位置。TI 建议使用多层陶瓷贴片电容 (MLCC) 提供等效串联电阻 (ESR) 和电感 (ESL) 特性，从而实现电源去耦。对于敏感度较高或在恶劣噪声环境中使用的系统，避免使用过孔将电容与器件引脚相连，以获得出色的噪声抗扰度。并行使用多个过孔可降低总电感值并且有利于与接地层和电源层相连。在电源斜升之前，务必确保已接地 (GND)。

8.5 布局

8.5.1 布局指南

当 PCB 布线以 90° 角拐角时，会发生反射。反射的主要原因是布线宽度发生了变化。在拐角的顶点，布线宽度增加到原来宽度的 1.414 倍。这种增加会影响传输线特性，尤其是导致反射的布线的分布式电容和自感特性。并非所有 PCB 布线都是直线，因此某些布线必须拐角。图 8-5 展示了渐入佳境的圆角技术。只有最后一个示例 (理想) 保持恒定的布线宽度并能够更大限度地减少反射。

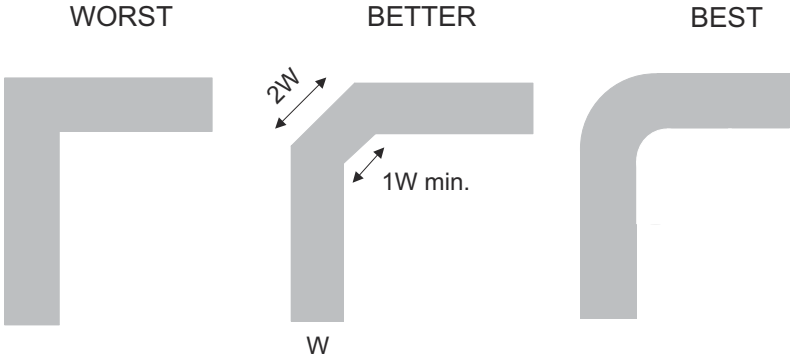


图 8-5. 布线示例

使用较少的过孔和拐角路由高速信号可减少信号反射和阻抗变化。当必须使用过孔时，增加其周边的间隙尺寸以降低其电容。每一过孔均为信号传输线引入了非连续性，并增加了电路板其他层的干扰几率。设计测试点时要小心，不建议在高频下使用穿孔引脚。

图 8-6 展示了采用 TMUX7612 的 PCB 布局示例。

一些重要注意事项有：

- 为了可靠运行，在 VDD/VSS 和 GND 之间连接一个 0.1µF 至 10µF 的去耦电容器。我们建议使用 0.1µF 和 1µF 电容器，将值最低的电容器尽可能靠近引脚放置。确保电容器额定电压足以满足电源电压要求。
- 尽可能缩短输入线路。
- 使用实心接地平面有助于降低电磁干扰 (EMI) 噪声拾取。
- 敏感的模拟布线不能与数字布线平行。尽可能避免数字引线与模拟引线交叉，仅在必要时以垂直交叉方式布线。
- 并联使用多个过孔可降低总电感并且有利于与接地平面相连。

Copyright © 2025 Texas Instruments Incorporated

8.5.2 布局示例

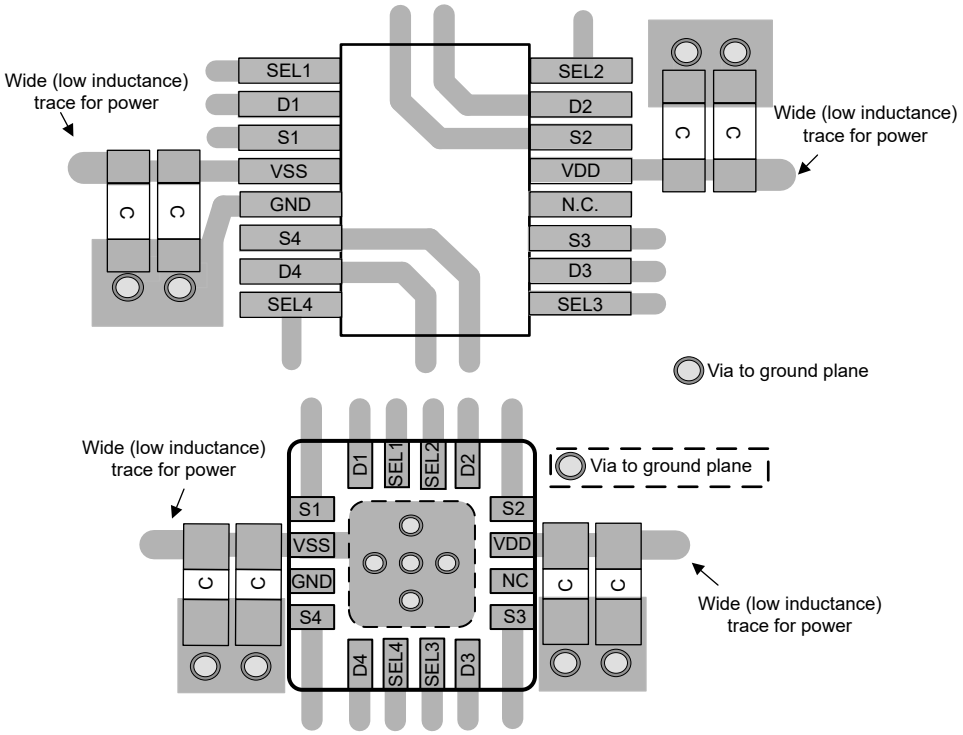


图 8-6. TMUX7612 布局示例

9 器件和文档支持

9.1 文档支持

9.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*多路复用器将取代继电器* 应用简报
- 德州仪器 (TI)，*提高自动化测试设备的信号测量精度* 应用简报
- 德州仪器 (TI)，*通过采样保持减少干扰实现精密输出* 参考指南
- 德州仪器 (TI)，*使用 1.8V 逻辑多路复用器和开关简化设计* 应用简报
- 德州仪器 (TI)，*高电压模拟多路复用器的系统级保护* 应用手册
- 德州仪器 (TI)，*QFN/SON PCB 连接* 应用手册

9.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

9.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (August 2023) to Revision A (December 2024)	Page
• 将状态从 *预告信息* 更改为 *量产数据*	1

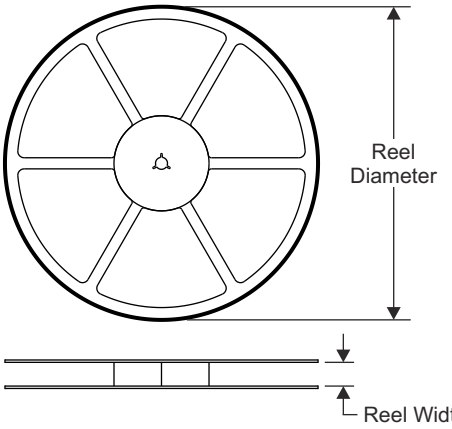
11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

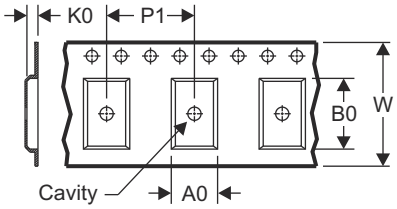
Copyright © 2025 Texas Instruments Incorporated

11.1 卷带包装信息

REEL DIMENSIONS

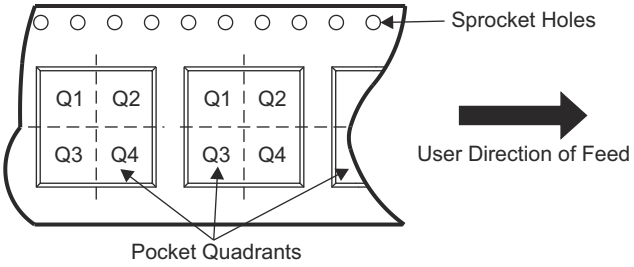


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

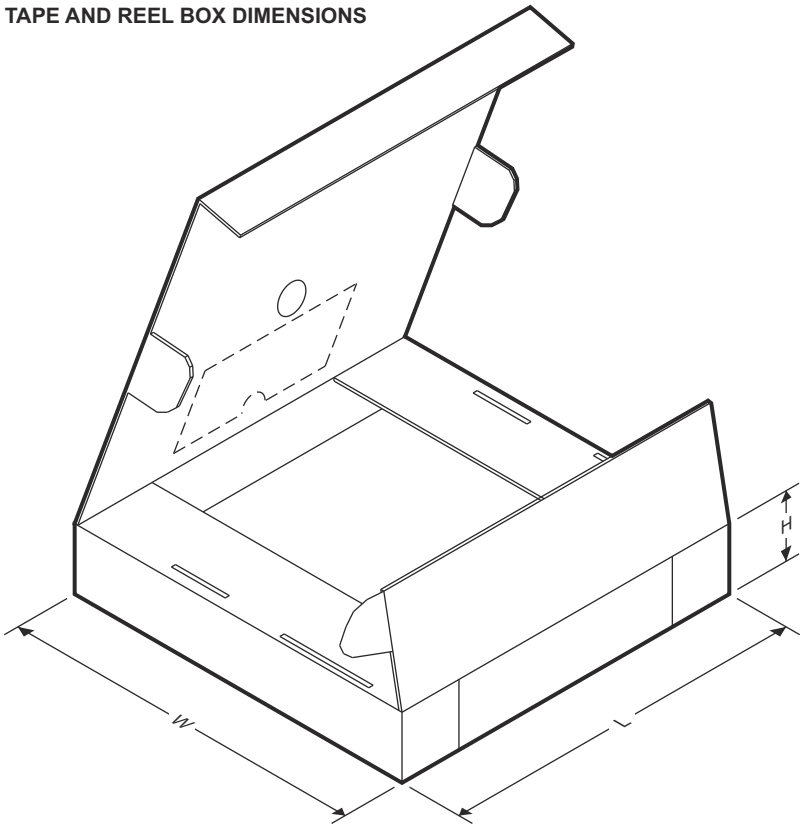
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



器件	封装类型	封装图	引脚	SPQ	卷盘直径 (mm)	卷盘宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
PTMUX7612PWR	TSSOP	PW	16	3000	330	12.4	6.90	5.60	1.60	8	12	Q1
PTMUX7612RUMR	WQFN	RUM	16	3000	330	12.4	4.25	4.25	1.15	8	12	Q2

Copyright © 2025 Texas Instruments Incorporated

TAPE AND REEL BOX DIMENSIONS



器件	封装类型	封装图	引脚	SPQ	长度 (mm)	宽度 (mm)	高度 (mm)
PTMUX7612PWR	TSSOP	PW	16	3000	367	367	35
PTMUX7612RUMR	WQFN	RUM	16	3000	360	360	36

Copyright © 2025 Texas Instruments Incorporated

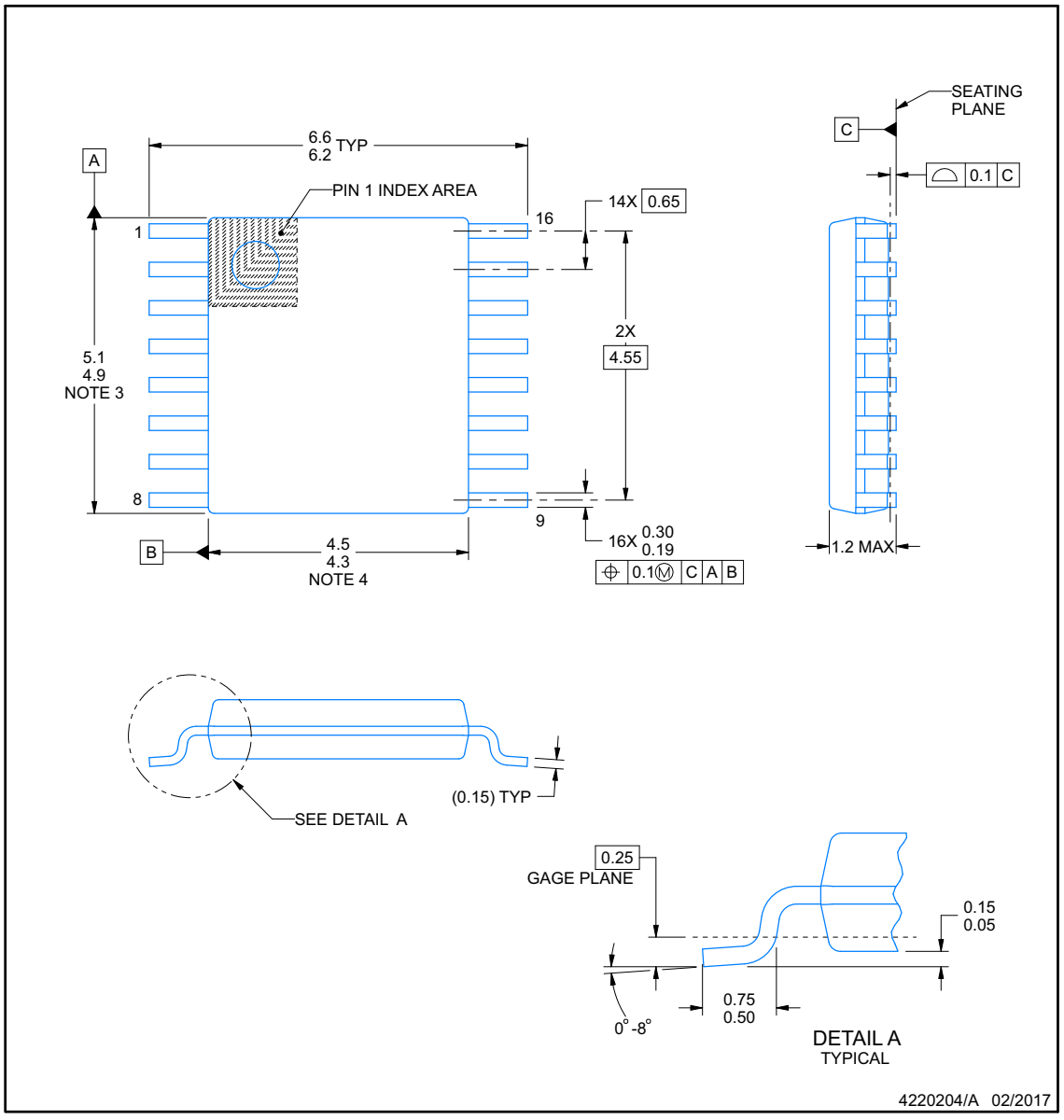
11.2 机械数据

PW0016A

PACKAGE OUTLINE

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.

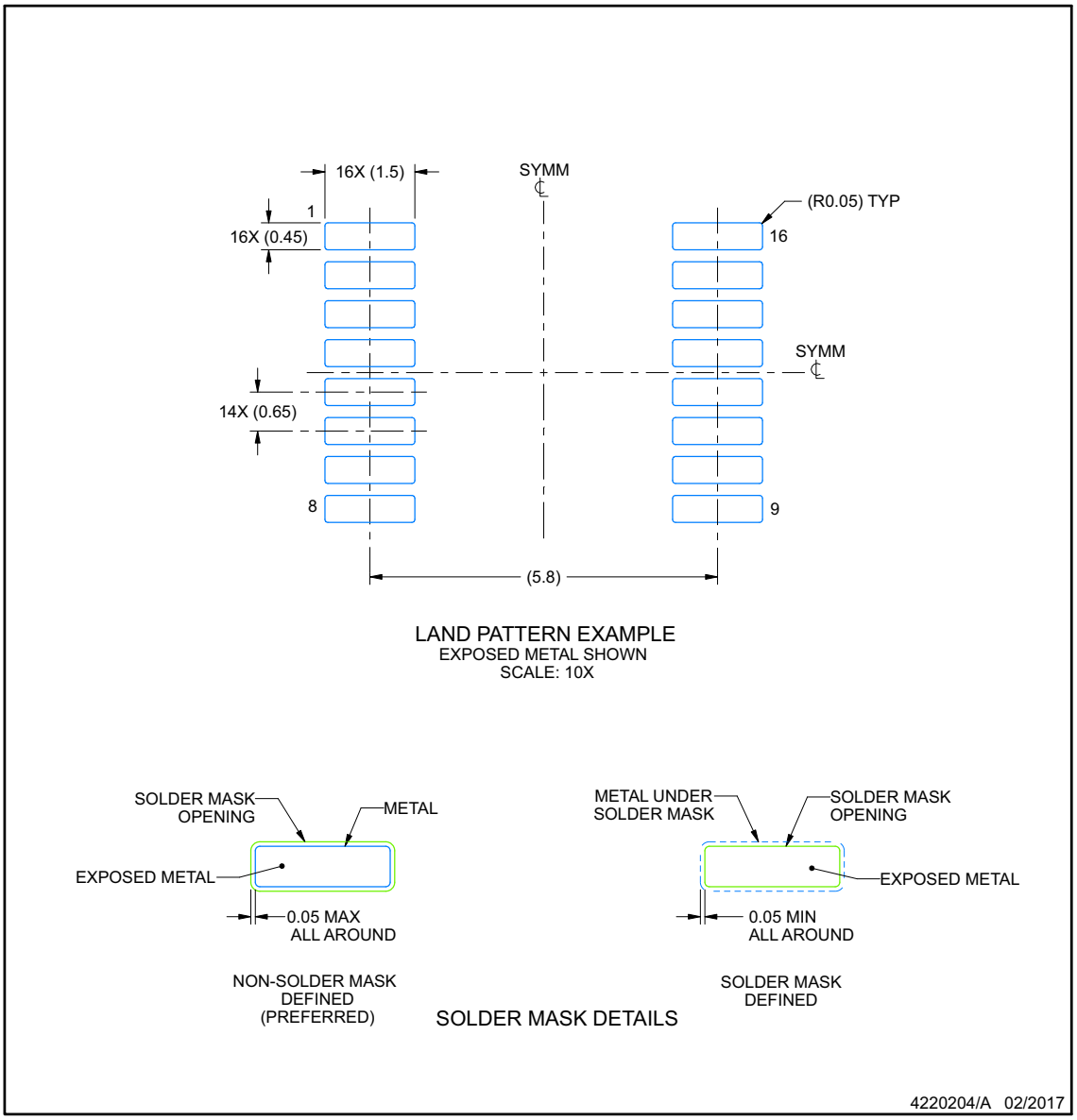
Copyright © 2025 Texas Instruments Incorporated

EXAMPLE BOARD LAYOUT

PW0016A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

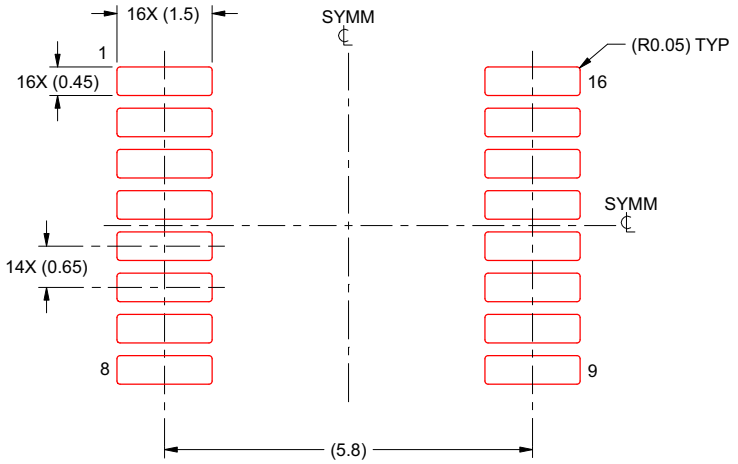
Copyright © 2025 Texas Instruments Incorporated

EXAMPLE STENCIL DESIGN

PW0016A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220204/A 02/2017

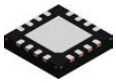
NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

Copyright © 2025 Texas Instruments Incorporated

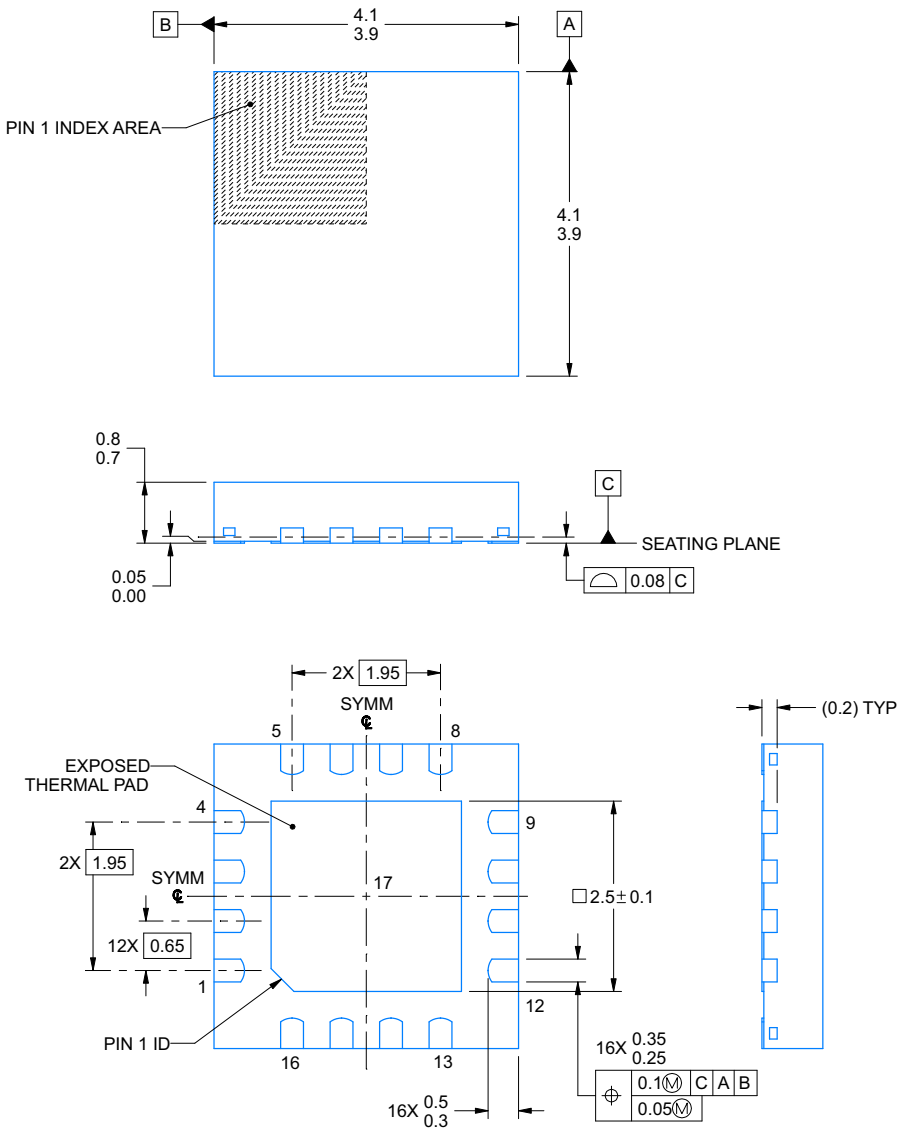
PACKAGE OUTLINE

RUM0016E



WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

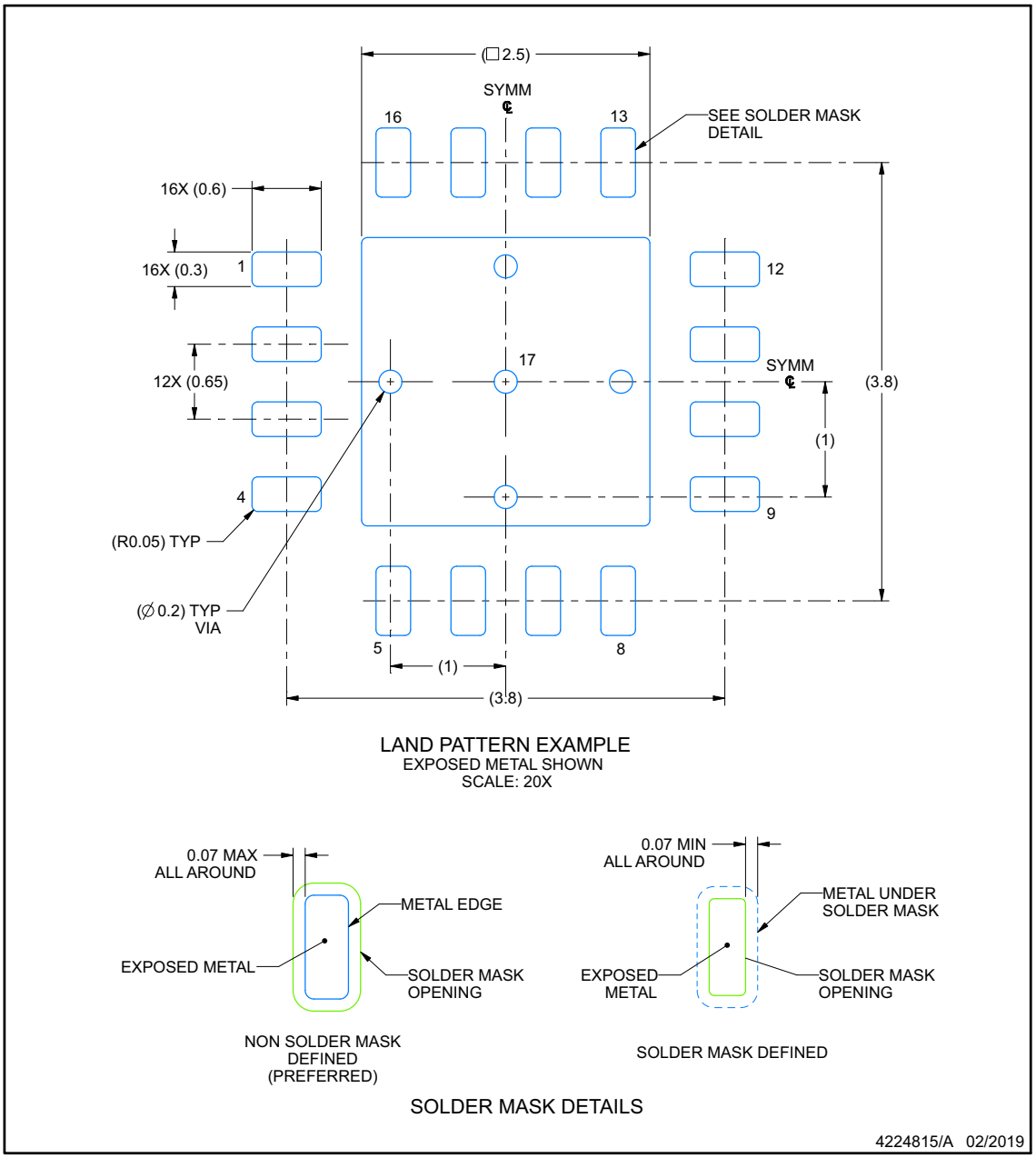
Copyright © 2025 Texas Instruments Incorporated

EXAMPLE BOARD LAYOUT

RUM0016E

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

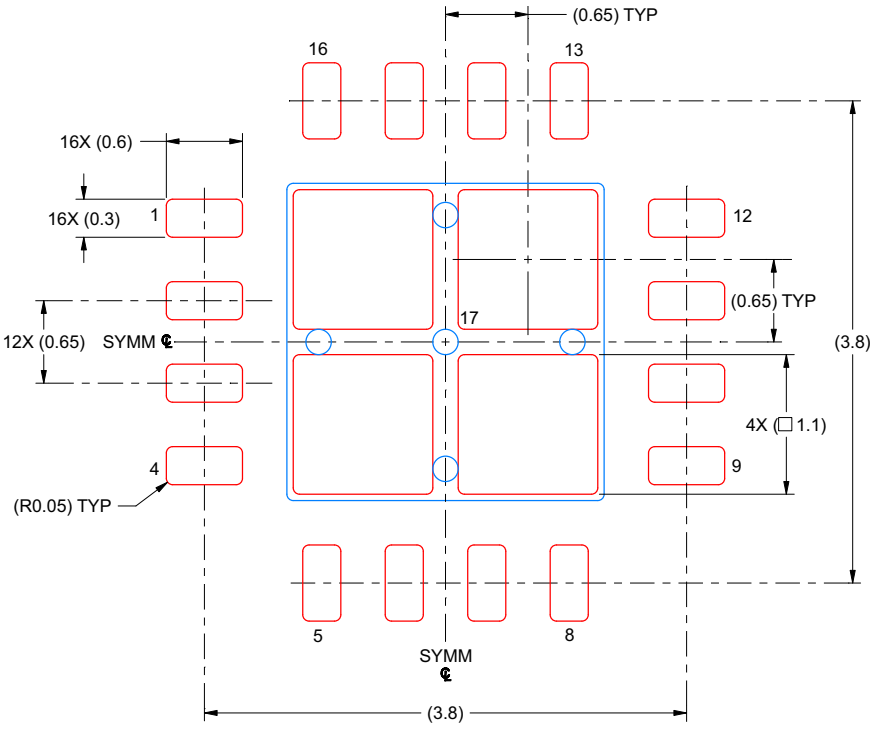
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

Copyright © 2025 Texas Instruments Incorporated

EXAMPLE STENCIL DESIGN

RUM0016E — **WQFN - 0.8 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 20X

EXPOSED PAD 17
77% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4224815/A 02/2019

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TMUX7612PWR	Active	Production	TSSOP (PW) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	7612
TMUX7612PWR.A	Active	Production	TSSOP (PW) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	7612
TMUX7612RUMR	Active	Production	WQFN (RUM) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TMUX 7612
TMUX7612RUMR.A	Active	Production	WQFN (RUM) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TMUX 7612

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

GENERIC PACKAGE VIEW

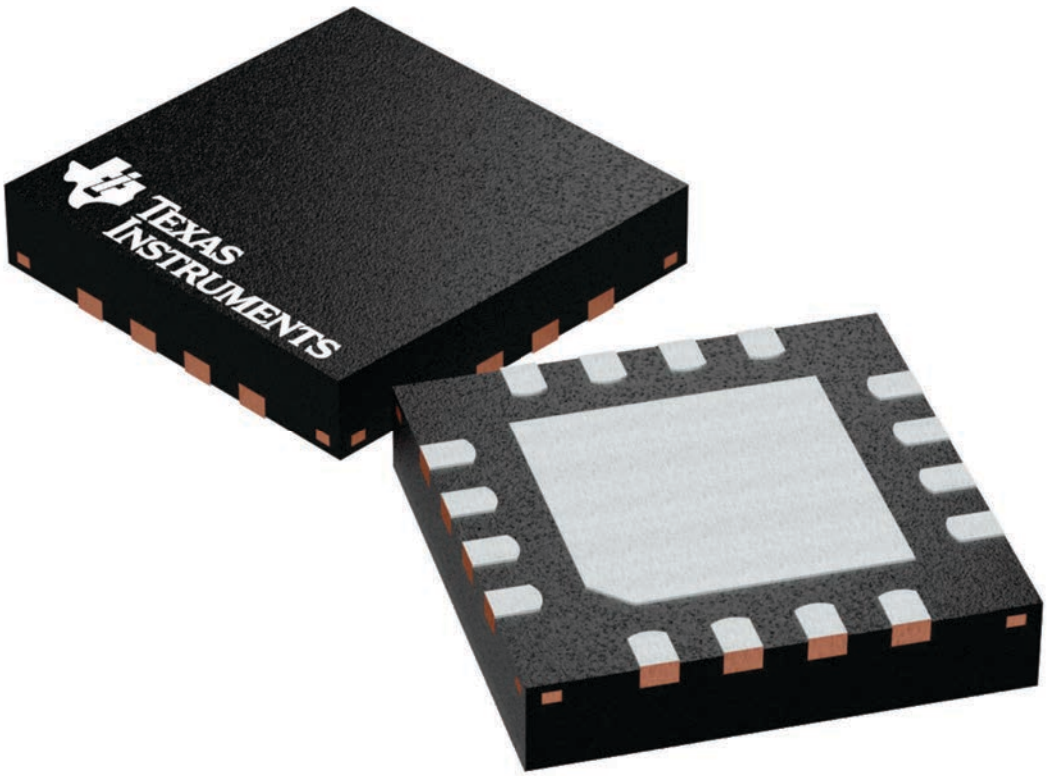
RUM 16

WQFN - 0.8 mm max height

4 x 4, 0.65 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



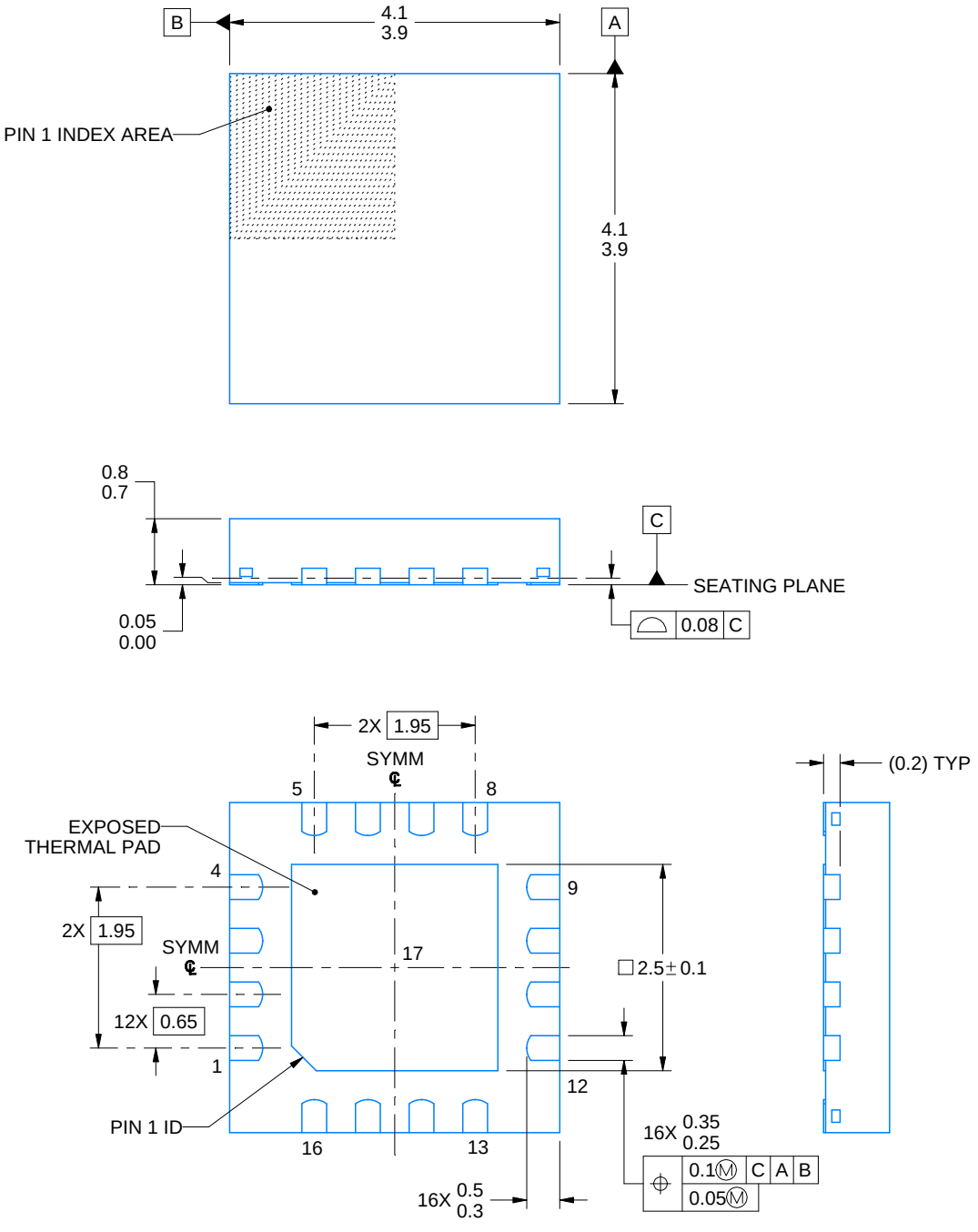
4224843/A

RUM0016E

PACKAGE OUTLINE

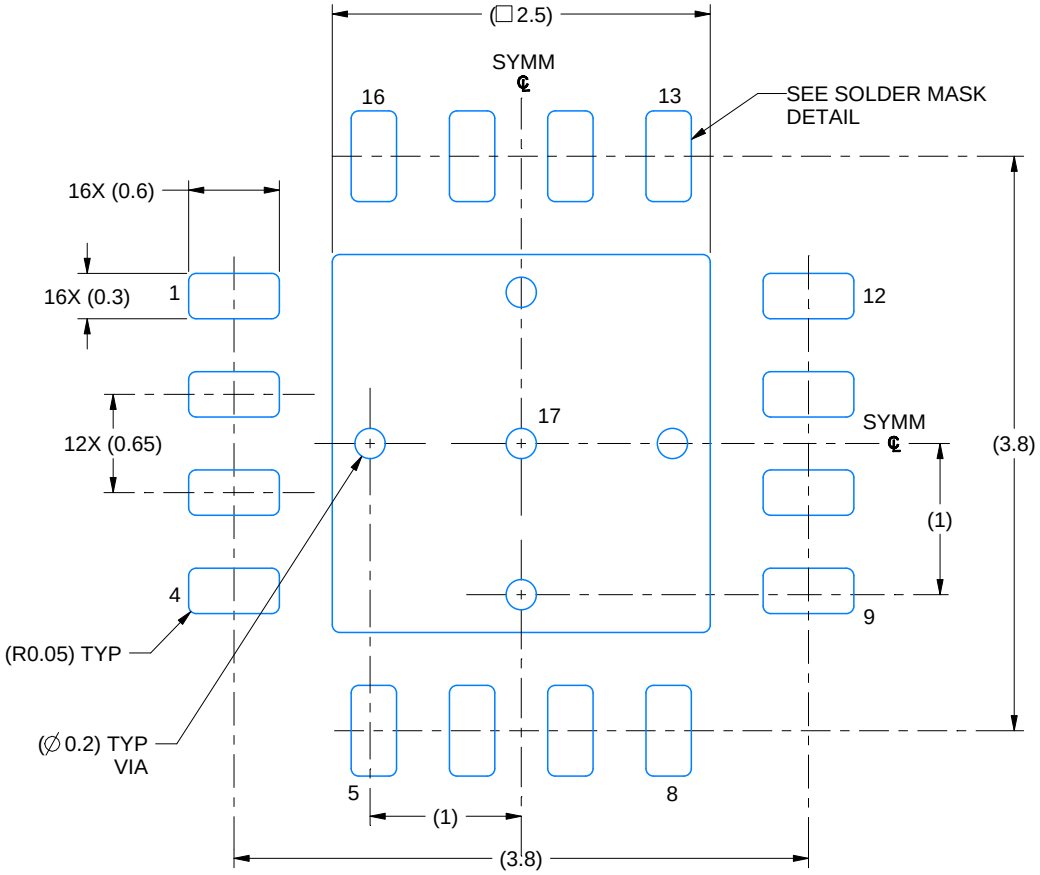
WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

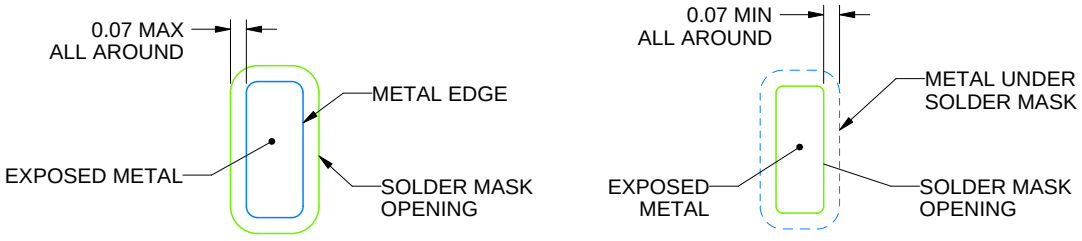


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



SOLDER MASK DETAILS

4224815/A 02/2019

NOTES: (continued)

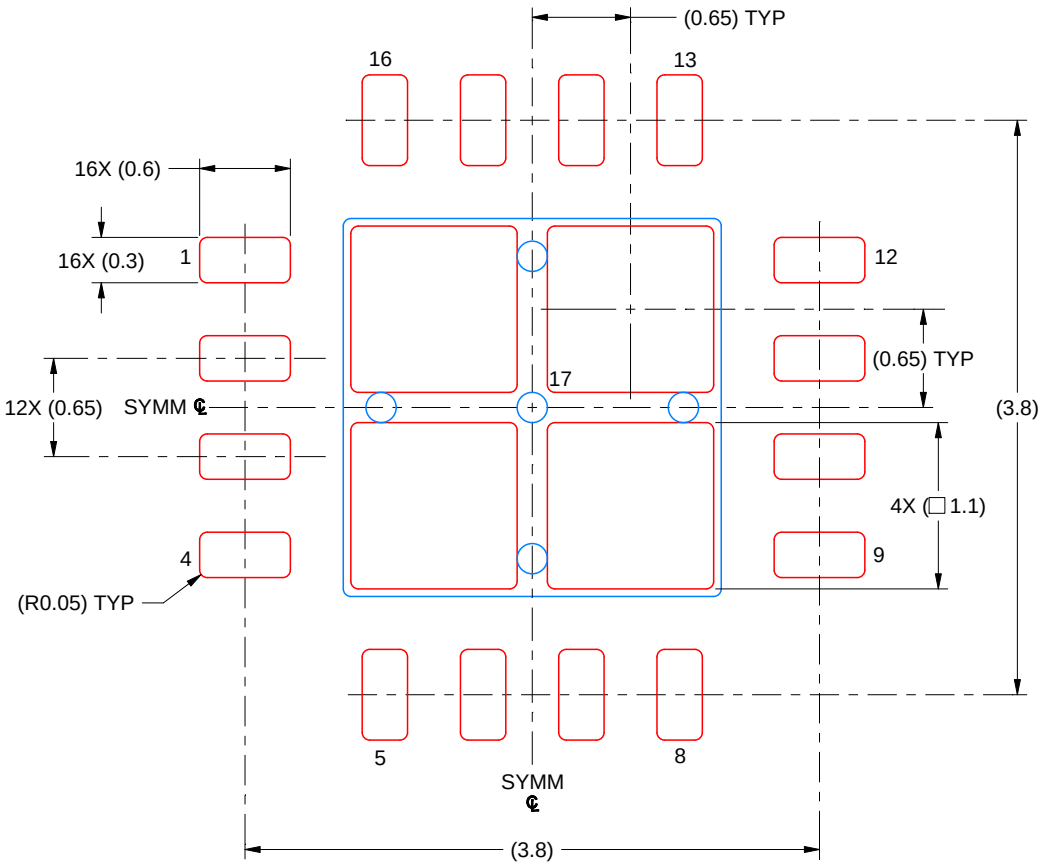
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RUM0016E

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 20X

EXPOSED PAD 17
77% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4224815/A 02/2019

NOTES: (continued)

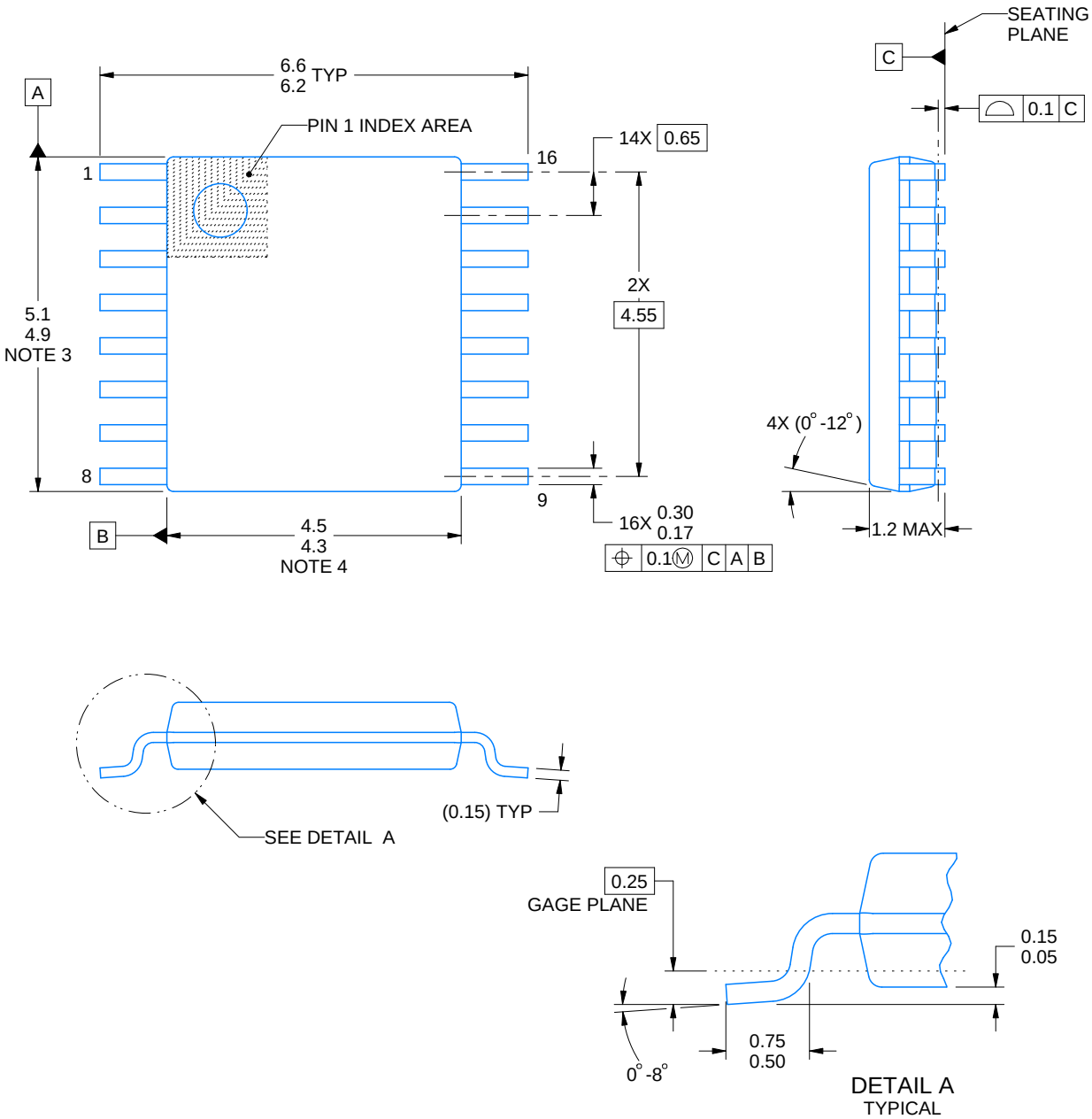
6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGE OUTLINE

PW0016A

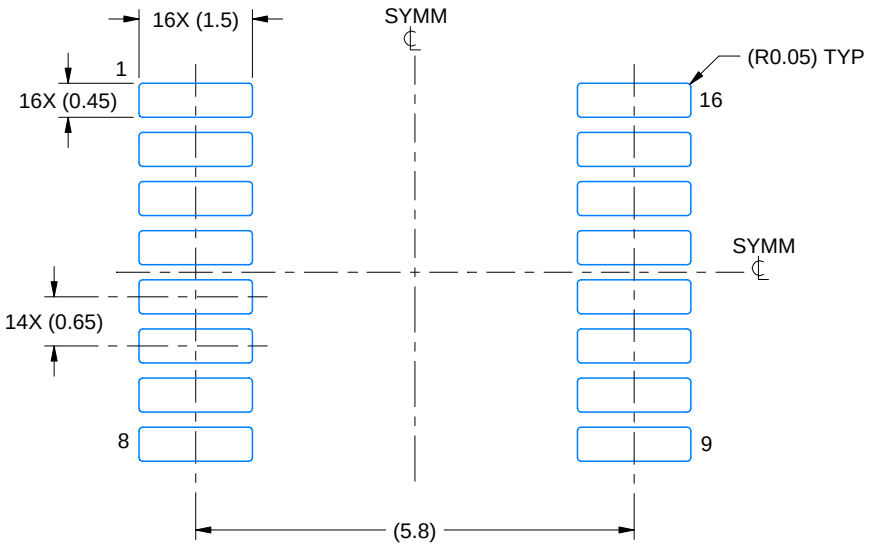
TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE

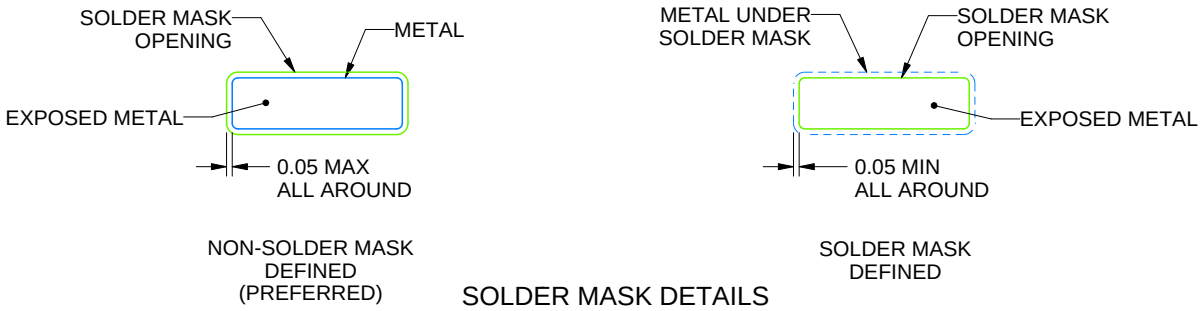


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X

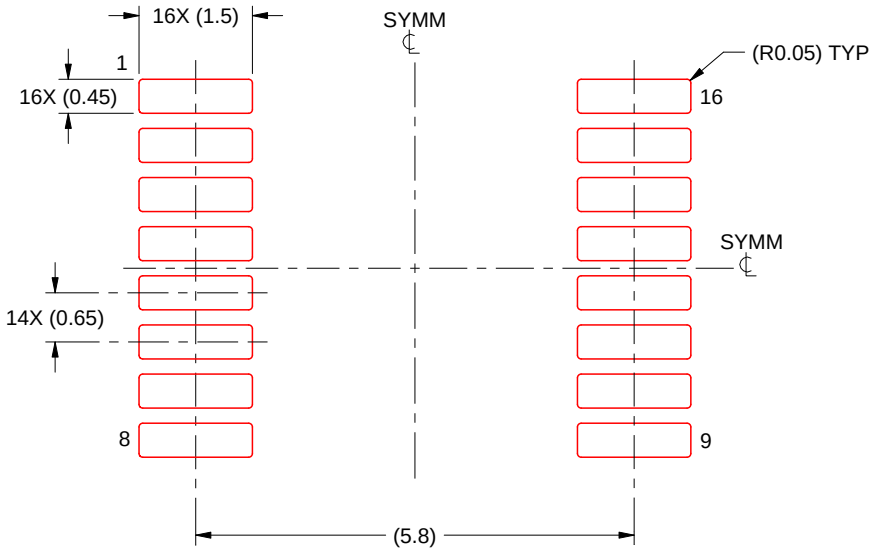


SOLDER MASK DETAILS

4220204/B 12/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220204/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月