PGA849 低噪声、宽带宽、可编程增益精密仪表放大器

1 特性

- 差分至单端转换
- 八个引脚可编程二进制增益
  - G (V/V) = ⅛、¼、½、1、2、4、8 和 16
- 低增益误差温漂：±2ppm/°C（最大值）
- 更快的信号处理：
  - 高带宽：在所有增益下均为 10MHz
  - 高压摆率：G ≥ ½ V/V 时为 35V/µs
  - 稳定时间：
    700ns（到 0.01%）、950ns（到 0.0015%）
  - 输入级噪声：G = 16V/V 时为 8.6nV/ √Hz
  - 可通过滤波器选项实现更好的 SNR
- 在超过电源电压多达 ±40V 时提供输入过压保护
- 输入级电源电压范围：
  - 单电源：8V 至 36V
  - 双电源：±4V 至 ±18V
- 独立输出电源引脚
- 输出级电源电压范围：
  - 单电源：4.5V 至 36V
  - 双电源：±2.25V 至 ±18V
- 额定温度范围：–40°C 至 +125°C
- 小型封装：3mm × 3mm QFN

2 应用

- 工厂自动化和控制
- 模拟输入模块
- 数据采集 (DAQ)
- 测试和测量
- 参数测量单元 (PMU)

3 说明

PGA849 是一款宽带宽、低噪声、可编程增益仪表放大器，适用于差分到单端转换。PGA849 具有八种二进制增益设置（从 0.125V/V 的衰减增益到最大 16V/V），可以通过三个数字增益选择引脚进行选择。

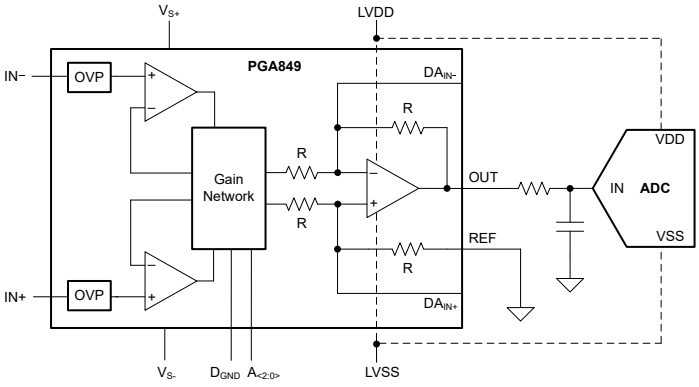
PGA849 架构经过优化，可驱动采样速率高达 1MSPS 的高分辨率精密模数转换器 (ADC) 的输入，无需额外的 ADC 驱动器。输出级电源与输入级解耦，可保护 ADC 或下游器件免遭过驱损坏。

超 β 输入晶体管提供超低的输入偏置电流，进而提供 0.3pA/ √Hz 的超低输入电流噪声密度，因而 PGA849 成为几乎任何传感器类型的通用选择。低噪声电流反馈前端架构即使在高频下也能提供出色的增益平坦度，得益于此，PGA849 是一款出色的高阻抗传感器读出器件。输入引脚上的集成保护电路可处理超出电源电压高达 ±40V 的过压。

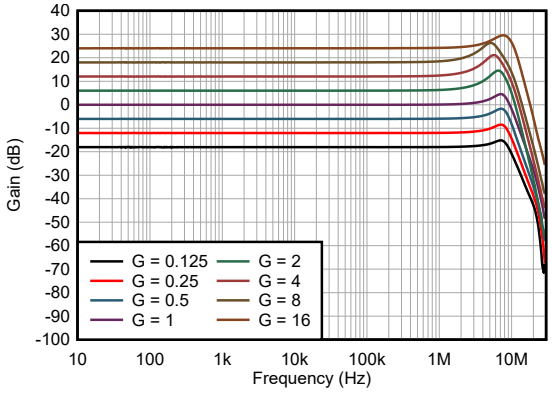
封装信息

器件型号	封装(1)	封装尺寸(2)
PGA849	RGT（VQFN，16）	3mm × 3mm

(1) 有关更多信息，请参阅节 11。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



PGA849 简化版应用



增益与频率间的关系

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 器件比较表.....2
5 引脚配置和功能.....3
6 规格.....4
6.1 绝对最大额定值.....4
6.2 ESD 等级.....4
6.3 建议运行条件.....4
6.4 热性能信息.....4
6.5 电气特性.....6
6.6 典型特性.....9
7 详细说明.....20
7.1 概述.....20
7.2 功能方框图.....20
7.3 特性说明.....21
7.4 器件功能模式.....23
8 应用和实施.....24
8.1 应用信息.....24
8.2 典型应用.....25
8.3 电源相关建议.....29
8.4 布局.....29
9 器件和文档支持.....31
9.1 器件支持.....31
9.2 文档支持.....31
9.3 接收文档更新通知.....31
9.4 支持资源.....31
9.5 商标.....31
9.6 静电放电警告.....31
9.7 术语表.....32
10 修订历史记录.....32
11 机械、封装和可订购信息.....32

4 器件比较表

器件	输出类型	增益 (V/V)	带宽 (MHz)	压摆率 (V/μs)	噪声 (nV/rtHz)
PGA849	单端	⅛、¼、½、1、2、4、8、16	10	35	8.6
INA849	单端	G = 1 + 6kΩ / RG	28	35	1
PGA855	差分	⅛、¼、½、1、2、4、8、16	10	35	7.8
INA851	差分	G = 1 + 6kΩ / RG	22	37	3.2
INA821	单端	G = 1 + 49.4kΩ / RG	4.7	2	7
INA819	单端	G = 1 + 50kΩ / RG	2	0.9	8

Copyright © 2025 Texas Instruments Incorporated

5 引脚配置和功能

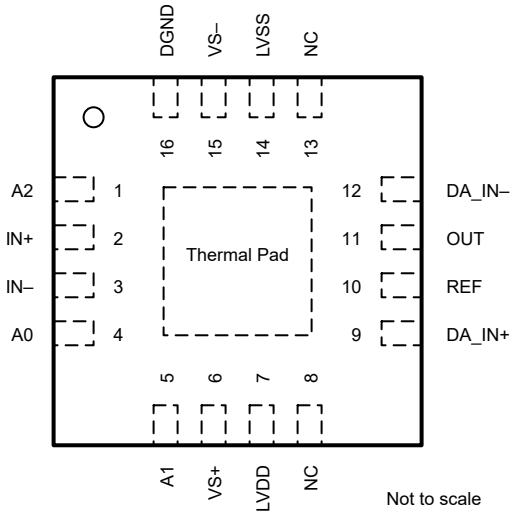


图 5-1. RGT 封装，16 引脚 VQFN（顶视图）

表 5-1. 引脚功能

引脚		类型	说明
名称	编号		
A0	4	输入	增益选项引脚 0
A1	5	输入	增益选项引脚 1
A2	1	输入	增益选项引脚 2
DA_IN+	9	输入	连接到输出差分放大器求和节点
DA_IN –	12	输入	连接到输出差分放大器求和节点
DGND	16	电源	数字逻辑和增益设置引脚的接地基准
IN –	3	输入	负（反相）输入
IN+	2	输入	正（同相）输入
LVDD	7	电源	输出驱动器正电源
LVSS	14	电源	输出驱动器负电源
NC	8	—	不连接
NC	13	—	不连接
OUT	11	输出	输出
REF	10	输入	基准输入。该引脚必须由低阻抗源驱动
VS+	6	电源	输入级正电源
VS –	15	电源	输入级负电源
散热焊盘	散热焊盘	—	该散热焊盘必须焊接到印刷电路板 (PCB)。将散热焊盘连接到处于悬空状态或以电气方式连接到 VS – 的平面或大面积覆铜区域，即使对于功率耗散较低的应用也是如此。

Copyright © 2025 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

		最小值	最大值	单位
V_S	V_{S+}、V_{S-} 引脚上的电源电压；$V_S = (V_{S+}) - (V_{S-})$	0	40	V
V_{SOUT}	LVDD、LVSS 引脚上的电源电压；$V_{SOUT} = V_{LVDD} - V_{LVSS}$	0	40	V
	电源引脚 LVDD、LVSS 上的电压	$(V_{S-}) - 0.5$	$(V_{S+}) + 0.5$	V
V_{IN}	信号输入引脚 IN+、IN– 上的电压	$(V_{S-}) - 40$	$(V_{S+}) + 40$	V
	DGND、DA_IN+、DA_IN– 引脚电压	$(V_{S-}) - 0.5$	$(V_{S+}) + 0.5$	V
	增益选择引脚 A2、A1、A0 上的电压	$V_{DGND} - 0.5$	$(V_{S+}) + 0.5$	V
V_O	信号输出引脚最大电压	$V_{LVSS} - 0.5$	$V_{LVDD} + 0.5$	V
V_{REF}	基准输入电压	$V_{LVSS} - 0.5$	$V_{LVDD} + 0.5$	V
I_O	信号输出引脚电流	-100	100	mA
I_{SC}	输出短路电流(2)	持续		
T_A	工作温度	-50	150	°C
T_J	结温		175	°C
T_{stg}	贮存温度	-65	150	°C

(1) 超出*绝对最大额定值*运行可能会对器件造成永久损坏。*绝对最大额定值*并不表示器件在这些条件下或在*建议运行条件*以外的任何其他条件下能够正常运行。如果超出*建议运行条件*但在*绝对最大额定值*范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 对 $V_{SOUT}/2$ 短路。

6.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)	±2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准(2)	±1000	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

			最小值	最大值	单位
V_S	输入级电源电压	单电源	8	36	V
		双电源	±4	±18	
V_{SOUT}	输出级电源电压	单电源	4.5	36	V
		双电源	±2.25	±18	
T_A	额定温度		-40	125	°C

6.4 热性能信息

热指标(1)		PGA849 RGT (VQFN) 16 引脚	单位
$R_{\theta JA}$	结至环境热阻	47.3	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	53.6	°C/W
$R_{\theta JB}$	结至电路板热阻	22.0	°C/W
ψ_{JT}	结至顶部特征参数	1.4	°C/W
ψ_{JB}	结至电路板特征参数	22.0	°C/W

Copyright © 2025 Texas Instruments Incorporated

热指标(1)		PGA849 RGT (VQFN) 16 引脚	单位
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	7.8	°C/W

(1) 有关新旧热指标的信息，请参阅半导体和 IC 封装热指标应用手册。

6.5 电气特性

T_A = 25 °C，V_S = V_{SOUT} = ±15V，V_{ICM} = 0V，V_{REF} = 0V，R_L = 10kΩ 接地，且 G = 1V/V（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
输入							
V_{OS}	失调电压 (RTI)	G = 1 至 16			±50	±350	μV
		G < 1			±50/G	±350/G	
	失调电压漂移 (RTI)	G = 1 至 16，T_A = –40°C 至 +125°C			±0.2	±1.0	μV/°C
		G < 1，T_A = –40°C 至 +125°C			±0.2/G	±1.0/G	
PSRR	电源抑制比	±4V ≤ V_S ≤ ±18V，RTI	G = 0.125	95	110		dB
			G = 0.25	98	114		dB
			G = 0.5	100	118		
			G = 1	120	134		
			G = 2	120	126		
			G = 4	120	132		
			G = 8	120	136		
			G = 16	120	140		
z_{id}	差分输入阻抗				1 || 1		GΩ || pF
z_{ic}	共模输入阻抗				1 || 7		GΩ || pF
V_{ICM}	共模输入电压	V_S = ±4V 至 ±18V		(V_{S-}) + 2.5		(V_{S+}) – 2	V
		V_S = ±4V 至 ±18V，T_A = –40°C 至 +125°C		(V_{S-}) + 3		(V_{S+}) – 2.5	
CMRR	共模抑制比	直流至 60Hz，V_{ICM} = ±10V，T_A = –40°C 至 +125°C，RTI	G = 0.125	64	82		dB
			G = 0.25	70	88		
			G = 0.5	76	94		
			G = 1	82	100		
			G = 2	88	106		
			G = 4	94	112		
			G = 8	100	118		
			G = 16	106	124		
偏置电流							
I_B	输入偏置电流				±0.5	±1.8	nA
		T_A = -40°C 至 +125°C			±1		
	输入偏置电流漂移	T_A = -40°C 至 +125°C				±10	pA/°C
I_{OS}	输入失调电流				±0.5	±1	nA
		T_A = -40°C 至 +125°C			±1		
	输入失调电流漂移	T_A = -40°C 至 +125°C				±10	pA/°C

Copyright © 2025 Texas Instruments Incorporated

6.5 电气特性（续）

T_A = 25 °C，V_S = V_{SOUT} = ±15V，V_{ICM} = 0V，V_{REF} = 0V，R_L = 10kΩ 接地，且 G = 1V/V（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
噪声电压							
e_{NI}	电压噪声密度 (RTI)	f = 1kHz	G = 16		8.6		nV/√Hz
			G = 8		8.8		
			G = 4		9.6		
			G = 2		13.5		
			G = 1		23.8		
			G = 0.5		47.4		
			G = 0.25		94.9		
			G = 0.125		186.3		
E_{NI}	电压噪声 (RTI)	f_B = 0.1Hz 至 10Hz	G = 16		0.28		μV_{PP}
			G = 8		0.29		
			G = 4		0.33		
			G = 2		0.49		
			G = 1		0.91		
			G = 0.5		1.82		
			G = 0.25		3.59		
			G = 0.125		7.28		
i_N	输入电流噪声密度	f = 1kHz			0.3		pA/√Hz
I_N	输入电流噪声	f_B = 0.1Hz 至 10Hz			13		pA_{PP}
增益							
	增益范围			0.125		16	V/V
GE	增益误差	G = 0.125			±0.010	±0.045	%
		G = 0.25			±0.005	±0.030	%
		G = 0.5			±0.005	±0.030	%
		G = 1			±0.005	±0.015	%
		G = 2			±0.010	±0.030	%
		G = 4			±0.015	±0.040	%
		G = 8			±0.015	±0.040	%
		G = 16			±0.030	±0.070	%
	增益非线性	G = 0.125 至 16，V_{OUT} > ±5V			2	5	ppm
	增益漂移	G = 0.125 至 16，T_A = –40°C 至 +125°C			±1	±2	ppm/°C
输出							
V_{OUT}	输出电压	无负载	V_{SOUT} = ±2.25V	V_{LVSS} + 0.1		V_{LVDD} – 0.1	V
		R_L = 10kΩ	V_{SOUT} = ±2.25V	V_{LVSS} + 0.2		V_{LVDD} – 0.2	
			V_{SOUT} = ±18V	V_{LVSS} + 0.4		V_{LVDD} – 0.4	
C_L	负载电容	使用容性负载稳定运行			100		pF
I_{SC}	短路电流	持续达 V_{SOUT}/2			±45		mA
			T_A = -40°C 至 +125°C	±20		±60	
频率响应							
BW	带宽，–3dB	G = 0.125 至 16			10		MHz
SR	压摆率	G ≥ 0.5，V_{OUT} = 10			35		V/µs
		G = 0.25，V_{OUT} = 5			23		V/µs
		G = 0.125，V_{OUT} = 2.5			10		V/µs
t_S	稳定时间	G = 0.125 至 16 V_{INDIFF} = 10V 阶跃或 V_{OUT} = 10V 阶跃	达 0.01%		0.7		µs
			达 0.0015%		0.95		
	增益开关时间				2		µs

Copyright © 2025 Texas Instruments Incorporated

6.5 电气特性（续）

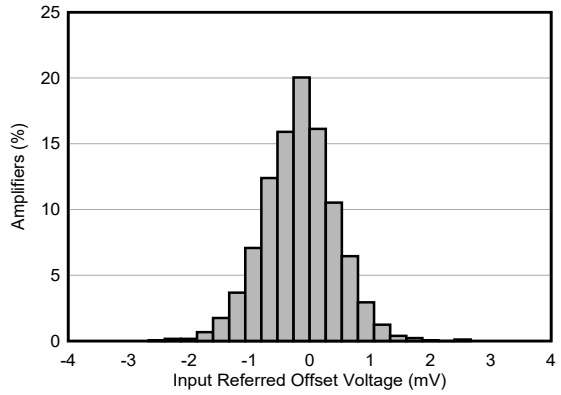
T_A = 25 °C，V_S = V_{SOUT} = ±15V，V_{ICM} = 0V，V_{REF} = 0V，R_L = 10kΩ 接地，且 G = 1V/V（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
THD+N	总谐波失真和噪声	差分输入，f = 10kHz，V_{OUT} = 10V_{PP}		-110		dB
		单端输入，f = 10kHz，V_{OUT} = 10V_{PP}		-105		
HD2	二阶谐波失真	差分输入，f = 10kHz，V_{OUT} = 10V_{PP}		-120		
		单端输入，f = 10kHz，V_{OUT} = 10V_{PP}		-110		
HD3	三阶谐波失真	差分输入，f = 10kHz，V_{OUT} = 10V_{PP}		-120		
		单端输入，f = 10kHz，V_{OUT} = 10V_{PP}		-110		
参考输入						
R_{IN}	基准输入阻抗			10		kΩ
	基准输入电流	V_{IN} = 0V		140		μA
	基准输入电压		V_{LVSS}		V_{LVDD}	V
	以输出为基准的增益			1		V/V
	基准增益误差	V_{OUT} = ±10V，在电压摆幅范围内		0.01	0.05	%
输出级电源						
I_{Q_input}	输入级静态电流 V_{S+}、V_{S-}	V_{IN} = 0V		3	3.7	mA
		T_A = -40°C 至 +125°C			4.6	
输出级电源						
I_{Q_output}	输出级静态电流 LVDD、LVSS	V_{IN} = 0V，V_{REF} = 0V		2.3	2.8	mA
		T_A = -40°C 至 125°C			3.5	
数字逻辑						
V_{IL}	数字输入逻辑低电平	A0、A1、A2 引脚，以 DGND 为基准	V_{DGND}		V_{DGND} + 0.8	V
V_{IH}	数字输入逻辑高电平	A0、A1、A2 引脚，以 DGND 为基准	V_{DGND} + 1.8		V_{S+}	V
	数字输入引脚电流	A0、A1、A2 引脚		1.5	3	μA
V_{DGND}	DGND 电压		V_{S-}		(V_{S+}) – 4	V
	DGND 基准电流			4	10	μA

Copyright © 2025 Texas Instruments Incorporated

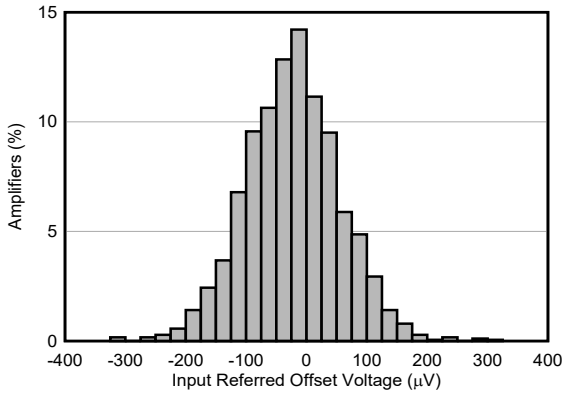
6.6 典型特性

T_A = 25°C，V_S = V_{SOUT} = ±15V，V_{ICM} = V_{REF} = 0V，R_L = 10kΩ 接地，且 G = 1V/V（除非另有说明）



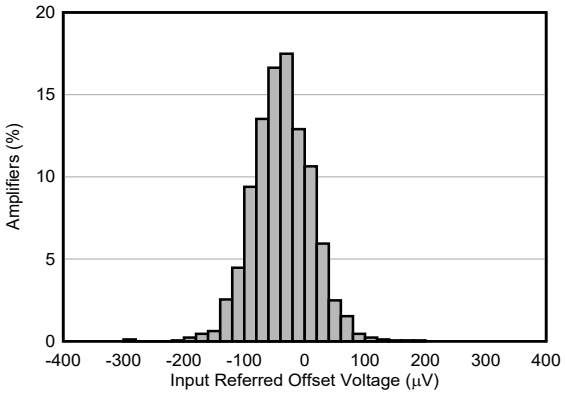
N = 1767　　均值 = –165.34μV　　标准偏差= 600.90μV
G = 0.125V/V

图 6-1. 失调电压 (RTI) 的分布



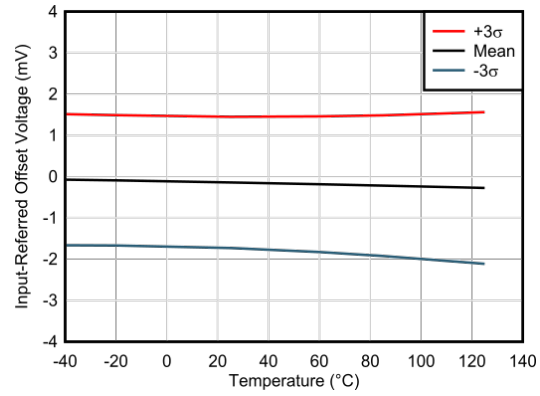
N = 1767　　均值 = –22.56μV　　标准偏差= 78.45μV
G = 1V/V

图 6-2. 失调电压 (RTI) 的分布



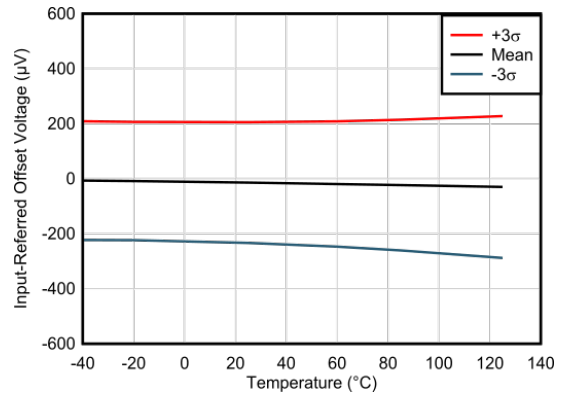
N = 1767　　均值 = –37.55μV　　标准偏差= 48.69μV
G = 16V/V

图 6-3. 失调电压 (RTI) 的分布



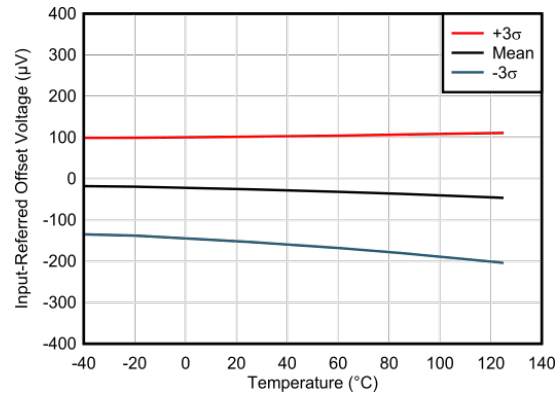
N = 58　　1 个晶圆批次
G = 0.125V/V

图 6-4. 失调电压 (RTI) 与温度间的关系



N = 58　　1 个晶圆批次
G = 1V/V

图 6-5. 失调电压 (RTI) 与温度间的关系



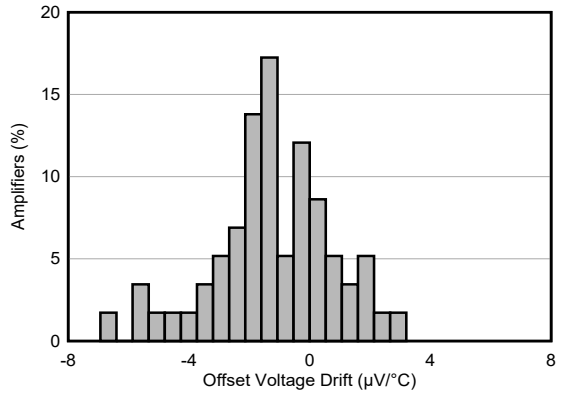
N = 58　　1 个晶圆批次
G = 16V/V

图 6-6. 失调电压 (RTI) 与温度间的关系

Copyright © 2025 Texas Instruments Incorporated

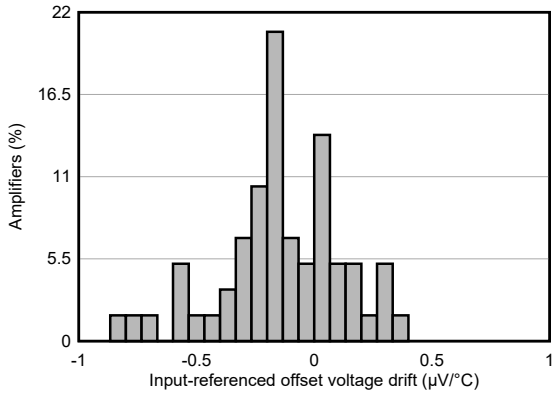
6.6 典型特性（续）

T_A = 25°C，V_S = V_{SOUT} = ±15V，V_{ICM} = V_{REF} = 0V，R_L = 10kΩ 接地，且 G = 1V/V（除非另有说明）



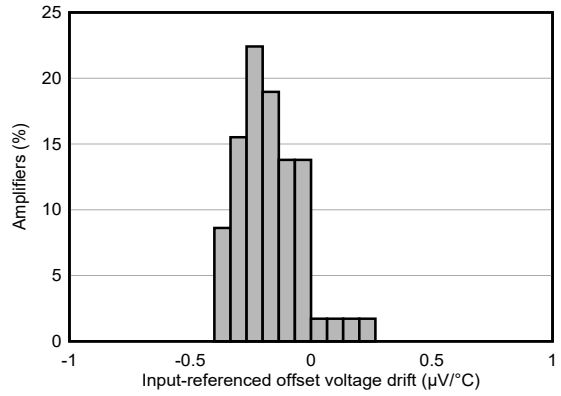
N = 58　　均值 = –1.23 µV/°C　　标准偏差= 2 µV/°C
G = 0.125V/V

图 6-7. 失调电压漂移 (RTI) 的分布



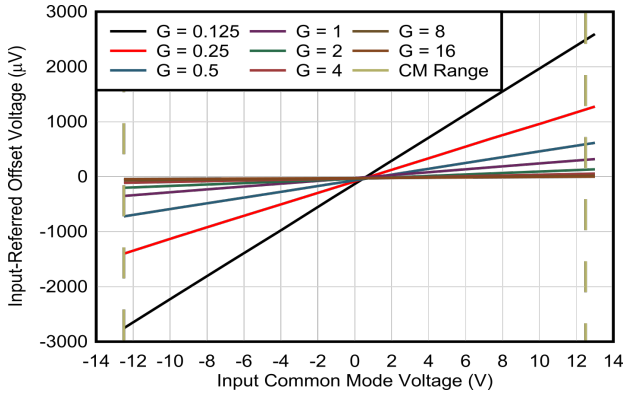
N = 58　　均值 = –0.14 µV/°C　　标准偏差= 0.26 µV/°C
G = 1V/V

图 6-8. 失调电压漂移 (RTI) 的分布



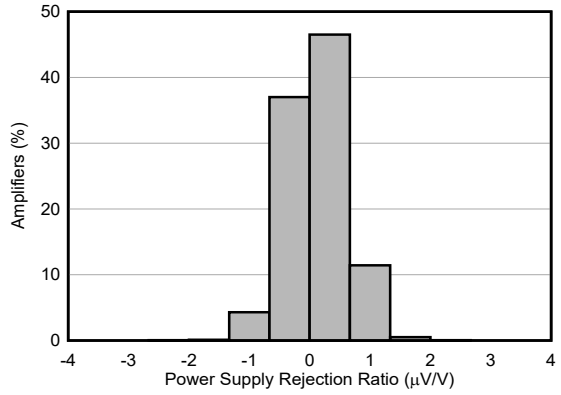
N = 58　　均值 = –0.17 µV/°C　　标准偏差= 0.13 µV/°C
G = 16V/V

图 6-9. 失调电压漂移 (RTI) 的分布



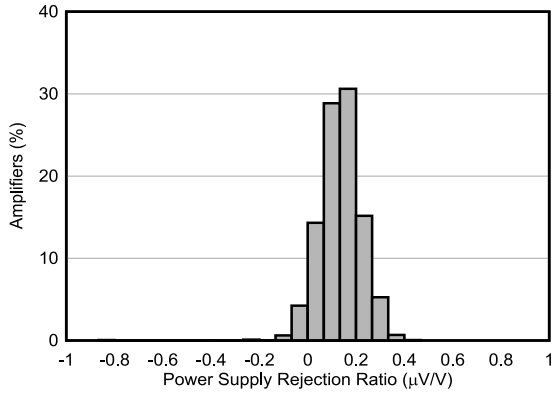
所示为典型器件

图 6-10. 偏置电压 (RTI) 与 V_{ICM} 间的关系



N = 1767　　均值 = 0.11 µV/V　　标准偏差= 0.47 µV/V
G = 0.125V/V

图 6-11. PSRR 分布图



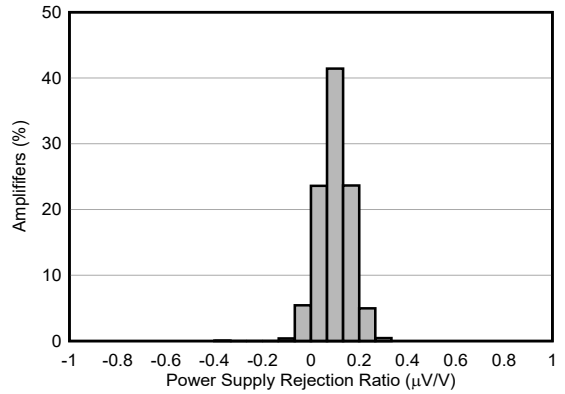
N = 1767　　均值 = 0.14 µV/V　　标准偏差= 0.09 µV/V
G = 1V/V

图 6-12. PSRR 分布图

Copyright © 2025 Texas Instruments Incorporated

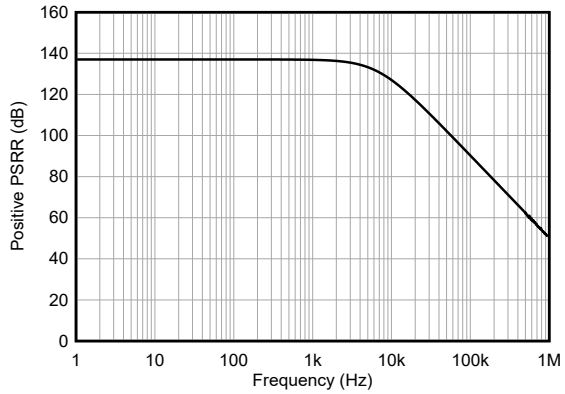
6.6 典型特性（续）

T_A = 25°C，V_S = V_{SOUT} = ±15V，V_{ICM} = V_{REF} = 0V，R_L = 10kΩ 接地，且 G = 1V/V（除非另有说明）



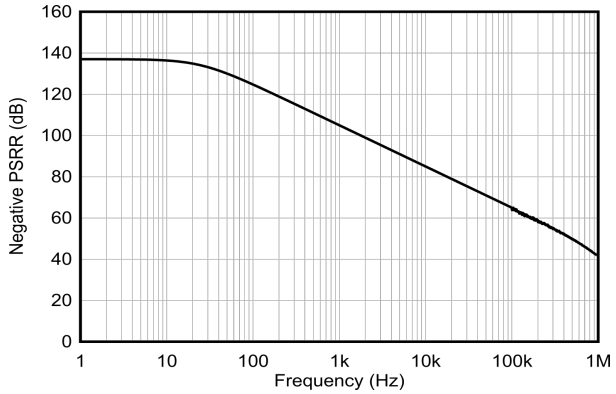
N = 1767　　均值 = 0.10 µ V/V　　标准偏差= 0.06 µ V/V
G = 16V/V

图 6-13. PSRR 分布图



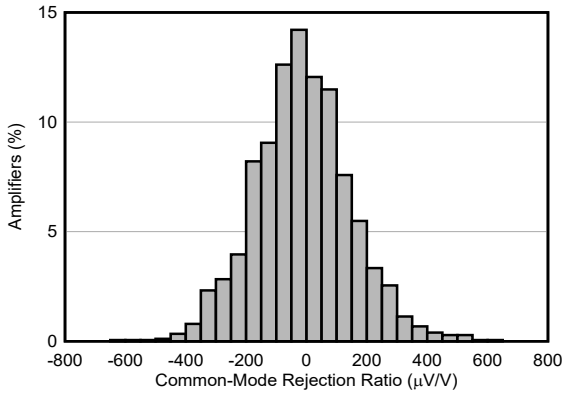
所示为典型器件
G = 1V/V

图 6-14. 正 PSRR 与频率间的关系



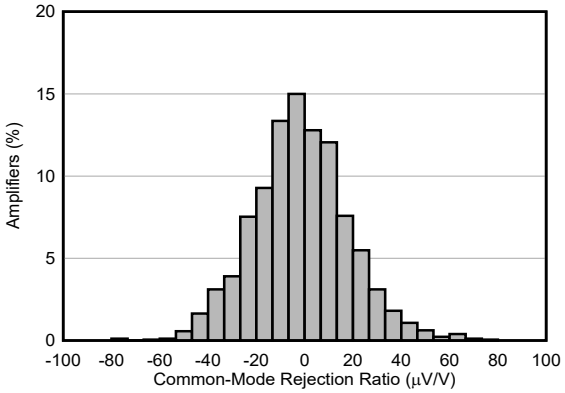
所示为典型器件
G = 1V/V

图 6-15. 负 PSRR 与频率间的关系



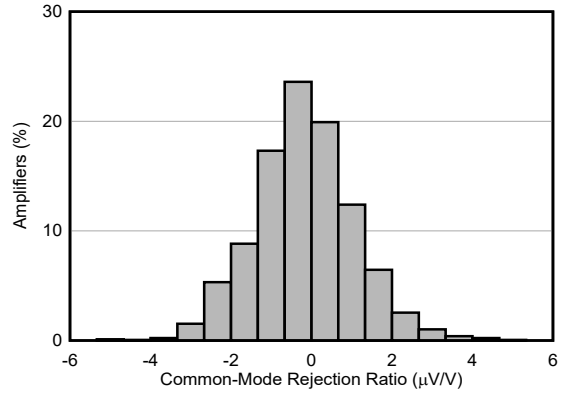
N = 1767　　均值 = –12.21 µ V/V　　标准偏差= 159.35 µ V/V
G = 0.125V/V

图 6-16. CMRR 分布



N = 1767　　均值 = –1.55 µ V/V　　标准偏差 = 19.92 µ V/V
G = 1V/V

图 6-17. CMRR 分布



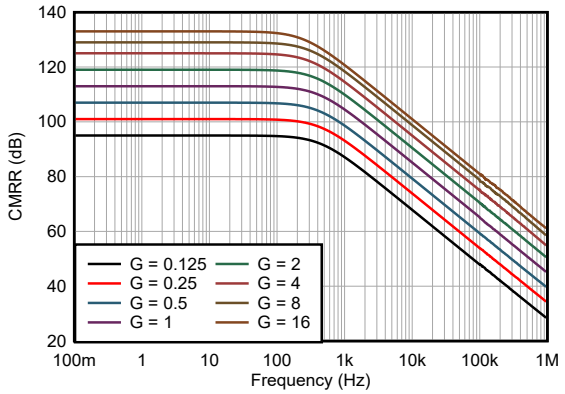
N = 1767　　均值 = –0.17 µ V/V　　标准偏差 = 1.25 µ V/V
G = 16V/V

图 6-18. CMRR 分布

Copyright © 2025 Texas Instruments Incorporated

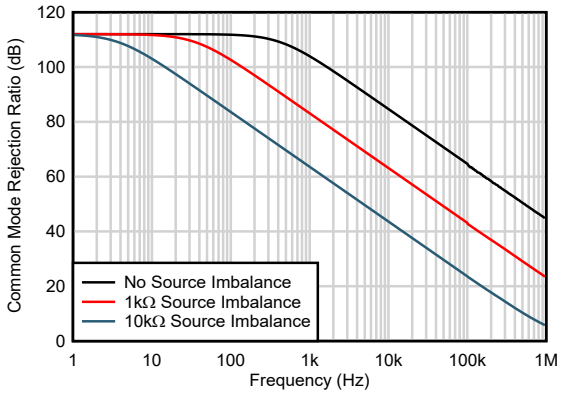
6.6 典型特性（续）

T_A = 25°C，V_S = V_{SOUT} = ±15V，V_{ICM} = V_{REF} = 0V，R_L = 10kΩ 接地，且 G = 1V/V（除非另有说明）



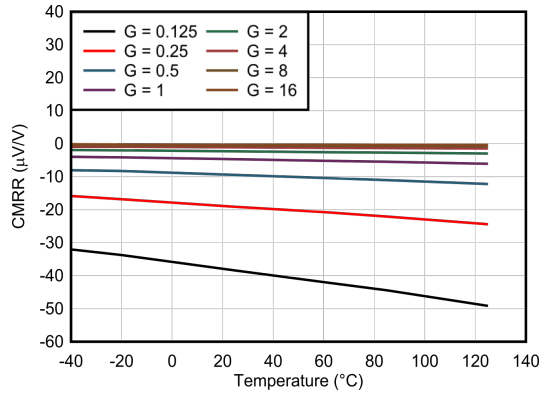
所示为典型器件

图 6-19. CMRR 与频率间的关系 (RTI)



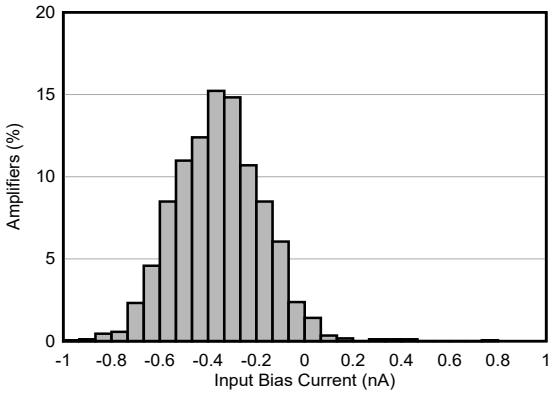
所示为典型器件
G = 1V/V

图 6-20. CMRR 与频率间的关系（非平衡）



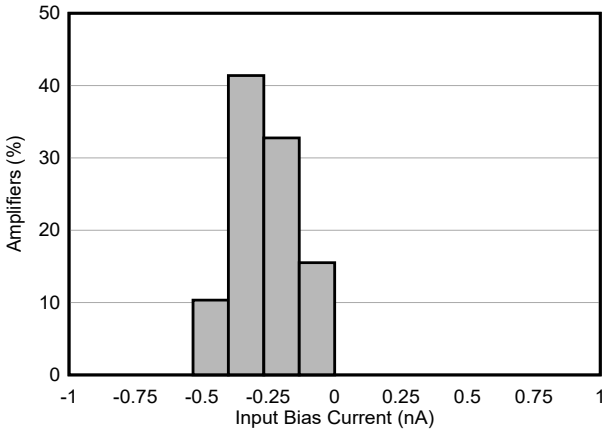
所示为典型器件

图 6-21. CMRR 与温度间的关系



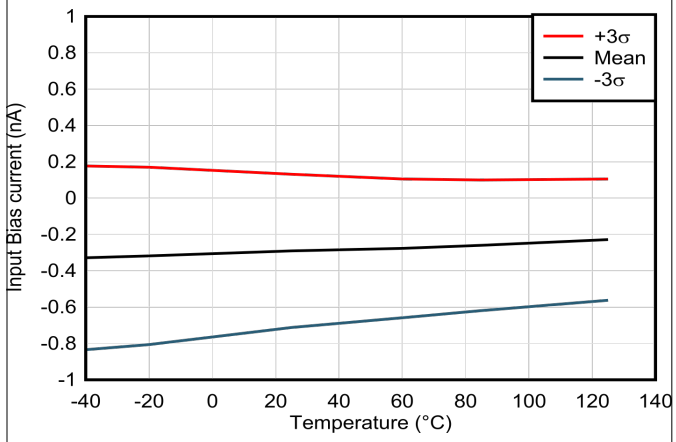
N = 1767　　均值 = –0.35nA　　标准偏差= 0.181nA
G = 1V/V

图 6-22. 输入偏置电流的分布



N = 58　　均值 = –0.265nA　　标准偏差= 0.11nA
T_A = 85°C　　G = 1V/V

图 6-23. 输入偏置电流的分布



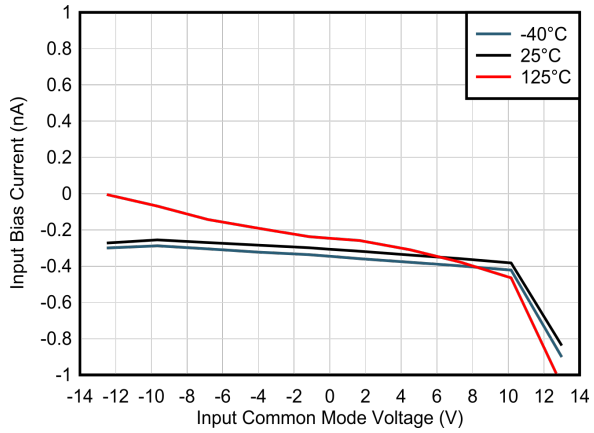
N = 58　　1 个晶圆批次
G = 1V/V

图 6-24. 输入偏置电流与温度间的关系

Copyright © 2025 Texas Instruments Incorporated

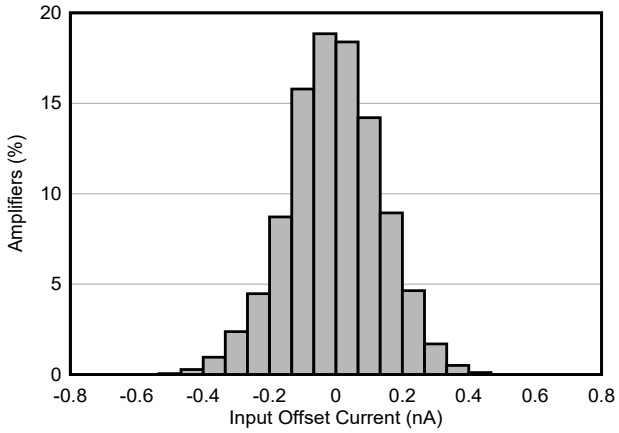
6.6 典型特性（续）

T_A = 25°C，V_S = V_{SOUT} = ±15V，V_{ICM} = V_{REF} = 0V，R_L = 10kΩ 接地，且 G = 1V/V（除非另有说明）



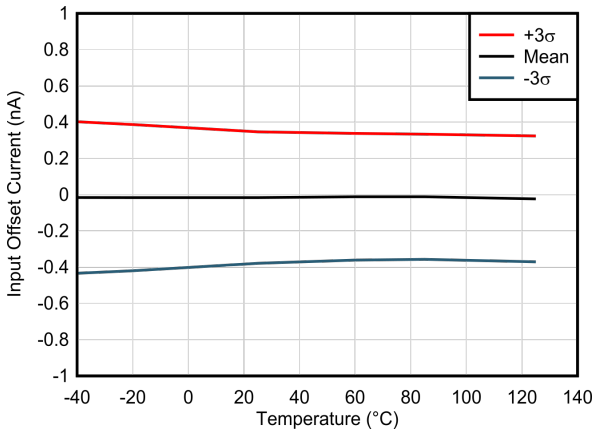
所示为典型器件
G = 1V/V

图 6-25. 输入偏置电流与 V_{ICM} 间的关系



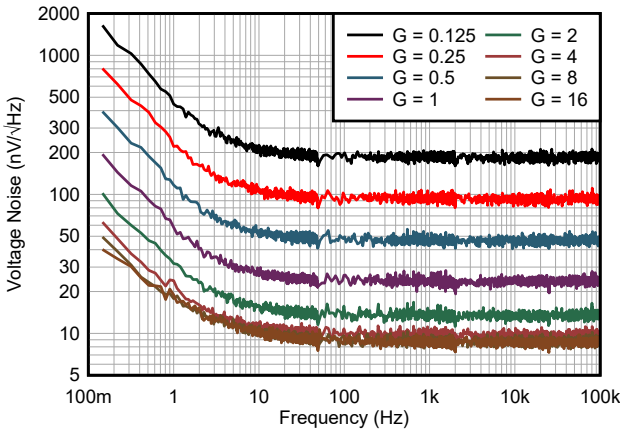
N = 1767　　均值 = –0.006nA　　标准偏差 = 0.139nA
G = 1V/V

图 6-26. 输入失调电流的分布



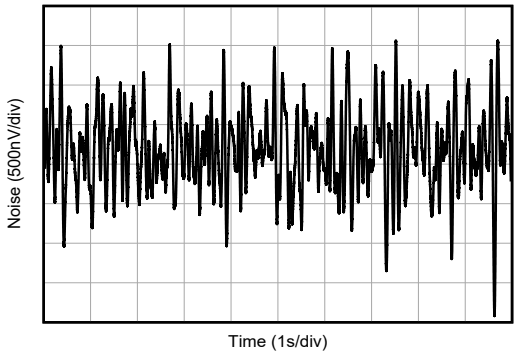
N = 58　　1 个晶圆批次
G = 1V/V

图 6-27. 输入失调电流与温度间的关系



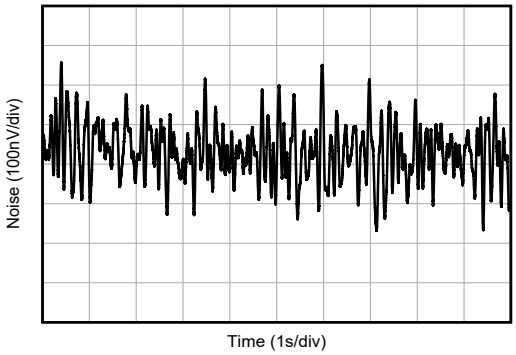
所示为典型器件

图 6-28. 电压噪声频谱密度 (RTI) 与频率间的关系



所示为典型器件
G = 0.125V/V

图 6-29. 0.1Hz 至 10Hz 电压噪声 (RTI)



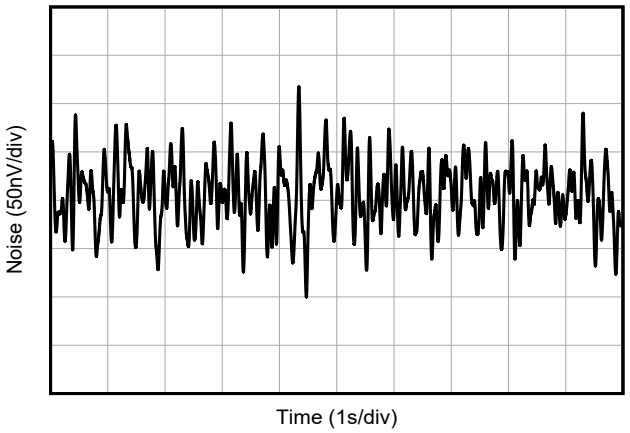
所示为典型器件
G = 1V/V

图 6-30. 0.1Hz 至 10Hz 电压噪声 (RTI)

Copyright © 2025 Texas Instruments Incorporated

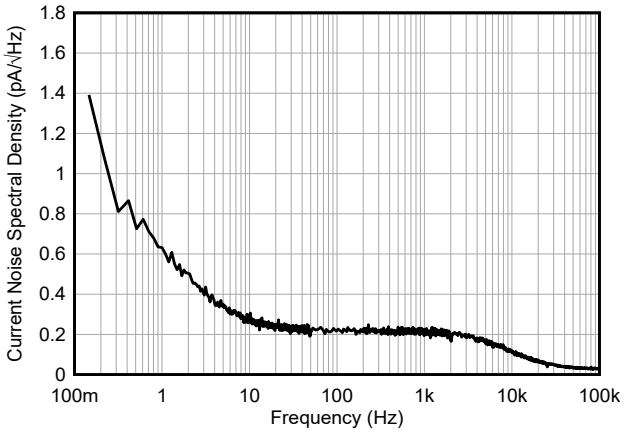
6.6 典型特性（续）

T_A = 25°C，V_S = V_{SOUT} = ±15V，V_{ICM} = V_{REF} = 0V，R_L = 10kΩ 接地，且 G = 1V/V（除非另有说明）



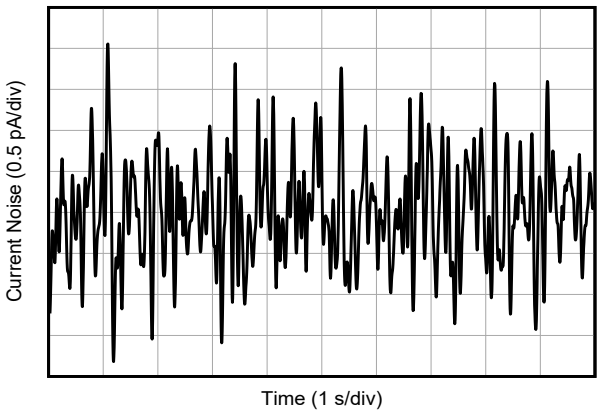
所示为典型器件
G = 16V/V

图 6-31. 0.1Hz 至 10Hz 电压噪声 (RTI)



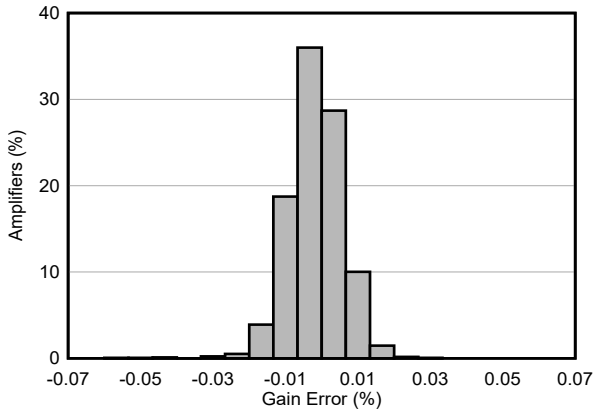
G = 1V/V

图 6-32. 电流噪声频谱密度与频率间的关系



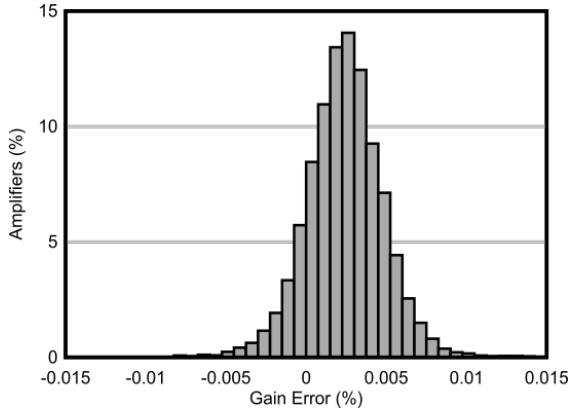
所示为典型器件
G = 1V/V

图 6-33. 0.1Hz 至 10Hz 电流噪声



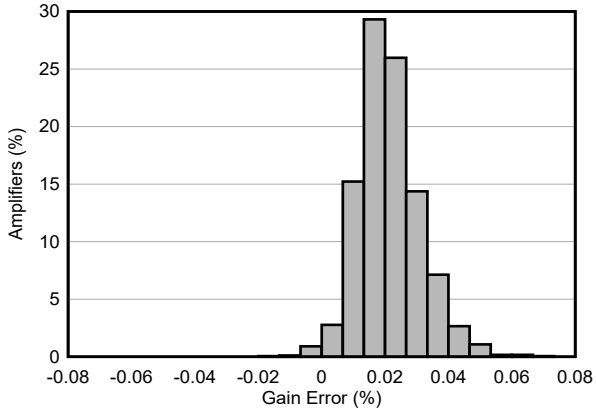
N = 1767　　平均值 = -0.0017%　　标准偏差= 0.0074%
G = 0.125V/V

图 6-34. 增益误差的分布



N = 10032　　平均值 = -0.0016%　　标准偏差= 0.0025%
G = 1V/V

图 6-35. 增益误差的分布



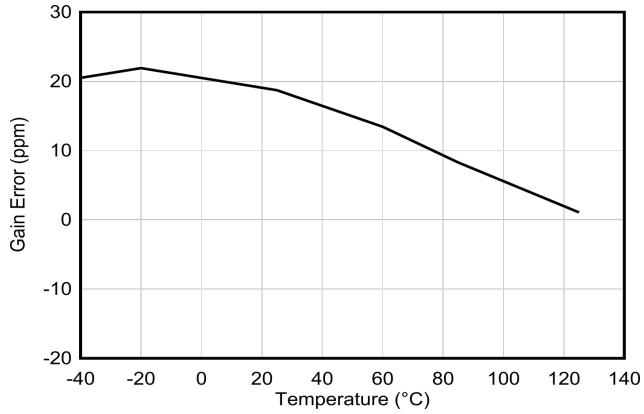
N = 1767　　平均值 = 0.0124%　　标准偏差= 0.0098%
G = 16V/V

图 6-36. 增益误差的分布

Copyright © 2025 Texas Instruments Incorporated

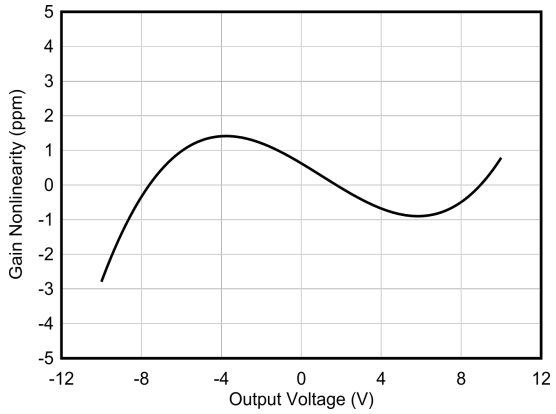
6.6 典型特性（续）

T_A = 25°C，V_S = V_{SOUT} = ±15V，V_{ICM} = V_{REF} = 0V，R_L = 10kΩ 接地，且 G = 1V/V（除非另有说明）



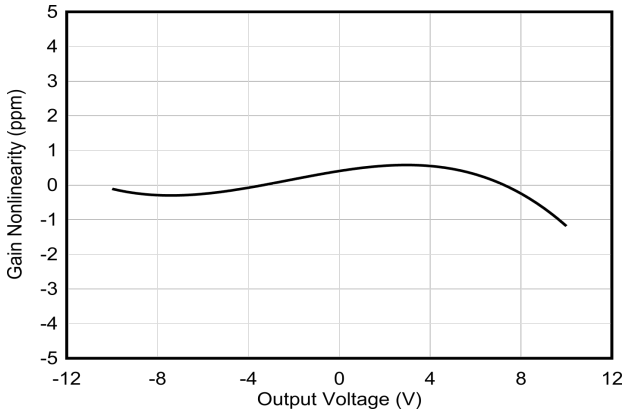
所示为典型器件
G = 1V/V

图 6-37. 增益误差与温度间的关系



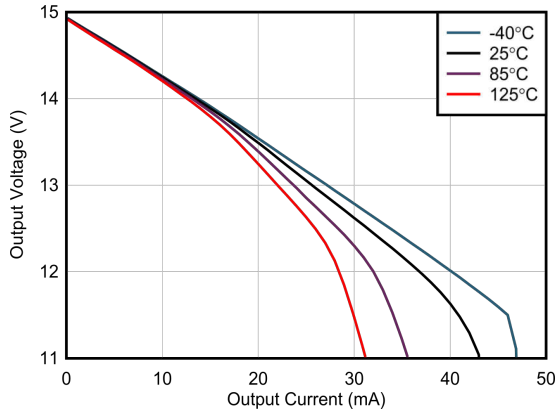
V_{OUT} = ±10V　　G = 1V/V
所示为典型器件

图 6-38. 增益非线性



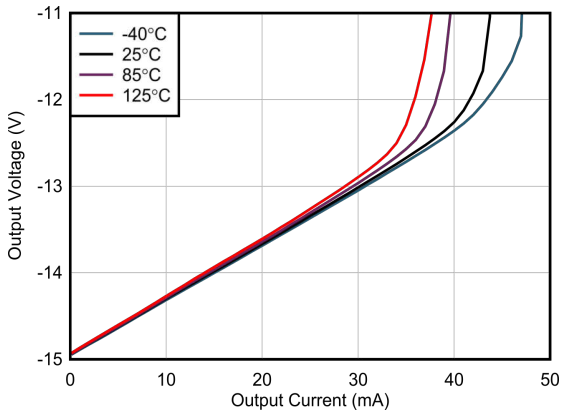
V_{OUT} = ±10V　　G = 16V/V
所示为典型器件

图 6-39. 增益非线性



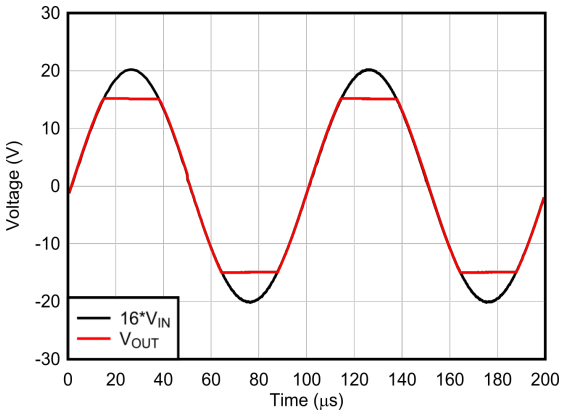
V_S = ±18V　　V_{OUT} = ±15V　　G = 16V/V

图 6-40. 正输出电压与输出电流间的关系



V_S = ±18V　　V_{OUT} = ±15V　　G = 16V/V

图 6-41. 负输出电压与输出电流间的关系

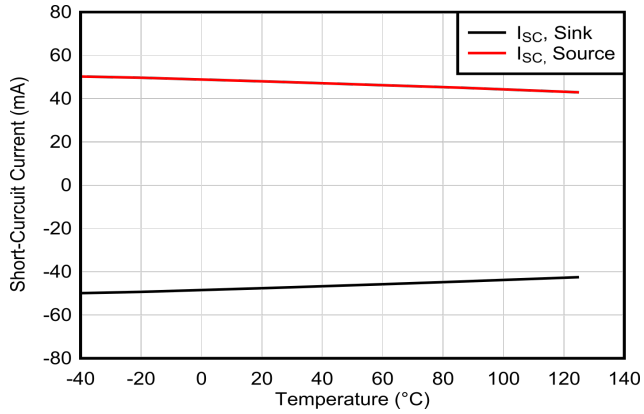


G = 16V/V

图 6-42. 过载恢复

6.6 典型特性（续）

T_A = 25°C，V_S = V_{SOUT} = ±15V，V_{ICM} = V_{REF} = 0V，R_L = 10kΩ 接地，且 G = 1V/V（除非另有说明）



短接至 V_{SOUT}/2
G = 1V/V

图 6-43. 输出短路电流与温度间的关系

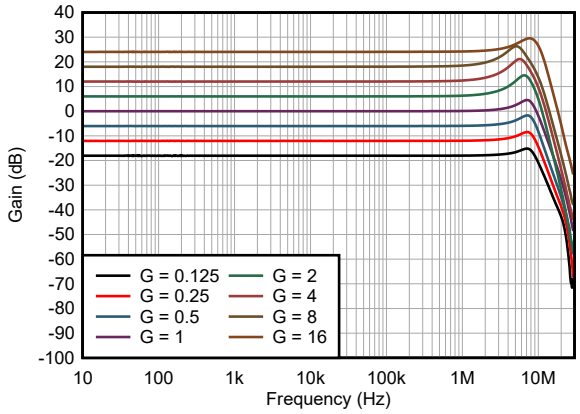
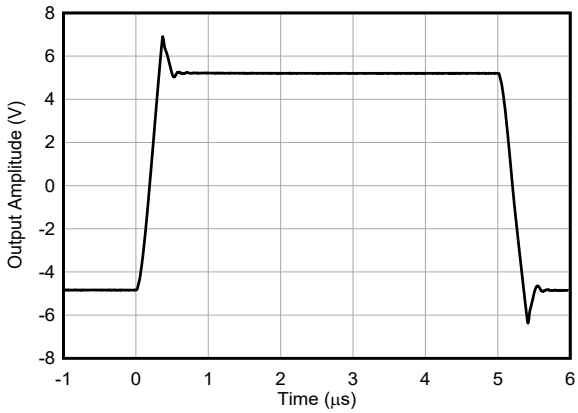
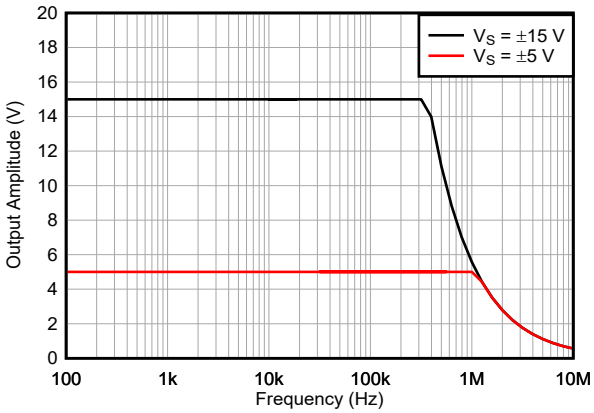


图 6-44. 增益与频率间的关系



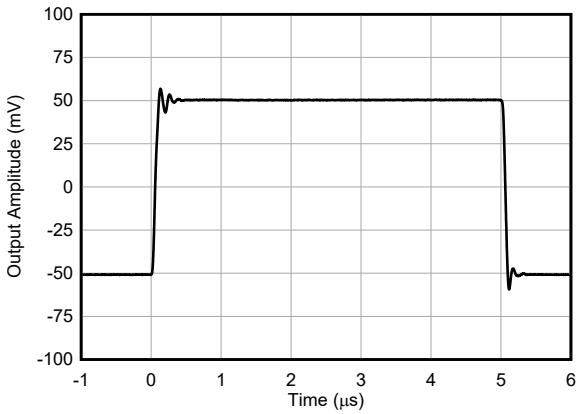
G = 1V/V

图 6-45. 大信号阶跃响应



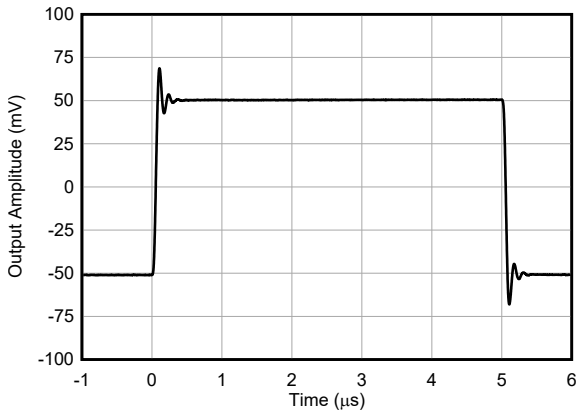
G = 1V/V

图 6-46. 大信号阶跃响应与频率间的关系



G = 0.125V/V

图 6-47. 小信号阶跃响应



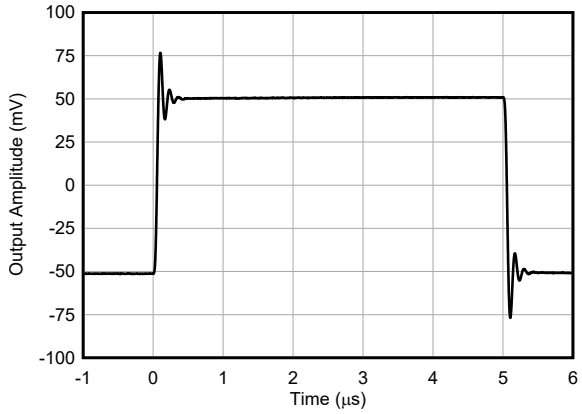
G = 0.25V/V

图 6-48. 小信号阶跃响应

Copyright © 2025 Texas Instruments Incorporated

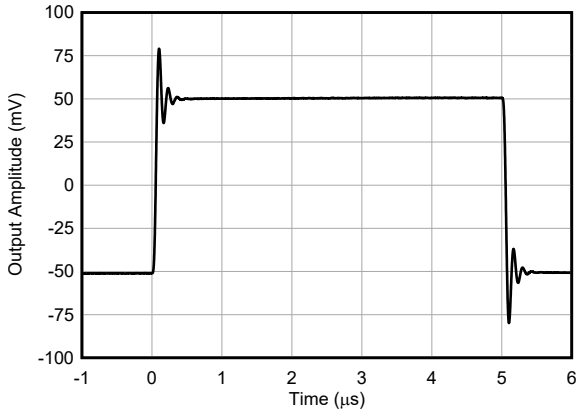
6.6 典型特性（续）

T_A = 25°C，V_S = V_{SOUT} = ±15V，V_{ICM} = V_{REF} = 0V，R_L = 10kΩ 接地，且 G = 1V/V（除非另有说明）



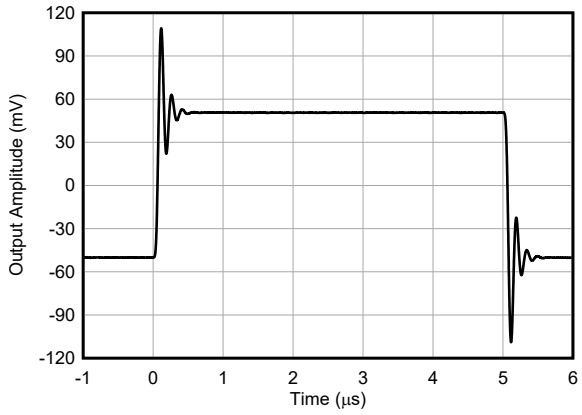
G = 0.5V/V

图 6-49. 小信号阶跃响应



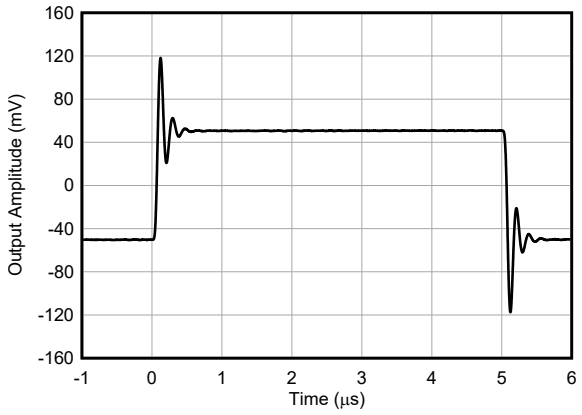
G = 1V/V

图 6-50. 小信号阶跃响应



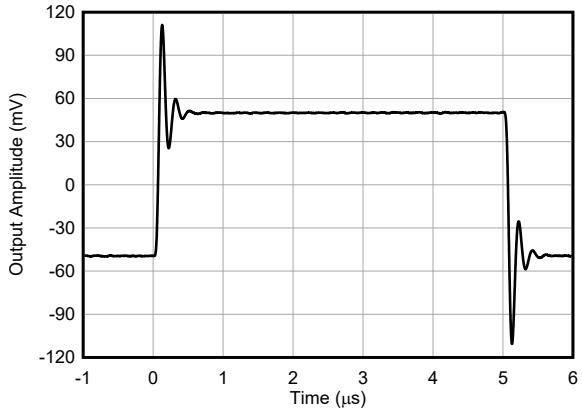
G = 2V/V

图 6-51. 小信号阶跃响应



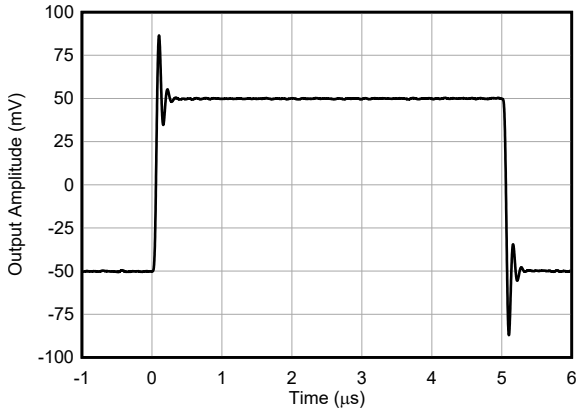
G = 4V/V

图 6-52. 小信号阶跃响应



G = 8V/V

图 6-53. 小信号阶跃响应



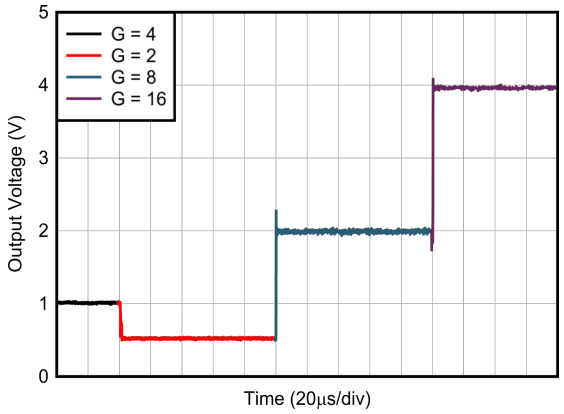
G = 16V/V

图 6-54. 小信号阶跃响应

Copyright © 2025 Texas Instruments Incorporated

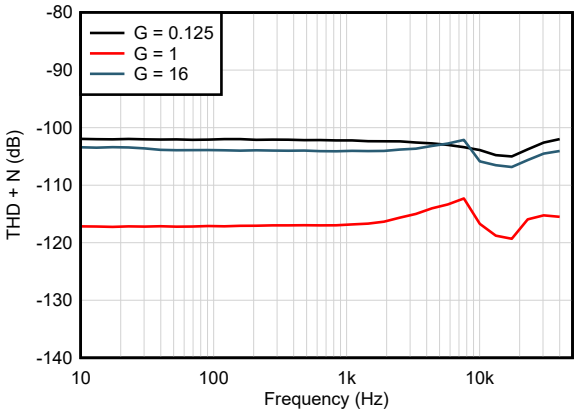
6.6 典型特性（续）

T_A = 25°C，V_S = V_{SOUT} = ±15V，V_{ICM} = V_{REF} = 0V，R_L = 10kΩ 接地，且 G = 1V/V（除非另有说明）



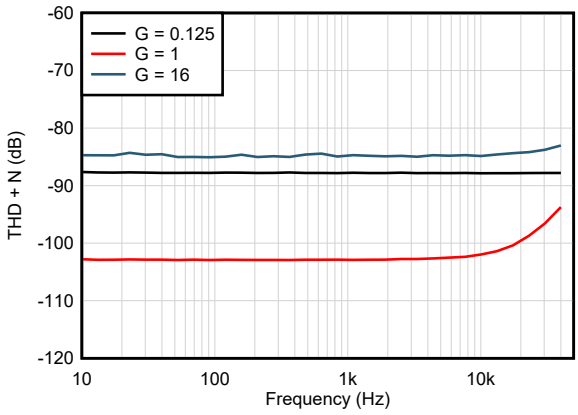
V_{IN} = 250mV_{PP}

图 6-55. 增益开关瞬态响应



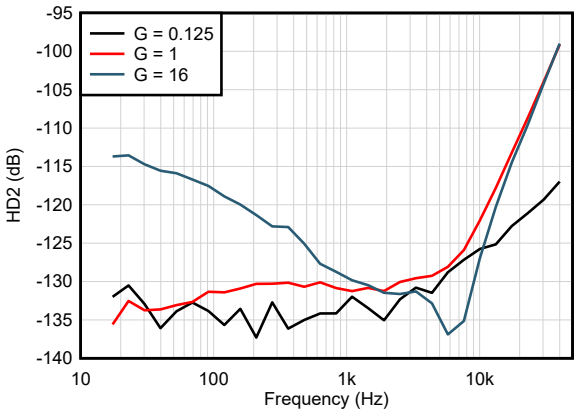
10Hz 至 22kHz 带通滤波器　　$V_{OUTDIFF}$ > 2.5V_{PP}

图 6-56. 总谐波失真 + 噪声与频率间的关系



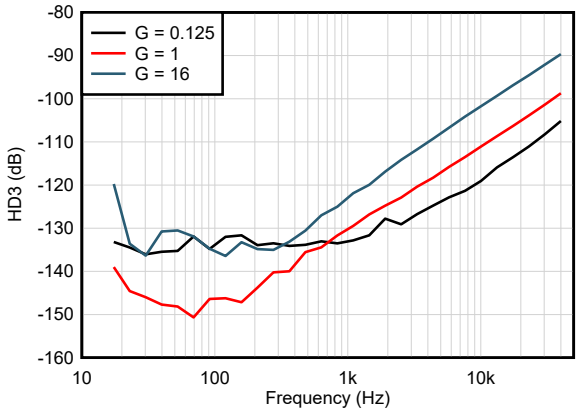
10Hz 至 500kHz 带通滤波器　　$V_{OUTDIFF}$ > 2.5V_{PP}

图 6-57. 总谐波失真 + 噪声与频率间的关系



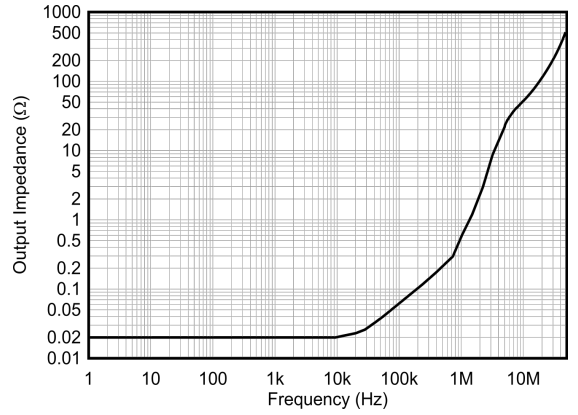
10Hz 至 500kHz 带通滤波器　　$V_{OUTDIFF}$ > 2.5V_{PP}

图 6-58. 二次谐波失真与频率间的关系



10Hz 至 500kHz 带通滤波器　　$V_{OUTDIFF}$ > 2.5V_{PP}

图 6-59. 三次谐波失真与频率间的关系



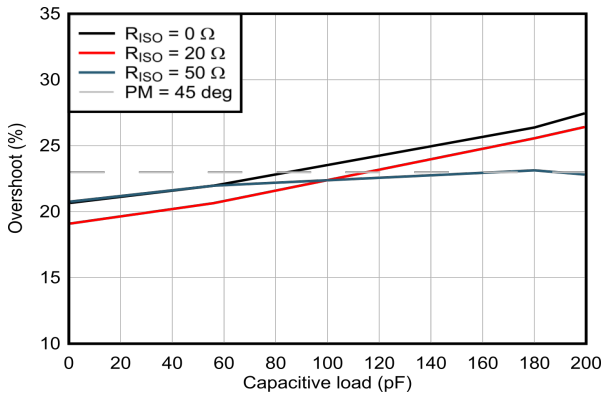
G = 1V/V

图 6-60. 闭环输出阻抗与频率间的关系

Copyright © 2025 Texas Instruments Incorporated

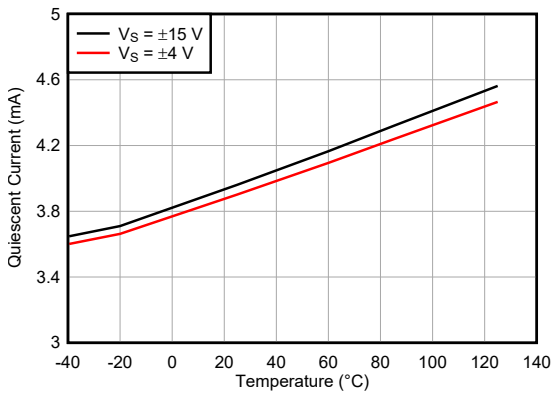
6.6 典型特性（续）

T_A = 25°C，V_S = V_{SOUT} = ±15V，V_{ICM} = V_{REF} = 0V，R_L = 10kΩ 接地，且 G = 1V/V（除非另有说明）



G = 1V/V

图 6-61. 过冲与容性负载间的关系



输入级
G = 1V/V

图 6-62. 静态电流与温度间的关系

7 详细说明

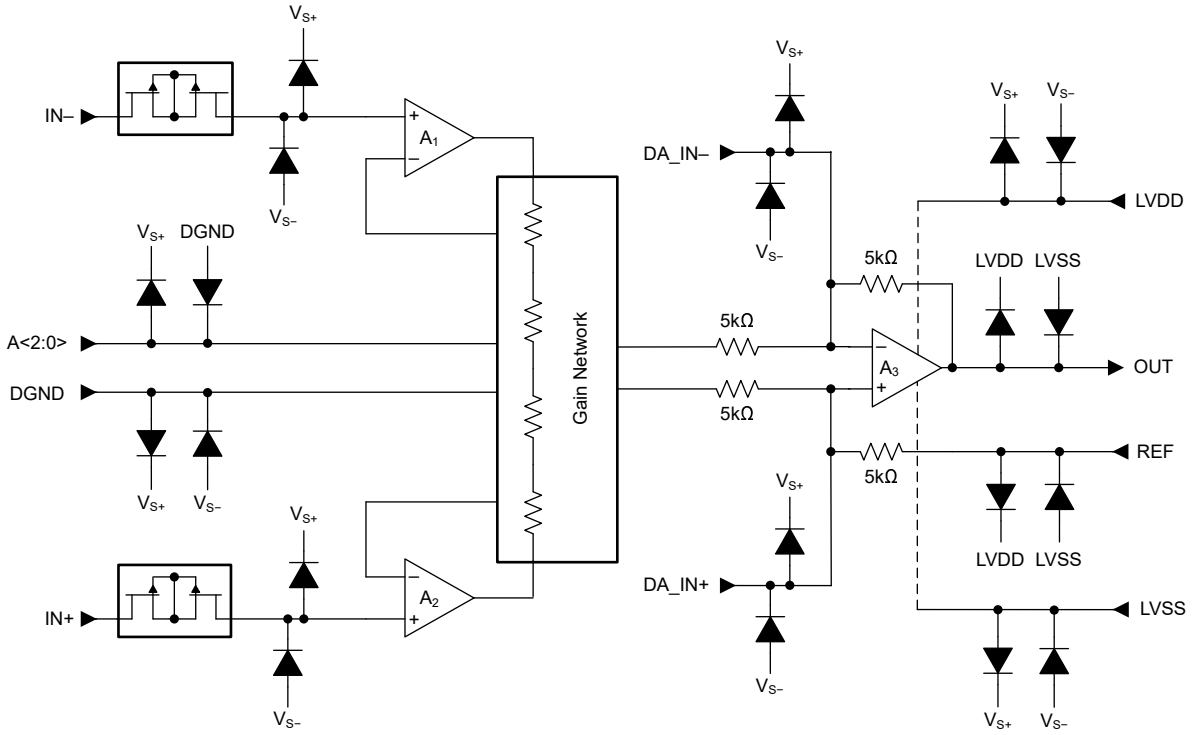
7.1 概述

PGA849 是一款单片、高电压、可编程增益精密仪表放大器。PGA849 整合了高速电流反馈输入级与内部匹配的增益电阻网络，再后接一个四电阻差分放大器输出级。可使用增益选择引脚 A0、A1 和 A2 来选择八个预编程的二进制增益。增益范围为 0.125V/V 至 16V/V，节 7.3.1 对此进行了更详细的讨论。

PGA849 的功能方框图如下一节中所示。差分输入电压被馈送到一对匹配的高阻抗输入电流反馈放大器中。集成的精密匹配增益电阻网络用于放大差分输入电压。输出差分放大器 A_3 可抑制输入共模分量，并使输出信号以 REF 引脚设置的电压电平为基准。

PGA849 输出放大器带宽经过优化，可驱动采样速率高达 1MSPS 的高性能模数转换器 (ADC)，无需额外的 ADC 驱动器。该输出放大器使用独立于输入级电源的独立电源。驱动 ADC 时，请在 LVDD 和 LVSS 到 ADC 电源之间使用低阻抗连接，这种配置可保护 ADC 输入免受意外过压条件造成的损坏。

7.2 功能方框图



Copyright © 2025 Texas Instruments Incorporated

7.3 特性说明

7.3.1 增益控制

PGA849 使用三个引脚来设置放大器增益。这些增益选择引脚是相对于 DGND 设置的。与需要 SPI 或其他数字接口选项来更改增益的可编程增益放大器相比，这种配置可简化设计。图 7-1 展示了增益设置方框图。表 7-1 列出了增益选项。任何不受外部源驱动的增益选择引脚都会使用内部下拉选项自动偏置到 DGND。

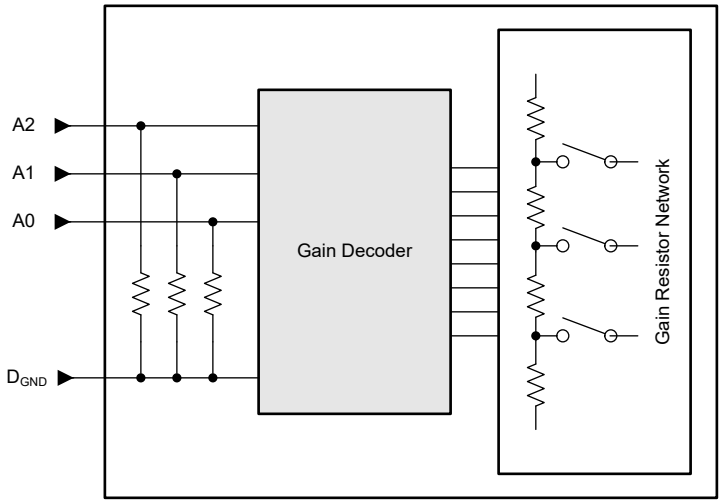


图 7-1. PGA849 增益设置方框图

表 7-1. 增益选项

A2:A0	增益
000	0.125
001	0.25
010	0.5
011	1
100	2
101	4
110	8
111	16

Copyright © 2025 Texas Instruments Incorporated

7.3.2 输入保护

在超出任一电源高达 ±40V 的电压下，PGA849 的输入会受到单独保护。例如，使用 ±15V 电源供电时，–55V 和 +55V 之间的任意输入共模电压都不会造成损坏。每个输入端的内部电路在正常信号条件下提供低串联阻抗，从而在正常工作条件下保持高性能。如果输入过载，则保护电路将输入电流限制为大约 4.8mA 的值。图 7-2 展示了过压情况下的输入保护功能。

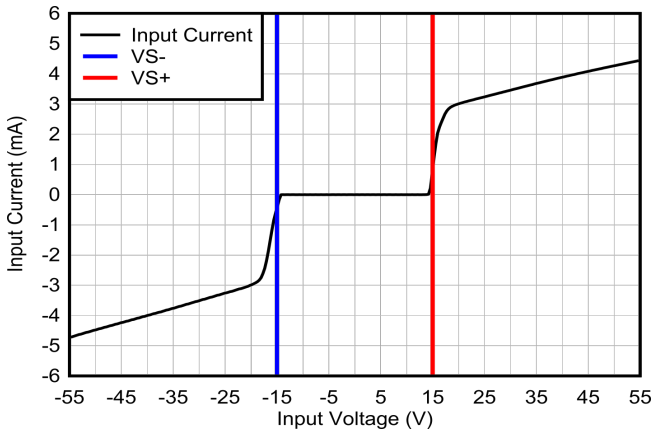


图 7-2. 输入电流与输入过压间的关系

图 7-3 展示了在输入过压条件下，电流会通过输入保护二极管进入电源。如果应用中的电源无法灌入电流，请在电源上设置齐纳二极管钳位（ZD1 和 ZD2），从而提供接地的电流路径。

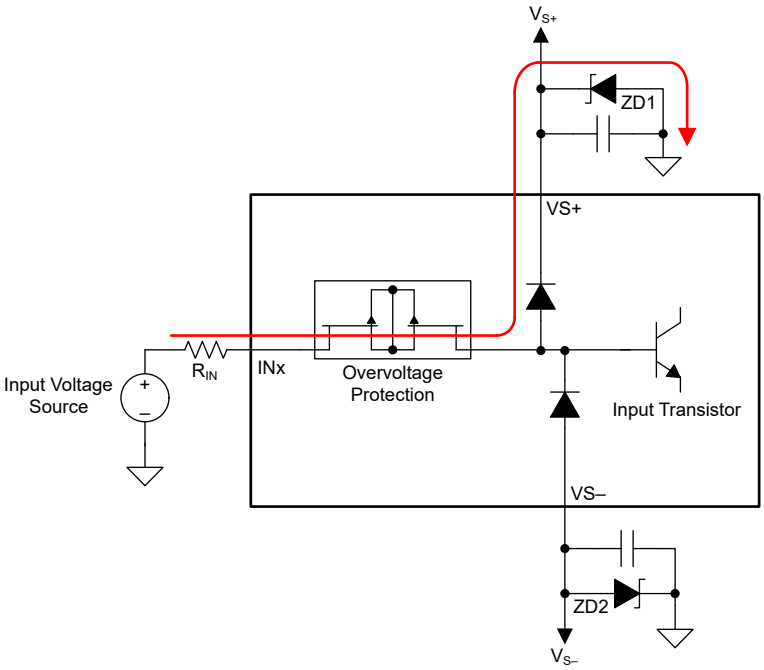


图 7-3. 过压条件下的输入电流路径

Copyright © 2025 Texas Instruments Incorporated

7.3.3 使用输出差分放大器对噪声进行整形

节 7.2 中的功能方框图展示了 PGA849 输出级差分放大器在输出端和反相输入端之间使用 5kΩ 反馈电阻器。对差分放大器的反相和同相输入的外部直接访问分别通过 DA_IN– 和 DA_IN+ 引脚提供。该选项允许电路设计人员添加与内部电阻并联的外部电容器，从而实施噪声滤波或噪声整形技术。这些引脚还可用于实现输出级的自定义衰减增益。在使用内部电阻来设计并联电路时，请考虑以下重要因素：

- 内部电阻网络的精度为 0.01% 或更高。这种精度可产生 80dB 或更好的共模抑制 (CMRR)。这些引脚上的漏电流不匹配可能会导致 CMRR 性能下降。
- 内部电阻具有 ±15% 的绝对电阻变化，在实施自定义衰减增益或噪声滤波器时必须考虑这一变化。

小心

请勿将这些引脚视为输出，也不要使用这些引脚拉出或灌入电流。流经反馈电阻的电流过大可能会对内部电路造成永久损坏。

7.4 器件功能模式

PGA849 具有单功能模式，可在输入级电源电压大于 ±4V (8V) 且输出级电源电压大于 ±2.25V (4.5V) 的条件下运行；另请参阅节 6.3。

Copyright © 2025 Texas Instruments Incorporated

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

PGA849 是一款具单端输出的单片、高电压、高带宽、精密可编程增益仪表放大器。PGA849 整合了高速电流反馈输入级与内部匹配的增益电阻网络，再后接一个四电阻差分放大器输出级。PGA849 具有八个二进制增益设置（从 0.125V/V 到 16V/V），可以通过这三个数字增益选择引脚进行选择：A0、A1 和 A2。

PGA849 适用于工厂自动化和控制、模拟输入模块、数据采集、测试和测量以及半导体测试等应用。

8.1.1 线性工作输入范围

PGA849 输入电路的线性工作输入电压范围介于负极电源的 3V（最大值）到正极电源的 2.5V（最大值）范围内，并在此范围内的所有温度下保持出色的共模抑制能力。线性工作输入共模范围是输入共模电压、输入差分电压、增益和输出共模电压的函数。

图 8-1 至图 8-4 展示了在无负载条件下启用有效输出电压的有效共模范围。

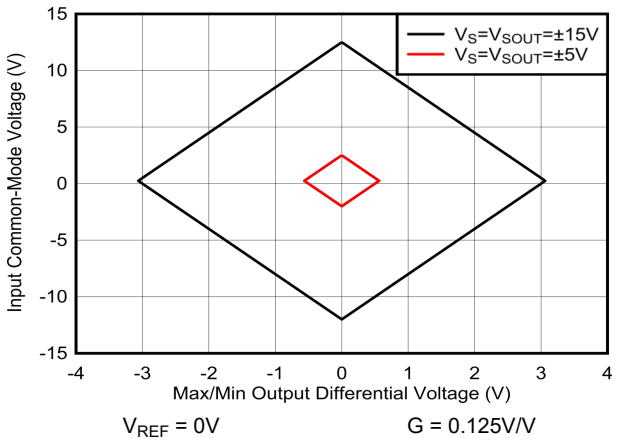


图 8-1. 输入共模电压与输出电压间的关系

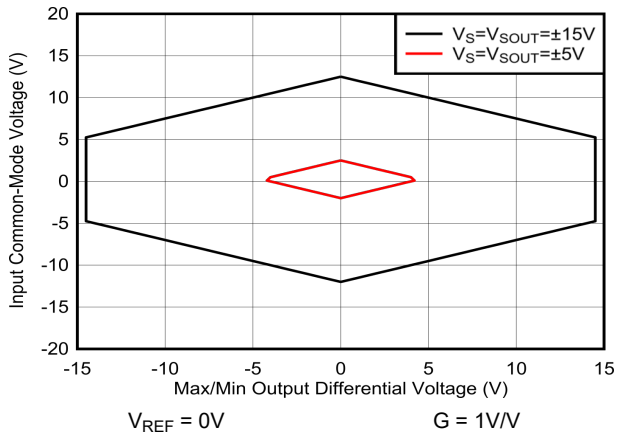


图 8-2. 输入共模电压与输出电压间的关系

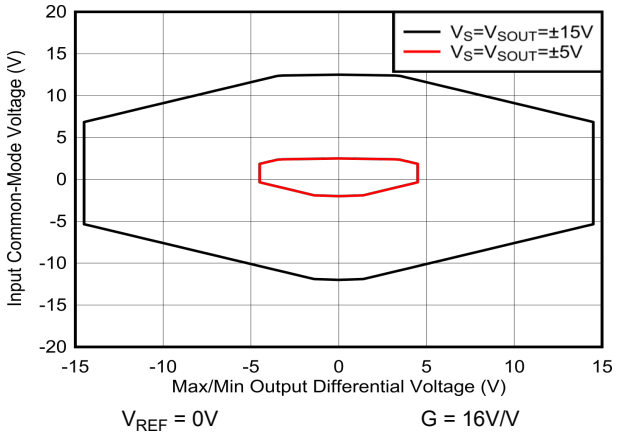


图 8-3. 输入共模电压与输出电压间的关系

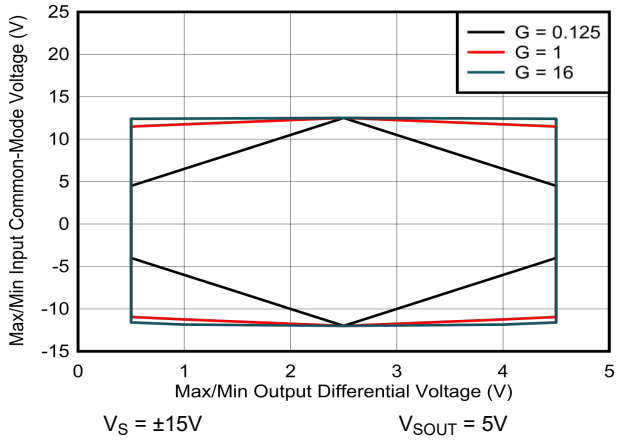


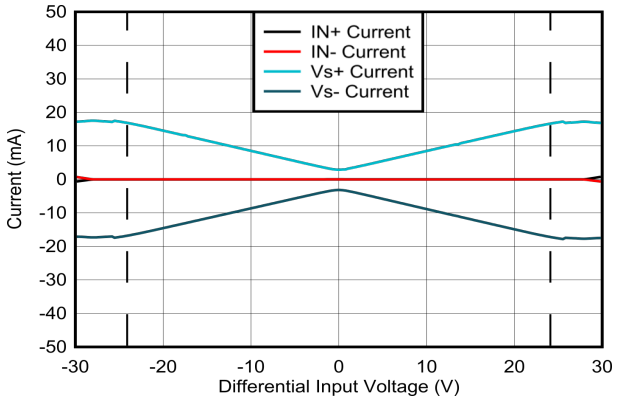
图 8-4. 输入共模电压与输出电压间的关系

Copyright © 2025 Texas Instruments Incorporated

8.1.2 差分输入的电流消耗

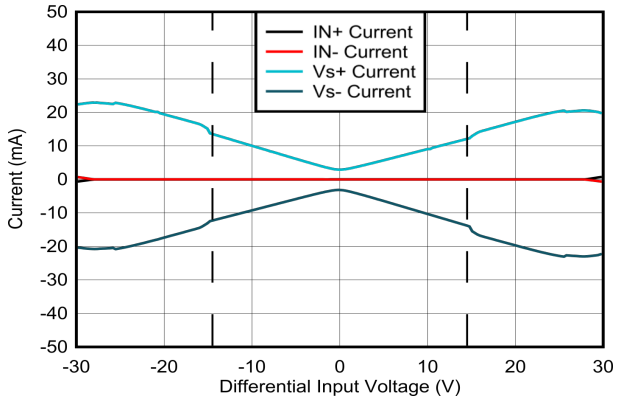
PGA849 等可编程增益放大器使用内部电阻器来设置增益。因此，流经这些电阻器的电流会增加电流消耗。当施加大振幅差分信号时，最大电源电流消耗出现在 G = 1V/V 时。

图 8-5 至图 8-8 展示了输入级电源的典型电流消耗与输入差分电压间的关系，以及器件过驱时 PGA849 输入消耗的电流。虚线垂直基准线勾勒出器件在给定增益 ($V_{IN}DIFF$) 下的线性工作区域，在该区域之外，器件的输入会被过驱。



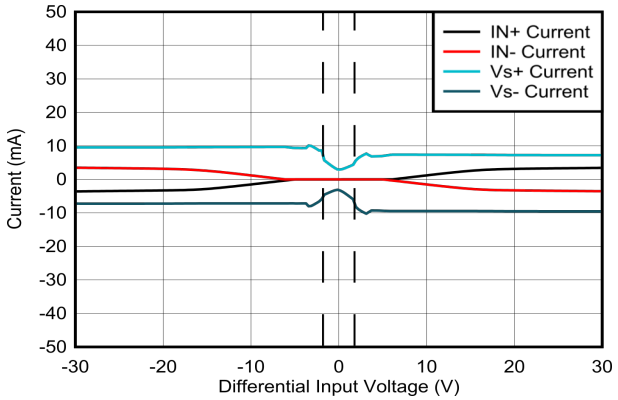
$V_S = V_{SOUT} = ±15V$　　$V_{ICM} = V_{REF} = 0V$
$V_{IN}DIFF = ±24.1V$　　G = 0.125V/V

图 8-5. 电流消耗与差分输入电压间的关系



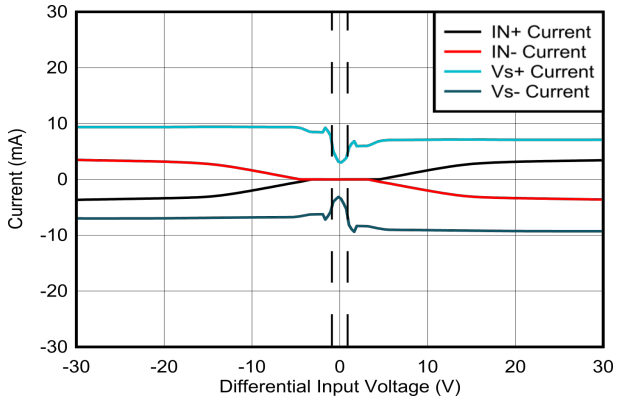
$V_S = V_{SOUT} = ±15V$　　$V_{ICM} = V_{REF} = 0V$
$V_{IN}DIFF = ±14.5V$　　G = 1V/V

图 8-6. 电流消耗与差分输入电压间的关系



$V_S = V_{SOUT} = ±15V$　　$V_{ICM} = V_{REF} = 0V$
$V_{IN}DIFF = ±1.8V$　　G = 8V/V

图 8-7. 电流消耗与差分输入电压间的关系



$V_S = V_{SOUT} = ±15V$　　$V_{ICM} = V_{REF} = 0V$
$V_{IN}DIFF = ±0.9V$　　G = 16V/V

图 8-8. 电流消耗与差分输入电压间的关系

8.2 典型应用

8.2.1 驱动单端输入 SAR ADC

图 8-9 展示了 16 位精密 1MSPS 逐次逼近寄存器 (SAR) 模数转换器 (ADC) 的原理图。此电路用于通过 ADS8860 单端输入 ADC 测量 PGA849 的驱动能力。

Copyright © 2025 Texas Instruments Incorporated

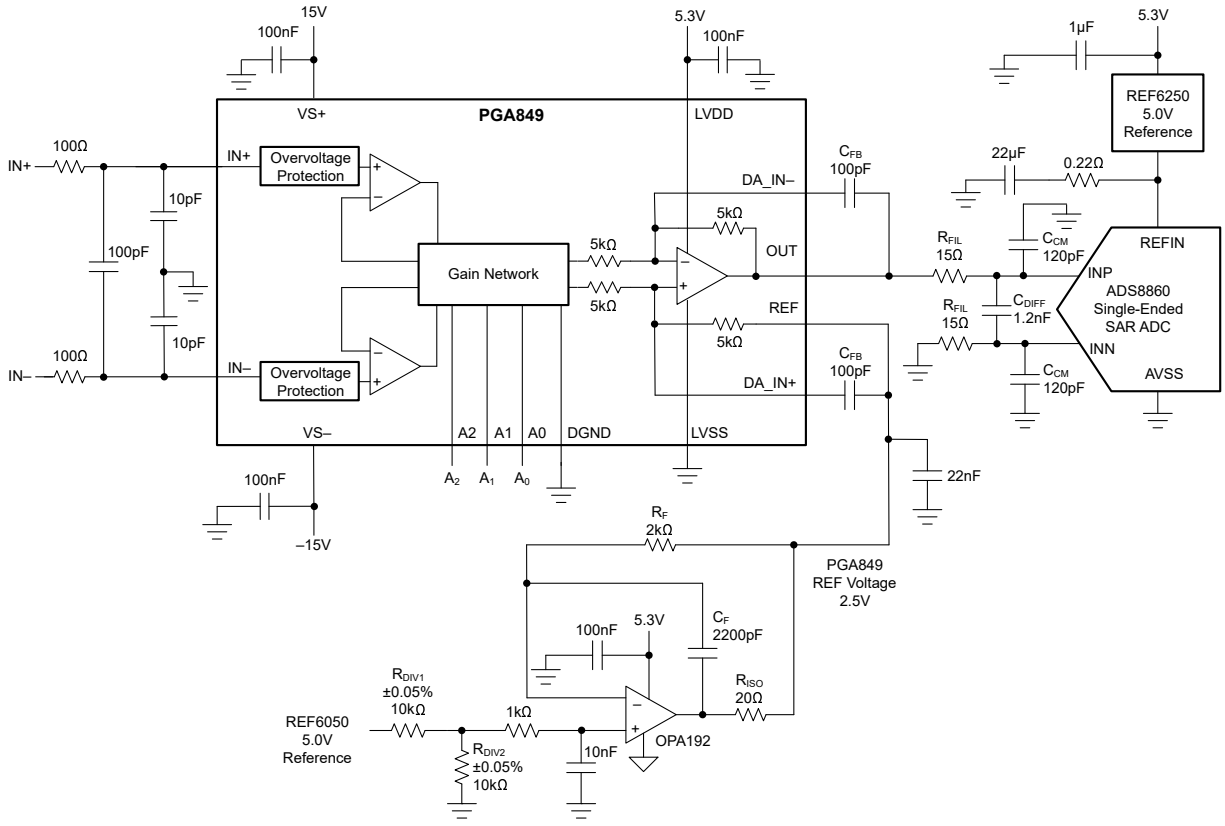


图 8-9. 驱动 ADS8860 SAR ADC

此电路接受单端或差分输入信号。PGA849 由独立的输入和输出电源供电运行。本例中使用 ±15V 电源来为输入级供电，并使用单极 5.3V 电源为输出级供电。PGA849 输出级电源由同一个 5.3V ADC 电源供电。5.3V 输出电源运行可防止在 PGA 过驱情况下 ADC 输入过载。本例中选择 REF6250 作为 ADC 电压基准。REF6250 是一款低噪声、低漂移的 5V 精密电压基准，连接到 ADS8860 基准输入 ADC 的 REFIN 引脚。

PGA849 输出电压是根据 REF 引脚上的电压确定的。通过使用精密电阻分压器对 REF6250 ADC 基准进行分压，REF 引脚可设置为 SAR ADC 中量程电压。OPA192 缓冲器负责驱动 PGA849 REF 引脚。OPA192 是一款具有低失调电压、低漂移和 10MHz 带宽的精密放大器。

8.2.1.1 设计要求

下表列出了驱动 ADS8860 ADC 的应用的设计要求。

表 8-1. 设计参数

参数	值
电源电压	VS± = ±15V，LVDD = 5.3V，LVSS = GND，ADC REFIN = 5V
PGA849 基准引脚	V_{REF} = 2.5V
ADC 满标量程	FSR = 5V
ADC 的采样速率	f_{SAMPLE} = 1MSPS
PGA 增益	0.125、0.25、0.5、1、2、4、8、16
输入电压（V_{PP}，差分）	25V、16V、8V、4V、2V、1V、0.5V、0.25V
信号频率	1kHz
RC 反冲滤波器	R_{FIL} = 15Ω，C_{DIFF} = 1.2nF，C_{CM} = 120pF

Copyright © 2025 Texas Instruments Incorporated

8.2.1.2 详细设计过程

位于 PGA 输入端的第一个滤波器（请参阅图 8-9）有助于降低电磁干扰 (EMI) 和射频干扰 (RFI) 高频外部噪声。此滤波器可根据应用带宽和抗混叠要求进行定制。

第二个滤波器由 C_{FB} 提供，并与 PGA 5kΩ 反馈电阻并联。PGA 电阻器的绝对容差为 ±15%，因此，应考虑容差对滤波器截止频率的影响。C_{FB} = 100pF 会得到 318kHz 的滤波器截止频率。在电阻器容差的高侧，滤波器频率变为 277kHz。该器件支持灵活地修改 C_{FB} 电容值以调整带宽，但会以牺牲电路的宽带噪声性能为代价。

放置在 ADS8860 输入端的第三个滤波器用作电荷库滤波器以驱动 SAR ADC。电荷反冲滤波器减少了放大器的瞬时电荷需求，保持了低失真，否则会因不完全的 ADC 采样保持稳定而降低性能。RC 滤波器组合（R_{FIL}、C_{DIFF}）针对 ADC 采样保持稳定和总谐波失真 (THD) 性能进行了调整，同时保持 PGA 的稳定性。高等级 C0G 电容器用在信号路径中的任何位置，以实现低失真特性。

PGA849 前端电路包括全部三个模拟滤波器，可提供 310kHz 的标称 f_{-3dB} 带宽。在内部 5kΩ 反馈电阻器容差的高侧，PGA849 f_{-3dB} 带宽变为 271kHz，电路在 41kHz 范围内保持 –0.1dB 平坦度。

ADS8860 需要 0V 至 5V ADC 基准范围内的满量程输入。PGA849 REF 引脚设置为 2.5V 的标称电压，以将信号转换为 ADC 中量程电压。

PGA849 REF 电压是通过将 REF6250 5V 基准馈送到 10kΩ 到 10kΩ 精密分压器而产生的，该分压器采用 ±0.05% 容差、±5ppm/°C 低漂移电阻器实现。使用低阻抗源驱动 PGA849 REF 引脚，并使用 OPA192 等运算放大器作为缓冲器来驱动 REF 引脚。

OPA192 缓冲器配置为双反馈配置，以在驱动 REF 引脚和 22nF 旁路电容器的同时提供稳定性。R_{ISO} 是一个 20Ω 隔离电阻器，用于隔离两条反馈路径，以实现优化的稳定性。反馈路径 1 通过反馈电阻器 (R_F = 2kΩ) 直接连接到 REF 引脚。反馈路径 2 通过反馈电容器 (C_F = 2nF) 连接到运算放大器的输出端。该电路提供了 86° 的环路增益相位裕度。OPA192 缓冲器的同相输入端具有一个 R = 1kΩ、C = 10nF 的低通滤波器，以减少电阻分压器热噪声。如果使用任何其他负载电容，都需要重新计算稳定性元件：R_F、C_F 和 R_{ISO}。如果修改 REF 旁路电容，请使用 OPA192 TINA-TI 模型（或 PSpice®-for-TI 模型）通过仿真验证电路是否稳定，并确认电路提供了大于 60° 的相位裕度。

8.2.1.3 应用曲线

表 8-2 列出了具有不同增益配置的 PGA849 输出电压，图 8-10 展示了增益为 2 时的 PGA849 输出电压。

表 8-2. 具有不同增益配置的 PGA849 输出电压

输入电压 (mV)	基准电压 (V)	A2:A0	PGA 增益 (V/V)	最小输出电压 (V)	最大输出电压 (V)
±50	2.5	000	0.125	2.494	2.506
		001	0.25	2.488	2.512
		010	0.5	2.475	2.525
		011	1	2.450	2.550
		100	2	2.400	2.600
		101	4	2.300	2.700
		110	8	2.100	2.900
		111	16	1.700	3.300

Copyright © 2025 Texas Instruments Incorporated

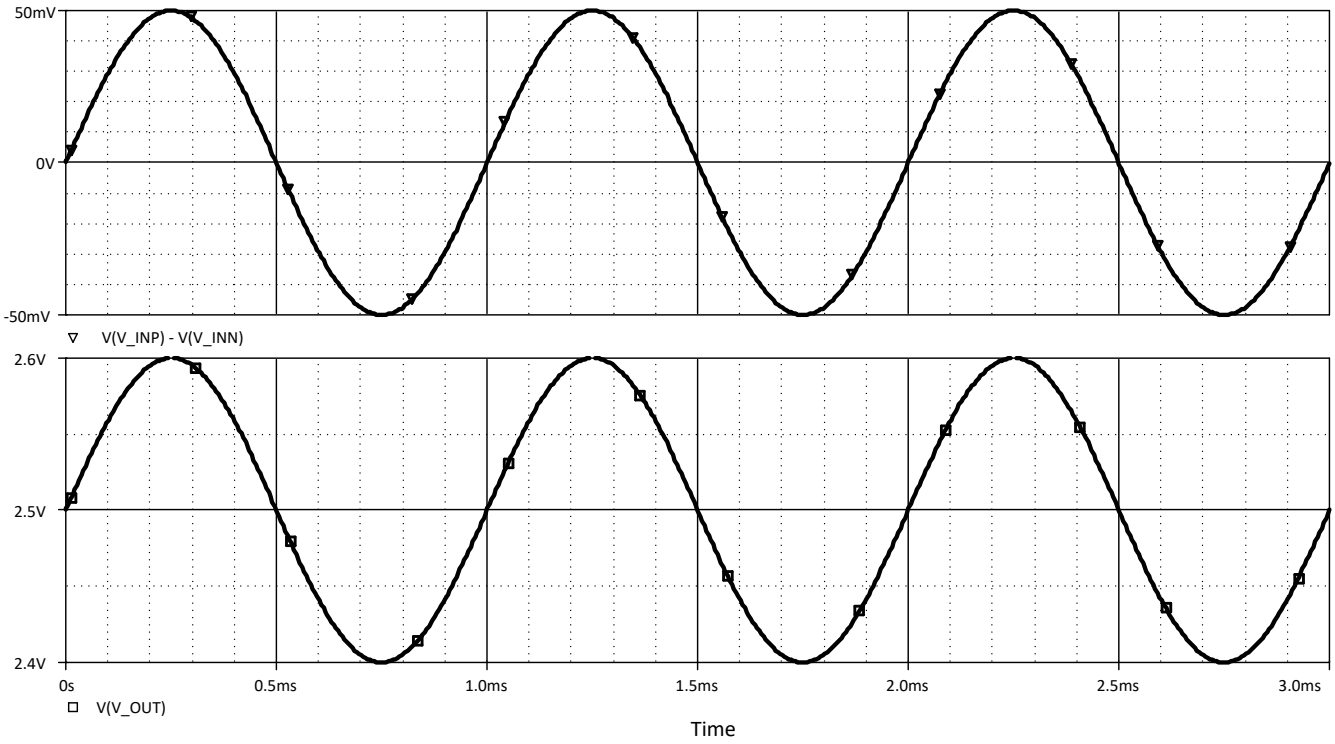


图 8-10. 增益为 2 时的 PGA849 输出电压，基准电压 = 2.5V

Copyright © 2025 Texas Instruments Incorporated

8.3 电源相关建议

PGA849 的标称性能是在输入级电源和 ±15V 输出级电源电压以及 V_{ICM} 和 V_{REF} 处于 1/2 Vs 条件下的额定性能。在额定限制范围内，可以使用自定义输入共模电压和输出基准电压，而不会影响性能；另请参阅节 6.3。为了防止损坏内部电路，输出级电源会被钳位以保持在输入级电源电压电平范围内；请参阅节 7.2。

小心

高于 40V (±20V) 的电源电压可能会对器件造成永久性损坏。随电源电压或温度变化的参数如本数据表的节 6.6 所示。

8.4 布局

8.4.1 布局指南

建议使用良好的布局实践。为了实现器件的最佳工作性能，应使用良好的 PCB 布局实践，包括：

- 为避免将共模信号转换为差分信号和热电动势 (EMF)，请确保这两条输入路径对称，且源阻抗和电容匹配良好。
- 噪声可通过器件的电源引脚和整个电路的电源引脚传播到模拟电路中。旁路电容器通过提供模拟电路的本地低阻抗电源来减少耦合噪声。
  - 在每个电源引脚和接地端之间连接低 ESR 0.1µF 陶瓷旁路电容器，放置位置尽量靠近器件。针对单电源应用，V+ 与接地端之间可以接入单个旁路电容器。
- 为了减少寄生耦合，请让输入布线尽可能远离电源或输出布线。如果上述布线无法分离，则让敏感性布线与有噪声布线垂直交叉要远优于选择平行的布线方式。
- DA_IN+ 和 DA_IN– 引脚上的漏电流会导致输出电压出现直流失调误差。此外，这些引脚上过大的寄生电容会导致相位裕度减小并影响输出级的稳定性。如果未使用这些引脚来实现精心设计的电容反馈，请按照最佳实践来更大限度减少漏电流和寄生电容。
- 按照最佳实践来更大限度减少漏电流和寄生电容，其中包括在任何位于输入引脚正下方的接地平面上设置*避开*区域。
- 尽可能减少热结的数量。如果可能，请使用不带通孔的单层进行信号路径布设。
- 与主要热源（高功耗电路）保持足够的距离。如果不可能，请调整器件位置，使热源对差分信号路径高侧和低侧的影响能够均匀匹配。
- 应使布线尽可能短。

Copyright © 2025 Texas Instruments Incorporated

8.4.2 布局示例

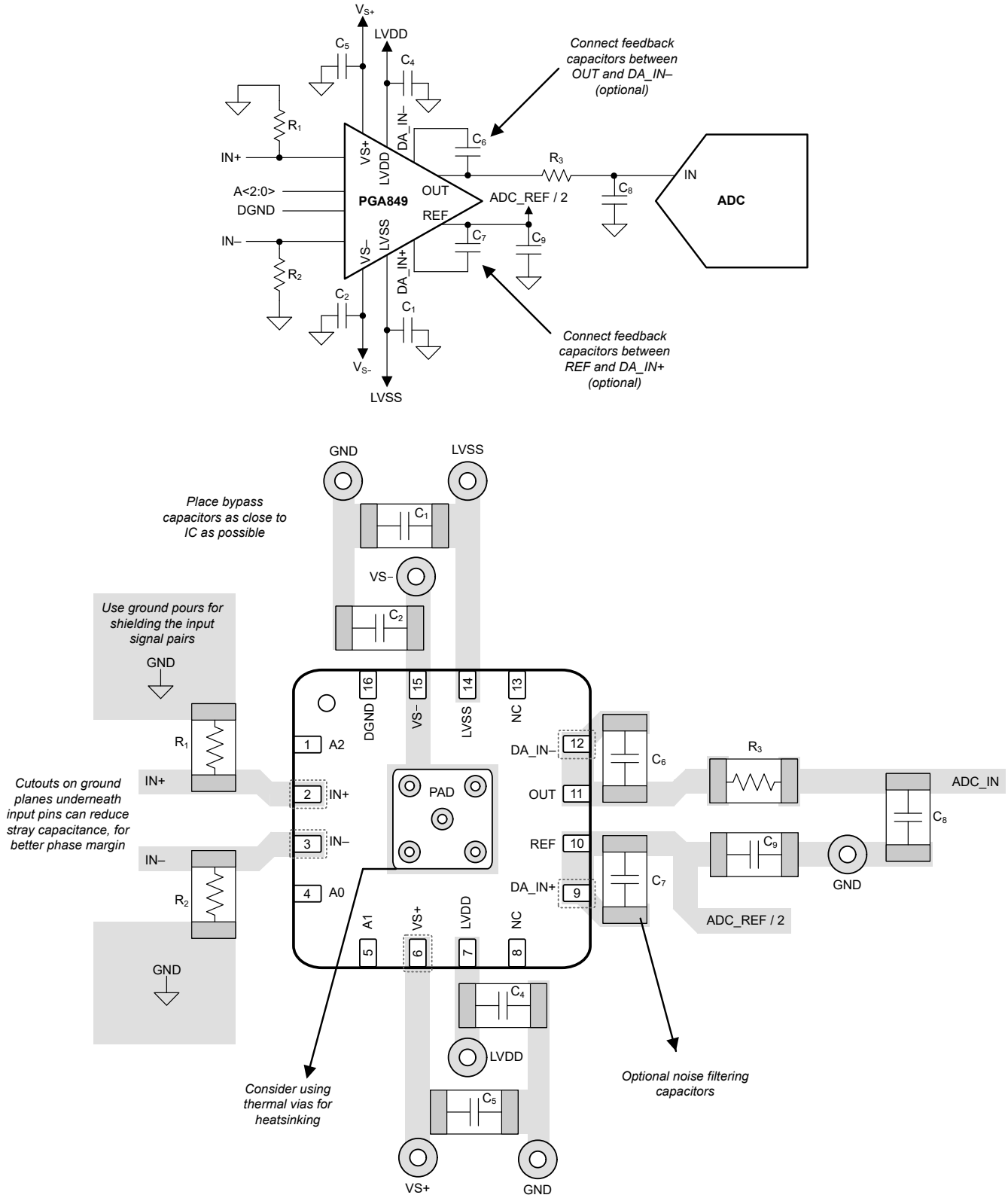


图 8-11. 原理图和相关 PCB 布局示例

Copyright © 2025 Texas Instruments Incorporated

9 器件和文档支持

9.1 器件支持

9.1.1 开发支持

9.1.1.1 PSpice® for TI

PSpice® for TI 是可帮助评估模拟电路性能的设计和仿真环境。在进行布局和制造之前创建子系统设计和原型解决方案，可降低开发成本并缩短上市时间。

9.1.1.2 TINA-TI™ 仿真软件（免费下载）

TINA-TI™ 仿真软件是一款简单易用、功能强大且基于 SPICE 引擎的电路仿真程序。TINA-TI 仿真软件是 TINA™ 软件的一款免费全功能版本，除了一系列无源和有源模型外，此版本软件还预先载入了一个宏模型库。TINA-TI 仿真软件提供所有传统的 SPICE 直流、瞬态和频域分析，以及其他设计功能。

TINA-TI 仿真软件提供全面的后处理能力，便于用户以多种方式获得结果，用户可从设计和仿真工具网页免费下载。虚拟仪器提供选择输入波形和探测电路节点、电压以及波形的能力，从而构建一个动态的快速启动工具。

备注

必须安装 TINA 软件或者 TINA-TI 软件后才能使用这些文件。请从 TINA-TI™ 软件文件夹中下载免费的 TINA-TI 仿真软件。

9.2 文档支持

9.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，仪表放大器的综合误差计算 *仪表放大器的综合误差计算* 应用手册
- 德州仪器 (TI)，*输入偏置电流返回路径在仪表放大器应用中的重要性* 应用手册

9.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 *通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.5 商标

TINA-TI™ and TI E2E™ are trademarks of Texas Instruments.
TINA™ is a trademark of DesignSoft, Inc.
PSpice® is a registered trademark of Cadence Design Systems, Inc.
所有商标均为其各自所有者的财产。

9.6 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

Copyright © 2025 Texas Instruments Incorporated

9.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (March 2024) to Revision A (December 2024)	Page
• 将文件状态从*预告信息*更改为*量产数据*	1

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PGA849RGTR	Active	Production	VQFN (RGT) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGA849
PGA849RGTR.B	Active	Production	VQFN (RGT) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGA849

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

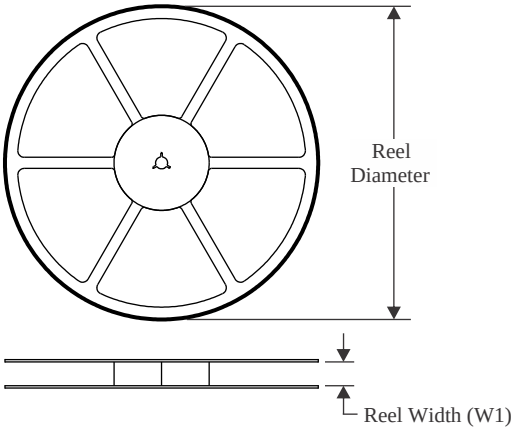
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

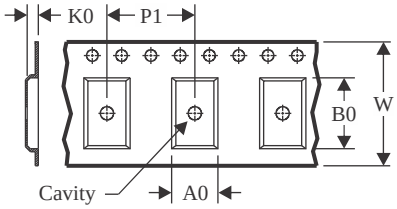
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

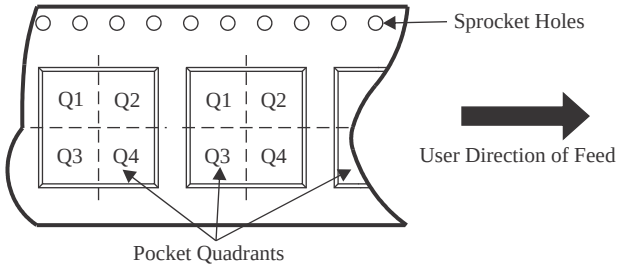


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

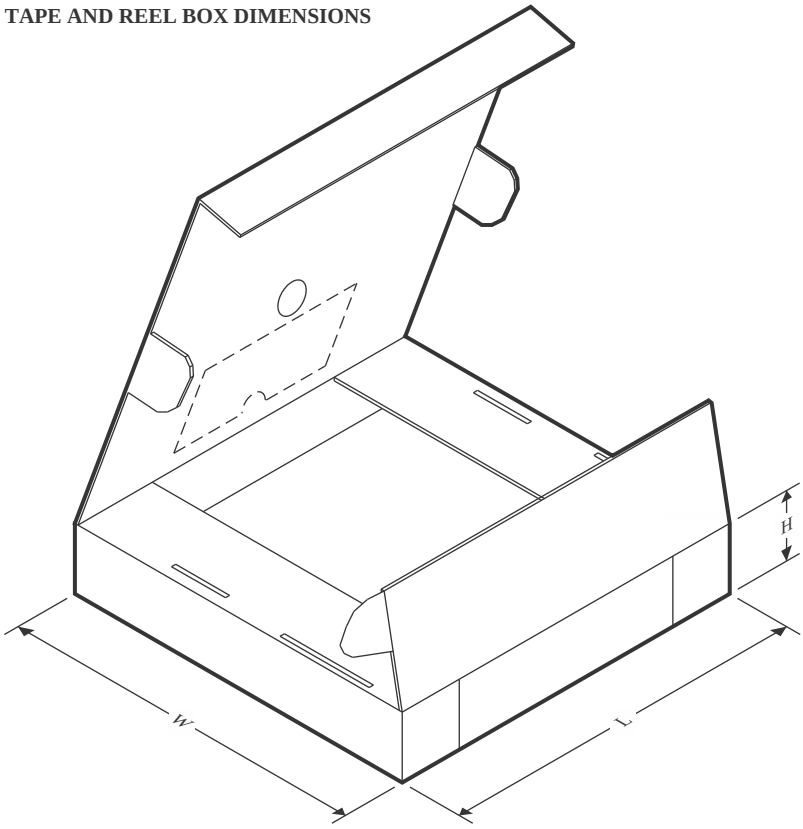
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
PGA849RGTR	VQFN	RGT	16	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

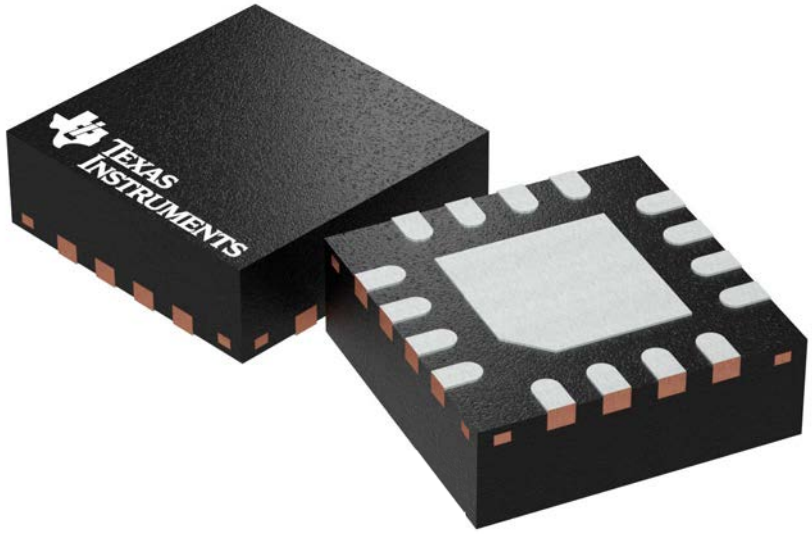
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
PGA849RGTR	VQFN	RGT	16	3000	367.0	367.0	35.0

GENERIC PACKAGE VIEW

RGT 16

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

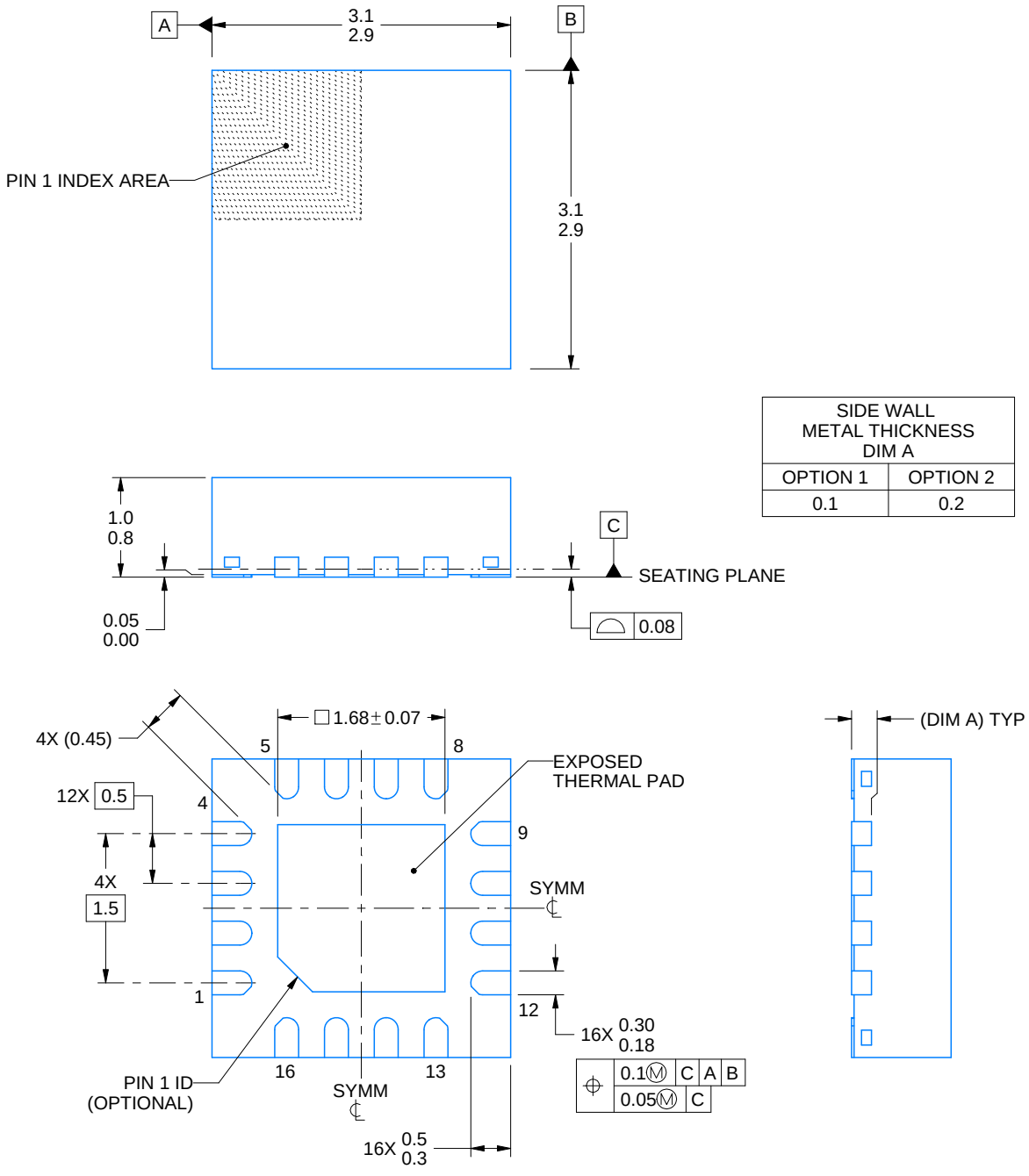
4203495/I

RGT0016C

PACKAGE OUTLINE

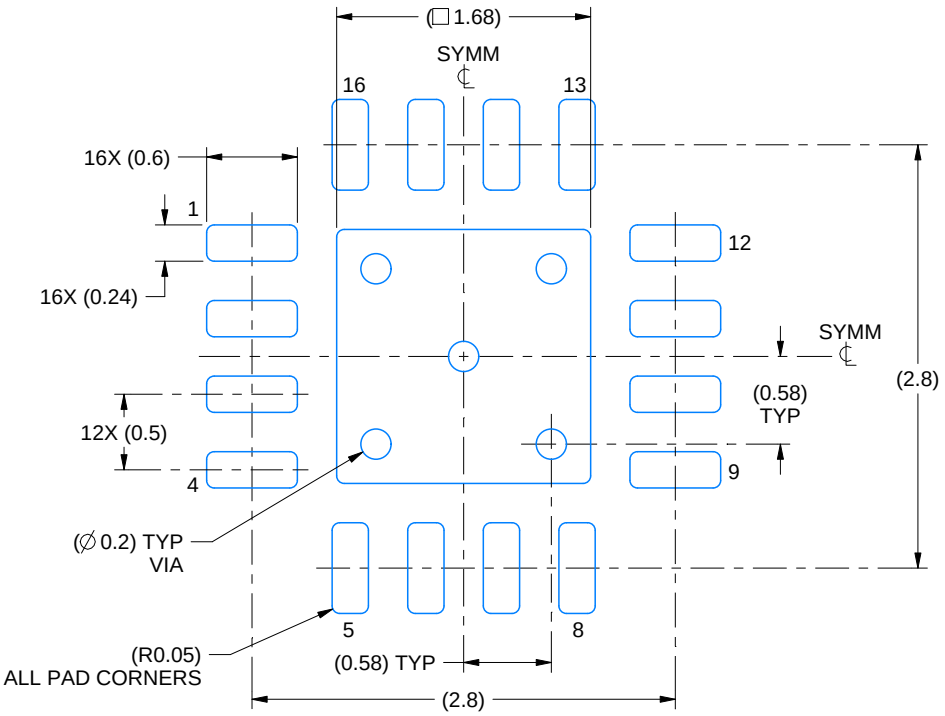
VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

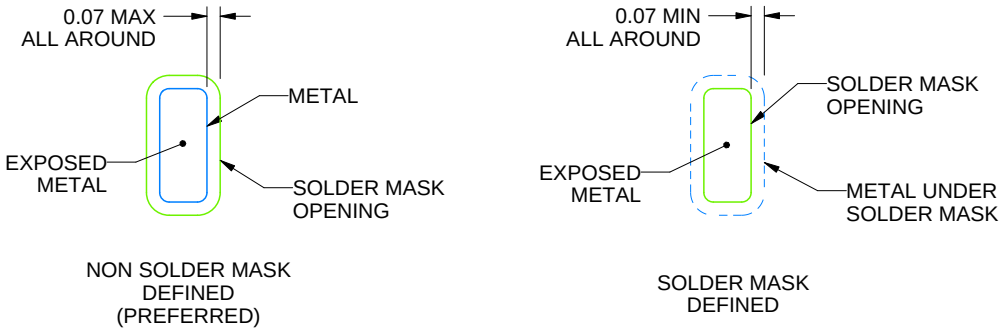


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:20X

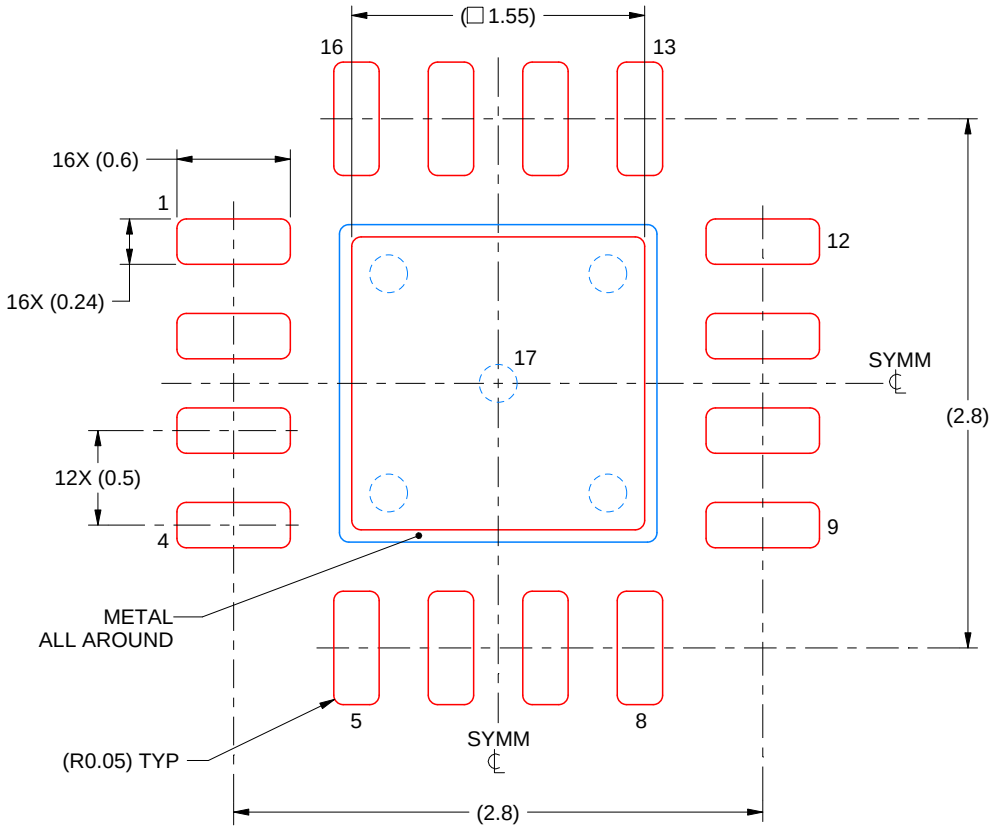


SOLDER MASK DETAILS

4222419/E 07/2025

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 17:
85% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:25X

4222419/E 07/2025

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月